

UNIVERSITÉ DU QUÉBEC

THÈSE PRÉSENTÉE À
L'UNIVERSITÉ DU QUÉBEC À TROIS-RIVIÈRES

COMME EXIGENCE PARTIELLE
DU DOCTORAT EN GÉNIE ÉLECTRIQUE

PAR
ALBEN CARDENAS GONZALEZ

SYSTÈME DE CONTRÔLE POUR L'INTÉGRATION DES SOURCES D'ÉNERGIE
DÉCENTRALISÉES AU RÉSEAU LOCAL

AVRIL 2012

Université du Québec à Trois-Rivières

Service de la bibliothèque

Avertissement

L'auteur de ce mémoire ou de cette thèse a autorisé l'Université du Québec à Trois-Rivières à diffuser, à des fins non lucratives, une copie de son mémoire ou de sa thèse.

Cette diffusion n'entraîne pas une renonciation de la part de l'auteur à ses droits de propriété intellectuelle, incluant le droit d'auteur, sur ce mémoire ou cette thèse. Notamment, la reproduction ou la publication de la totalité ou d'une partie importante de ce mémoire ou de cette thèse requiert son autorisation.

UNIVERSITÉ DU QUÉBEC À TROIS-RIVIÈRES

DOCTORAT EN GÉNIE ÉLECTRIQUE (PH.D.)

Programme offert par l'Université du Québec à Trois-Rivières

**SYSTÈME DE CONTRÔLE POUR L'INTÉGRATION DES SOURCES D'ÉNERGIE
DÉCENTRALISÉES AU RÉSEAU LOCAL**

PAR

ALBEN CARDENAS GONZALEZ

M. Kodjo Agbossou, directeur de recherche Université du Québec à Trois-Rivières

M. Pierre Sicard, président du jury Université du Québec à Trois-Rivières

M. Ahmed Chériti, évaluateur Université du Québec à Trois-Rivières

M. Pragasen Pillay, évaluateur externe Université de Concordia

M. Serge Lefebvre, évaluateur externe Hydro-QuébecThèse soutenue le 23 novembre 2011

Dedicace :

« A Dios mi señor doy infinitas gracias por la vida y la salud que me permitieron llevar a feliz término esta obra que dedico con todo mi amor a Cristina, mi querida esposa, a mis hijos, Nataly, Alben Raul y Jesus-Alben, a mis padres, David y Soledad, a mis hermanos, Luis Hernando, Cristina, Alfonso y José Ángel, y especialmente a la memoria de mi querida hermana Gloria Stella quien nos dejó para ir a gozar del descanso eterno. »

Alben

Résumé

Les sources d'énergie décentralisées, étant des sources d'énergie qui sont placées à proximité des charges locales et qui peuvent offrir dans certains cas l'alimentation complète du système local, ont été vues principalement comme une solution énergétique pour les secteurs éloignés ou comme une énergie alternative d'urgence. Aujourd'hui, ces sources d'énergie telles les renouvelables sont vues non seulement comme une solution importante pour améliorer la capacité et la disponibilité énergétique de la planète mais aussi comme un moyen de contrer des problématiques actuelles telles que le changement climatique et les émissions de gaz à effet de serre (GES). L'utilisation optimale des ressources d'énergie décentralisées (*Distributed Energy Resources - DER*) requiert une intégration de ces ressources au réseau local, voire la mise en parallèle des sources d'énergie décentralisées avec celles du réseau. Cette intégration est limitée par des barrières techniques importantes, dont l'opération en mode îloté non intentionnelle des unités de production décentralisées suite à la perte ou à la déconnexion du réseau.

Ce projet de recherche vise la proposition d'un système de contrôle pour l'intégration des sources d'énergie décentralisées au réseau local, considérant des sources d'énergie renouvelables comme les sources d'énergie primaires. Le travail de recherche est dédié principalement à la proposition d'algorithmes pour la détection de l'opération non intentionnelle en mode îloté, à la proposition d'algorithmes de synchronisation et de contrôle de puissance, à l'implantation matérielle des algorithmes dans des dispositifs de

technologie d'intégration à très grande échelle (*Very-large-scale integration - VLSI*) et à la validation expérimentale du système proposé en utilisant des interfaces bidirectionnelles d'électronique de puissance pour l'interconnexion des DER au réseau local.

L'implantation matérielle des algorithmes proposés dans des réseaux prédéfinis programmables par l'utilisateur (*Field Programmable Gate Array - FPGA*) est considérée pour la validation expérimentale afin d'exploiter le parallélisme lors de l'implantation et ainsi réaliser dans le même dispositif l'implantation des algorithmes de contrôle, de détection d'ilotage et d'analyse de la qualité de l'onde des interfaces de puissance de la production décentralisée dans le but de produire un système multifonctions dans un seul processeur numérique.

Le système de contrôle des interfaces de puissance proposé offre des avantages importants concernant sa complexité, la rapidité de la détection de la condition d'ilotage avec faible impact sur la qualité de l'onde et la possibilité de réaliser l'implantation des fonctions additionnelles sans affecter le temps de calcul et d'échantillonnage.

Les caractéristiques du système proposé dans cette thèse pourront être exploitées dans le développement des nouvelles interfaces de puissance pour les systèmes de production décentralisée et ouvrent la possibilité de réaliser des interfaces intelligentes (*Smart Integration Module - SIM*) avec systèmes de contrôle monoprocesseur.

Avant-propos

La problématique actuelle des changements climatiques, le besoin urgent de réduire les émissions de gaz à effet de serre et le goût pour les applications pratiques ont motivé l'auteur à travailler dans ce projet de recherche qui porte au plan théorique sur l'intégration des sources de production décentralisée incluant les problématiques liées à l'opération en mode îloté et, au plan matériel, sur le développement des systèmes de mesure et de contrôle pouvant être utilisés dans de futurs projets de recherche.

Le développement d'un banc d'essais de systèmes multisources basé sur FPGA dans le cadre du projet permettra dans le futur de réaliser des projets de recherche dans divers domaines dont l'électronique de puissance, les algorithmes de détection et correction d'anomalies dans les systèmes de production décentralisée, les algorithmes de contrôle et de gestion.

L'auteur remercie le directeur de recherche M. Kodjo Agbossou de lui avoir confié la réalisation de ce projet, de son soutien et son suivi tout au long du projet. L'auteur remercie également l'Institut de Recherche sur l'Hydrogène (IRH), le Conseil de Recherches en Sciences Naturelles et en Génie du Canada (CRSNG), le Laboratoire des technologies de l'énergie (LTE) d'Hydro-Québec et la Fondation de l'Université du Québec à Trois-Rivières (UQTR) pour l'appui financier reçu sous forme de bourses d'études qui a permis l'accomplissement des objectifs.

Sans oublier un remerciement spécial aux membres du personnel de l'IRH, du département de Génie Électrique et Génie Informatique (GÉGI), aux professeurs et aux étudiants qui ont contribué à la réalisation de ce projet.

Table des matières

Résumé.....	iv
Avant-propos.....	vi
Table des matières.....	viii
Liste des tableaux.....	xiv
Liste des figures	xv
Liste des acronymes	xxvi
Chapitre 1 - Introduction.....	1
1.1 Définition de la problématique de recherche.....	3
1.2 Objectifs du projet de recherche.....	4
1.3 Méthodologie adoptée	5
1.4 Principales contributions de la thèse	8
1.5 Organisation de la thèse.....	9
Chapitre 2 - Intégration de la production décentralisée au réseau public : état de la technique.....	11
2.1 De la production centralisée vers les réseaux intelligents.....	11

2.2	Opération des sources de production décentralisée en mode îloté non intentionnel	12
2.3	Méthodes de détection d'îlotage et problématique de la détection dans les systèmes multisources.....	14
2.4	Schémas de contrôle de puissance.....	21
2.5	Synchronisation des interfaces de puissance avec le réseau public	24
2.6	Interfaces de puissance des DER.....	25
2.7	Une nouvelle interface de puissance pour les réseaux intelligents.....	27
2.8	Conclusion.....	28
Chapitre 3 - Proposition d'une méthode de détection d'îlotage pour les systèmes multisources		
3.1	Méthode de détection d'îlotage proposée.....	29
3.1.1	Principales caractéristiques recherchées de la méthode de détection d'îlotage pour les systèmes multisources	29
3.1.2	Utilisation de la rétroaction positive de tension pour la détection d'îlotage.....	30
3.1.3	Ajustement de paramètres de la méthode de détection d'îlotage.....	34
3.1.4	Intégration de la détection d'îlotage à un schéma de contrôle de puissance	36
3.1.5	Résultats attendus avec la méthode de détection d'îlotage.....	37
3.2	Validation de la méthode de détection d'îlotage par simulation	41

3.2.1 Résultats de simulation pour une structure multisource classique.....	42
3.2.2 Possibilité de changement de mode d'opération du mode interconnecté vers le mode îloté après une confirmation de condition d'îlotage	50
3.2.3 Résultats de simulation pour systèmes avec différentes topologies de connexion des sources de production décentralisée.....	53
3.3 Implantation de l'algorithme en technologie VLSI et validation par co-simulation pas-à-pas	64
3.3.1 Dispositif et approche utilisés pour l'implantation matérielle des algorithmes proposés	65
3.3.2 Décomposition fonctionnelle de l'algorithme de détection d'îlotage	69
3.3.3 Implantation matérielle et résultats de co-simulation en temps-réel de l'algorithme en boucle ouverte.....	77
3.4 Conclusion.....	83
Chapitre 4 - Proposition d'un système de contrôle et d'analyse de puissance pour onduleur connecté au réseau public.....	85
4.1 Caractéristiques générales du système de contrôle et d'analyse de puissance proposé.....	86

4.2	Implantation matérielle du réseau ADALINE pour l'estimation de signal et pour la détection d'harmoniques.....	87
4.2.1	Génération du vecteur d'entrée (X)	91
4.2.2	Mise à jour du vecteur des coefficients (W)	98
4.2.3	Évaluation du coût d'implantation des structures proposées	101
4.3	Génération des signaux orthogonaux pour la synchronisation des onduleurs monophasés connectés au réseau public.....	104
4.3.1	Génération des signaux orthogonaux avec ADALINE à fréquence fixe.....	105
4.3.2	Génération des signaux orthogonaux avec ADALINE à fréquence variable	108
4.3.3	Implantation et résultats de simulation de la génération des signaux orthogonaux	113
4.4	Contrôle de puissance du convertisseur	118
4.5	Analyse de puissance et de la qualité de l'onde	120
4.6	Résultats de simulation du schéma de contrôle de puissance.....	121
4.7	Conclusion.....	126
Chapitre 5 - Banc d'essais pour l'émulation des systèmes multisources.....		127
5.1	Description générale du banc d'essais.....	127
5.2	Implantation du banc d'essais	129

5.3 Conclusion.....	136
Chapitre 6 - Résultats expérimentaux	138
6.1 Estimation des signaux de tension et de courant avec l'implantation matérielle dans FPGA de la méthode ADALINE	138
6.1.1 Estimation des signaux avec faible contenu harmonique.	138
6.1.2 Estimation des signaux avec fort contenu harmonique.....	139
6.2 Analyse de puissance et de la qualité de l'onde	143
6.3 Synchronisation et contrôle de puissance pour les onduleurs connectés au réseau	153
6.3.1 Résultats expérimentaux de la génération des signaux de synchronisation en présence de variations de fréquence du signal de tension.....	153
6.3.2 Résultats expérimentaux de la génération des signaux de synchronisation en conditions réelles de la tension du réseau public.....	158
6.3.3 Résultats expérimentaux du contrôle de puissance d'un onduleur de tension connecté au réseau public.....	161
6.4 Détection d'îlotage avec la méthode proposée.....	167
6.4.1 Résultats expérimentaux de la détection d'îlotage dans systèmes avec un onduleur alimentant une charge résistive.	167

6.4.2 Résultats expérimentaux de la détection d'ilotage dans les systèmes multisources.....	170
6.4.3 Résultats expérimentaux de la détection d'ilotage dans systèmes avec un onduleur alimentant une charge résonante	176
6.5 Conclusion.....	178
Chapitre 7 - Conclusion	182
Références	184

Liste des tableaux

Tableau 1	Méthodes de détection d'îlotage.....	15
Tableau 2	Temps requis pour la détection d'îlotage.	18
Tableau 3	Type d'interface et contrôle de puissance des sources de production décentralisée.	22
Tableau 4	Temps requis pour la confirmation de la condition d'îlotage dans un système classique « AC-PV Array » avec différents nombres d'unités de production décentralisée et différents facteurs de qualité de la charge.	46
Tableau 5	Temps requis pour la confirmation de la condition d'îlotage dans un système classique « AC-PV Array » avec trois unités de production décentralisée, facteur de qualité élevé ($qF=2.5$) et différents facteurs de discordance de puissance (δP).	47
Tableau 6	Temps requis pour la confirmation de la condition d'îlotage dans un système classique « AC-PV Array » avec différents facteurs de qualité et différents facteurs de puissance.	48
Tableau 7	Résultats de simulation pour systèmes avec la topologie 2.....	59
Tableau 8	Résultats de simulation pour systèmes avec la topologie 3.....	61
Tableau 9	Séquence de variations du signal de test pour la validation par simulation des structures de génération des signaux orthogonaux.....	114

Liste des figures

Figure 1-1	Schéma simplifié du système de production décentralisée Institut de Recherche sur l'Hydrogène.	2
Figure 1-2	Schéma simplifié d'un système avec multiples sources de production décentralisée interconnectées au réseau conventionnel.	2
Figure 1-3	Méthodologie adoptée pour le développement du projet	5
Figure 1-4	Diagramme simplifié du concept de co-simulation pas-à-pas.....	7
Figure 2-1	Illustration de la condition d'îlotage dans un système de production décentralisée.....	13
Figure 2-2	Résultats expérimentaux avec la méthode proposée dans la référence [24], montrant les variations du courant de sortie de la source de production décentralisée utilisées pour réaliser la détection d'îlotage.	19
Figure 2-3	Résultats expérimentaux avec la méthode de rétroaction positive de tension proposée dans la référence [22].....	20
Figure 3-1	Principe de fonctionnement de la méthode de détection d'îlotage proposée.....	32
Figure 3-2	Diagramme simplifié d'un onduleur interconnecté au réseau public incluant l'algorithme de détection d'îlotage.....	36
Figure 3-3	Résultats attendus du fonctionnement de la méthode de détection d'îlotage proposée suite à une variation de la tension mesurée au PCC.....	38
Figure 3-4	Résultats attendus du fonctionnement de la méthode de détection d'îlotage proposée suite à une condition d'îlotage.	40
Figure 3-5	Résultats attendus de la variation (perturbation) moyenne de puissance active suite à une condition d'îlotage et confirmation de la condition d'îlotage.	41

Figure 3-6	Système avec trois unités de production décentralisée alimentant une charge commune.....	42
Figure 3-7	Résultats de simulation pour la détection d'îlotage dans un système avec trois unités de production décentralisée alimentant une charge commune avec facteur de puissance unitaire.	44
Figure 3-8	Résultats de simulation pour la détection d'îlotage dans un système avec six unités de production décentralisée alimentant une charge commune avec facteur de puissance non-unitaire (PF=0.95) et facteur de qualité élevé (qF=2.5).	49
Figure 3-9	Configuration permettant le fonctionnement en mode îloté suite à la confirmation de condition d'îlotage.	50
Figure 3-10	Résultats de simulation pour la détection d'îlotage dans un système avec quatre unités de production décentralisée alimentant une charge commune avec facteur de puissance unitaire et facteur de qualité élevé (qF=2.5).....	52
Figure 3-11	Schéma de connexion de plusieurs sources de production décentralisée au réseau public.	54
Figure 3-12	Schéma de connexion des topologies 2 et 3.	55
Figure 3-13	Diagramme de système de mesure implanté.	57
Figure 3-14	Évolution du niveau et de la fréquence de la tension mesurée du réseau public pendant 450s.....	58
Figure 3-15	Résultats de simulation pour la détection d'îlotage dans un système avec la topologie 2.	60
Figure 3-16	Résultats de simulation pour la détection d'îlotage dans un système avec la topologie 3.	62
Figure 3-17	Résultats obtenus pour la détection d'îlotage dans un système avec la topologie 3 (Cas 4 du Tableau 8). Huit unités de production séparées entre elles d'une distance de 55m. Source principale simulée avec un taux de distorsion harmonique de 1.5%.	63
Figure 3-18	Résultats obtenus pour la détection d'îlotage dans un système avec une topologie multisources en arborescence.	64
Figure 3-19	Séquence pour la génération de fichier de programmation (<i>BitStream File</i>).	66

Figure 3-20	Schéma de simulation des algorithmes.....	66
Figure 3-21	Schéma de co-simulation pas-à-pas.....	67
Figure 3-22	Schéma de co-simulation en temps-réel pour la validation de l'algorithme de détection d'ilotage en boucle ouverte.	68
Figure 3-23	Diagramme simplifié de la décomposition fonctionnelle de l'algorithme de détection d'ilotage.....	69
Figure 3-24	Diagramme simplifié du bloc de calcul de la valeur efficace de tension.....	70
Figure 3-25	Diagramme simplifié du bloc de mise à jour de la tension de référence.	71
Figure 3-26	Diagramme simplifié du bloc de calcul de moyenne de tension.	72
Figure 3-27	Diagramme simplifié du bloc d'évaluation de condition de stabilité pour la mise à jour de la tension de référence.....	73
Figure 3-28	Diagramme simplifié du bloc de mise à jour de la puissance de référence.	74
Figure 3-29	Diagramme simplifié du bloc utilisé pour le calcul de la perturbation de puissance active.....	75
Figure 3-30	Diagramme simplifié du bloc de temporisation et confirmation de condition d'ilotage.	76
Figure 3-31	Résultats de la compilation du code de l'algorithme de détection d'ilotage pour le circuit FPGA Xilinx Virtex II-Pro xc2vp30-7ff896.	77
Figure 3-32	Résultats de co-simulation pas-à-pas pour un système composé d'un onduleur connecté au réseau alimentant une charge de 1 kW avec $qF=2.5$	79
Figure 3-33	Résultats pour la co-simulation en temps-réel considérant une charge de 1 kW.	81
Figure 3-34	Résultats pour la co-simulation en temps réel considérant une charge de 1 kW (agrandissement lors d'une variation importante de niveau de tension).	82
Figure 4-1	Diagramme simplifié du schéma de contrôle et d'analyse de puissance proposé.....	87

Figure 4-2	Diagramme simplifié du réseau ADALINE (décomposition en blocs fonctionnels).....	89
Figure 4-3	Diagramme de la structure proposée pour l'analyse simultanée de m canaux.....	91
Figure 4-4	Structure générale d'un DDS.....	92
Figure 4-5	Structure proposée du DDS à fréquence fixe (FF-DDS).....	93
Figure 4-6	Structure proposée du DDS à fréquence variable (VF-DDS).	96
Figure 4-7	Structure proposée de la fonction de mise à jour du vecteur W utilisant la période d'échantillonnage des signaux mesurés comme période de mise à jour ($WVU-T_S$ - <i>Weight Vector Updating function using T_S</i>).	99
Figure 4-8	Structure proposée de la fonction de mise à jour du vecteur W utilisant la période de fonctionnement du DDS comme période de mise à jour ($WVU-T_0$ - <i>Weight Vector Updating function using T_0</i>).....	100
Figure 4-9	Slices, multiplieurs et blocs RAM utilisés en fonction du nombre d'harmoniques pour l'implantation des structures FF-DDS et VF-DDS dans le circuit Xilinx xc2vp30-7ff896.	102
Figure 4-10	Slices utilisés et pourcentage d'utilisation de slices en fonction du nombre d'harmoniques pour l'implantation des structures FF-DDS et $WVU-T_S$ ou $WVU-T_0$ dans le circuit Xilinx xc2vp30-7ff896.	103
Figure 4-11	Slices utilisés en fonction du nombre d'harmoniques pour l'implantation des structures VF-DDS et FF-DDS avec $WVU-T_S$ et $WVU-T_0$ dans le circuit Xilinx xc2vp30-7ff896.	104
Figure 4-12	Représentation vectorielle des signaux en quadrature.....	107
Figure 4-13	Diagramme simplifié de la structure proposée pour la génération des signaux orthogonaux avec la configuration du réseau ADALINE FF-DDS& $WVU-T_0$	108
Figure 4-14	Diagramme simplifié de la structure proposée pour la génération des signaux orthogonaux avec la configuration du réseau ADALINE VF-DDS& $WVU-T_0$ avec rétroaction de fréquence.	109
Figure 4-15	Calcul de la fréquence moyenne.....	110
Figure 4-16	Schéma d'implantation de la fonction inverse.	110

Figure 4-17	Diagramme simplifié de la structure proposée pour la génération des signaux orthogonaux avec la configuration du réseau ADALINE VF-DDS&WVU- T_0 avec OSG-SOGI auxiliaire.	111
Figure 4-18	Diagramme d'implantation du bloc OSG-SOGI auxiliaire [55].	112
Figure 4-19	Utilisation de slices pour l'implantation des différentes structures de génération des signaux de synchronisation dans le circuit FPGA Xilinx xc2vp30-7ff896.	113
Figure 4-20	Résultats de simulation de la réponse au démarrage de l'estimation. Tension efficace 120V, fréquence 60Hz, angle de phase 45°. (Début de l'intervalle 0 à 0.3s).	115
Figure 4-21	Résultats de simulation de la réponse à une variation de fréquence de 60Hz à 60.4Hz. Tension efficace 120V, angle de phase 45°. (Début de l'intervalle 0.3 à 0.6s).	115
Figure 4-22	Résultats de simulation de la réponse face à une variation de l'amplitude du signal de tension, la tension varie de 120V à 115V efficaces. Fréquence 60.4Hz, angle de phase 45°. (Début de l'intervalle 0.6 à 0.9s).	116
Figure 4-23	Résultats de simulation de la réponse face à une variation simultanée de l'amplitude, de l'angle de phase et de la fréquence du signal de tension. La tension varie de 115V à 118V efficaces, l'angle de 45° à 30° et la fréquence varie de 60.4Hz à 59.45Hz. (Début de l'intervalle 0.9 à 1.2s).	116
Figure 4-24	Résultats de simulation de la réponse face à une variation simultanée de l'amplitude et de la fréquence du signal de tension. La tension varie de 118V à 123V efficaces, et la fréquence varie de 59.45Hz à 60Hz. Angle de phase 30°. (Début de l'intervalle 1.2 à 1.5s).	117
Figure 4-25	Résultats de simulation des trajectoires des signaux générés et de signal de tension au démarrage de l'estimation. (Début de l'intervalle 0 à 0.3s).	118
Figure 4-26	Diagramme simplifié du contrôle de puissance du convertisseur.	119
Figure 4-27	Résultats de simulation opération onduleur de tension connecté au réseau. Trajectoires de tension pendant 3 cycles et autour de $t=170\text{ms}$	123
Figure 4-28	Résultats de simulation opération onduleur de tension connecté au réseau. Trajectoires de courant pour différentes conditions de puissance de sortie de l'onduleur ($pI_{ref}= 500, 700$ et 900W).	123

Figure 4-29	Résultats de simulation opération onduleur de tension connecté au réseau. Trajectoires de courant pendant 3 cycles électriques lorsque la puissance de consigne est $p_{l_{ref}}=500W$	124
Figure 4-30	Résultats de simulation opération onduleur de tension connecté au réseau. Détail de l'estimation de courant de sortie de l'onduleur lorsque la puissance de consigne est $p_{l_{ref}}=500W$	124
Figure 4-31	Résultats de simulation opération onduleur de tension connecté au réseau. Puissance estimée.	125
Figure 5-1	Diagramme simplifié du banc d'essais pour l'émulation de systèmes de production décentralisée multisources.	128
Figure 5-2	Diagramme simplifié de l'interface de puissance.	130
Figure 5-3	Implantation physique de l'interface de puissance.	131
Figure 5-4	Diagramme simplifié de la source de tension continue.	132
Figure 5-5	Modèles classiques des lignes électriques.	132
Figure 5-6	Diagramme simplifié et aperçu des circuits implantés du système de mesure basé sur FPGA.	134
Figure 5-7	Exemple d'interface utilisateur pour le contrôle d'un onduleur connecté au réseau public.	136
Figure 6-1	Résultats expérimentaux de l'estimation d'un signal de tension du réseau. Estimation utilisant le schéma ADALINE avec $N=8$	139
Figure 6-2	Résultats expérimentaux de l'estimation d'un signal de tension du réseau. Estimation utilisant le schéma ADALINE avec $N=16$	139
Figure 6-3	Résultats expérimentaux de l'estimation de signal de courant tiré par un redresseur à diodes alimentant une charge résistive. Estimation utilisant trois différentes implantations du réseau ADALINE avec différents rangs harmoniques (N).	140
Figure 6-4	Résultats expérimentaux de l'estimation de signal de courant tiré par le bloc d'alimentation d'un ordinateur. Estimation utilisant le schéma FF-ADALINE avec $N=32$	141
Figure 6-5	Résultats expérimentaux de l'estimation de signal de courant tiré par un ordinateur en parallèle avec une charge résistive. Estimation utilisant le schéma FF-ADALINE avec $N=32$	142

Figure 6-6	Résultats expérimentaux de l'estimation d'un signal de courant de sortie d'un onduleur avec contrôle de courant par hystérésis. Estimation utilisant le schéma ADALINE avec $N=16$	143
Figure 6-7	Signaux de tension et courant mesurés. Charge avec faible contenu harmonique et facteur de puissance unitaire.....	145
Figure 6-8	Évolution des valeurs estimées de la puissance active et réactive, de la fréquence et du taux de distorsion harmonique de tension et de courant. Charge avec faible contenu harmonique et facteur de puissance unitaire.	145
Figure 6-9	Évolution de la distribution spectrale de tension ($2 \leq N \leq 32$). Charge avec faible contenu harmonique et facteur de puissance unitaire.....	146
Figure 6-10	Évolution de la distribution spectrale de courant ($2 \leq N \leq 32$). Charge avec faible contenu harmonique et facteur de puissance unitaire.....	146
Figure 6-11	Évolution de la valeur efficace estimée des composantes fondamentales de tension et de courant. Charge avec faible contenu harmonique et facteur de puissance unitaire.....	147
Figure 6-12	Signaux de tension et courant mesurés. Charge avec fort contenu harmonique et facteur de puissance unitaire.	148
Figure 6-13	Évolution des valeurs estimées de la puissance active et réactive, de la fréquence et du taux de distorsion harmonique de tension et de courant. Charge avec fort contenu harmonique et facteur de puissance unitaire.	148
Figure 6-14	Évolution de la distribution spectrale de courant ($2 \leq N \leq 32$). Charge avec fort contenu harmonique et facteur de puissance unitaire.....	149
Figure 6-15	Évolution de la distribution spectrale de tension ($2 \leq N \leq 32$). Charge avec fort contenu harmonique et facteur de puissance unitaire.....	149
Figure 6-16	Évolution de la valeur efficace estimée des composantes fondamentales de tension et de courant. Charge avec fort contenu harmonique et facteur de puissance unitaire.	150
Figure 6-17	Signaux de tension et courant mesurés. Charge avec fort contenu harmonique et facteur de puissance non unitaire ($FP=0.81$ capacitif).....	151

Figure 6-18	Évolution des valeurs estimées de la puissance active et réactive, de la fréquence et du taux de distorsion harmonique de tension et de courant. Charge avec fort contenu harmonique et facteur de puissance non unitaire (FP=0.81 capacitif).	151
Figure 6-19	Évolution de la distribution spectrale de courant ($2 \leq N \leq 32$). Charge avec fort contenu harmonique et facteur de puissance unitaire (FP=0.81 capacitif).	152
Figure 6-20	Évolution de la distribution spectrale de tension ($2 \leq N \leq 32$). Charge avec fort contenu harmonique et facteur de puissance unitaire (FP=0.81 capacitif).	152
Figure 6-21	Évolution de la valeur efficace estimée des composantes fondamentales de tension et de courant. Charge avec faible contenu harmonique et facteur de puissance non unitaire (FP=0.81 capacitif).	153
Figure 6-22	Résultats expérimentaux de la convergence de fréquence des signaux orthogonaux générés par les méthodes de synchronisation.	155
Figure 6-23	Résultats expérimentaux de l'erreur d'estimation de tension en régime établi utilisant les méthodes de synchronisation proposées.	155
Figure 6-24	Résultats expérimentaux du suivi de fréquence utilisant les méthodes de synchronisation proposées. Réponse au démarrage avec un signal de tension avec fréquence de 60.5Hz, 60Hz et 59.3Hz.	156
Figure 6-25	Résultats expérimentaux du suivi de fréquence utilisant les méthodes de synchronisation proposées suite à une variation de la fréquence du signal de tension de 60Hz à 60.1Hz.	157
Figure 6-26	Résultats expérimentaux du suivi de fréquence utilisant les méthodes de synchronisation proposées. Variations de la fréquence du signal de tension entre 59.5 et 60.5Hz avec pas de variation de 0.1Hz.	157
Figure 6-27	Résultats expérimentaux du suivi de fréquence utilisant les méthodes de synchronisation proposées. Signal de tension du réseau public.	159
Figure 6-28	Résultats expérimentaux de l'erreur d'estimation au démarrage utilisant les méthodes proposées. Signal de tension du réseau public.	160

Figure 6-29	Résultats expérimentaux du démarrage de la génération des signaux de synchronisation utilisant les méthodes proposées. Signal de tension du réseau public.	160
Figure 6-30	Résultats expérimentaux du démarrage de la génération des signaux orthogonaux de synchronisation utilisant la méthode VF-ADALINE avec OSG-SOGI. Démarrage de l'estimation au premier passage par zéro du signal de tension du réseau public.	161
Figure 6-31	Résultats expérimentaux de tension et courant efficaces. Contrôle de puissance utilisant la méthode FF-ADALINE. Consigne de puissance variable, puissance charge 470W, $H/2=300\text{mA}$	162
Figure 6-32	Résultats expérimentaux de tension et courant efficaces. Contrôle de puissance utilisant la méthode VF-ADALINE. Consigne de puissance variable, puissance charge 470W, $H/2=300\text{mA}$	163
Figure 6-33	Résultats expérimentaux de tension et courant efficaces. Contrôle de puissance utilisant la méthode VF-ADALINE avec OSG-SOGI. Consigne de puissance variable, puissance charge 900W, $H/2=300\text{mA}$	164
Figure 6-34	Résultats expérimentaux de puissance et fréquence estimées. Contrôle de puissance utilisant la méthode VF-ADALINE avec OSG-SOGI. Consigne de puissance 500W, puissance charge 900W, $H/2=300\text{mA}$	165
Figure 6-35	Détail des résultats expérimentaux de la puissance estimée. Contrôle de puissance utilisant la méthode VF-ADALINE avec OSG-SOGI. Consigne de puissance 500W, puissance charge 900W, $H/2=300\text{mA}$	166
Figure 6-36	Trajectoires de tension et du courant mesurés. Contrôle de puissance utilisant la méthode VF-ADALINE avec OSG-SOGI. Consigne de puissance 500W.	166
Figure 6-37	Résultats expérimentaux de la détection d'îlotage. Système avec un onduleur, facteur de puissance unitaire, puissance onduleur égale à la puissance absorbée par la charge. Charge résistive (25Ω), tension nominale du réseau 110V.	168
Figure 6-38	Résultats expérimentaux des variations de tension et courant lors de la détection d'îlotage. Système avec un onduleur, facteur de puissance unitaire, puissance onduleur égale à la puissance absorbée par la charge. Charge résistive (25Ω), tension nominale du réseau 110V.	169

Figure 6-39	Résultats expérimentaux du temps requis pour la confirmation de la condition d'îlotage en fonction du rapport de puissances de l'onduleur et de la charge. Système avec un onduleur, facteur de puissance unitaire. Charge résistive (25Ω), tension nominale du réseau 110V.	170
Figure 6-40	Diagramme simplifié des topologies de système avec deux onduleurs de tension interconnectés au réseau public alimentant une charge commune et des charges distribuées.	171
Figure 6-41	Résultats expérimentaux des variations de tension et courant en conditions normales d'opération. Système avec deux onduleurs, facteur de puissance unitaire, puissance des onduleurs égale à la puissance absorbée par la charge. Charge résistive (15Ω), tension nominale du réseau 120V.	173
Figure 6-42	Résultats expérimentaux des variations de l'erreur de tension et perturbation de puissance en conditions normales d'opération. Système avec deux onduleurs, facteur de puissance unitaire, puissance des onduleurs égale à la puissance absorbée par la charge. Charge résistive (15Ω), tension nominale du réseau 120V.	174
Figure 6-43	Résultats expérimentaux de la détection d'îlotage et des variations de tension et courant lors de la détection d'îlotage. Système avec deux onduleurs. Charge résistive (15Ω), tension nominale du réseau 120V. Puissance de sortie de chaque onduleur 470W.	175
Figure 6-44	Résultats expérimentaux du temps requis pour la confirmation de la condition d'îlotage en fonction du rapport de puissances de l'onduleur et de la charge. Système avec deux onduleurs. Charge résistive (15Ω), tension nominale du réseau 120V.	176
Figure 6-45	Résultats expérimentaux du temps requis pour la confirmation de la condition d'îlotage en fonction du rapport de puissances de l'onduleur et de la charge, et en fonction du facteur de qualité de la charge. Système avec un onduleur. Tension nominale du réseau 120V.	177
Figure 6-46	Résultats expérimentaux de la détection d'îlotage. Système avec un onduleur. Charge résonante ($qF=2.5$), tension nominale du réseau 120V. Puissance de sortie de l'onduleur égale à la puissance de la charge ($P_{CHARGE}=400W$).	178
Figure 6-47	Comparaison de la méthode de détection d'îlotage proposée dans cette thèse avec des méthodes proposées dans la littérature récente.	180

Figure 6-48	Comparaison de la méthode d'analyse de puissance (et synchronisation des onduleurs connectés au réseau) proposée dans cette thèse avec méthodes proposées dans la littérature.....	181
-------------	--	-----

Liste des acronymes

AI	Contre-îlotage (<i>Anti-islanding</i>)
AEN	Réseaux / microréseaux électriques autonomes (<i>Autonomous Electricity Networks</i>)
AVR	Régulateur automatique de tension (<i>Automatic Voltage Regulator</i>)
c.a.	Courant alternatif
c.c.	Courant continu
DER	Ressources d'énergie décentralisées (<i>Distributed Energy Resources</i>)
DG	Production Décentralisée (<i>Distributed Generation</i>)
DS	Stockage Décentralisé (<i>Distributed Storage</i>)
ES	Source d'énergie (<i>Energy Source</i>)
FC	Pile à Combustible (<i>Fuel Cell</i>)
FPGA	Réseau prédiffusé programmable par l'utilisateur (<i>Field-Programmable Gate Array</i>)
GES	Gaz à effet de serre
LPF	Filtre passe bas (<i>Low-Pass Filter</i>)
NDZ	Zone de non détection des algorithmes de détection d'îlotage (<i>Non Detection Zone</i>)

P	Puissance active/réelle (<i>Active/Real Power</i>)
P _{REF}	Puissance active de référence
PCC	Nœud d'interconnexion (<i>Point of Common Coupling</i>)
PF	Facteur de Puissance (<i>Power Factor</i>)
PV	Panneau Solaire ou Photovoltaïque (<i>Photo-Voltaic Array</i>)
Q	Puissance réactive (<i>Reactive Power</i>)
Q _{REF}	Puissance réactive de référence
qF	Facteur de qualité d'une charge avec composantes résistive, inductive et capacitive - RLC (<i>Quality Factor</i>)
SIM	Module d'intégration intelligente / interface intelligente (<i>Smart Integration Module</i>)
T ₀	Période de base
T _{CCI}	Temps requis pour la confirmation de la condition d'îlotage (<i>Detection Time</i>)
T _{FPGA}	Période d'horloge du circuit FPGA
T _S	Période d'échantillonnage
TVHD	Taux de Distorsion Harmonique de Tension (<i>Total Voltage Harmonic Distortion</i>)
TCHD	Taux de Distorsion Harmonique de Courant (<i>Total Current Harmonic Distortion</i>)
U/OVP	Protection de haute / basse tension (<i>Under/Over Voltage Protection</i>)

U/OFP	Protection de haute / basse fréquence (<i>Under/Over Frequency Protection</i>)
V_{AV}	Valeur moyenne de la tension efficace au nœud d'interconnexion (<i>Average Voltage</i>)
V_{PCC}	Tension au nœud d'interconnexion (<i>Voltage at the Point of Common Coupling</i>)
VPF	Rétroaction Positive de Tension (<i>Voltage Positive Feedback</i>)
V_{REF}	Tension de Référence (<i>Reference Voltage</i>)
V_{RMS}	Tension efficace (<i>Root Mean Square Voltage RMS</i>)
WTG	Génératrice Éolienne (<i>Wind Turbine Generator</i>)

Chapitre 1 - Introduction

Les ressources d'énergie décentralisées (*Distributed Energy Resources - DER*), incluant la génération et le stockage d'énergie, sont très importantes pour améliorer la fiabilité et la disponibilité du système électrique. Leur utilisation est croissante et vue comme une solution pour les projets électriques ruraux [1]. D'autre part le système de production décentralisée est vu comme une possible solution aux problèmes du changement climatique à travers l'optimisation de l'utilisation des sources d'énergie renouvelables.

Un exemple de système de production décentralisée a été développé à l'Institut de Recherche sur l'Hydrogène (IRH), ce système comporte des panneaux solaires (*Photovoltaic - PV*), une éolienne (*Wind Turbine Generators - WTG*), des piles à combustible (*Fuel Cells - FC*) et un système de stockage d'énergie sous forme d'hydrogène à travers des électrolyseurs [2]. Le fonctionnement en mode déconnecté (*stand-alone*) de ce type de système a été validé avec des résultats encourageants à l'IRH et dans d'autres centres de recherche dans plusieurs pays.

Un schéma simplifié du système de production décentralisée implanté à l'Institut de Recherche sur l'Hydrogène est présenté par la Figure 1-1. Ce type de système hybride comportant des sources, des charges et moyens de stockage d'énergie peut être considéré comme un seul système de ressources d'énergie décentralisées qui peut être interconnecté au réseau électrique à travers une interface de puissance.

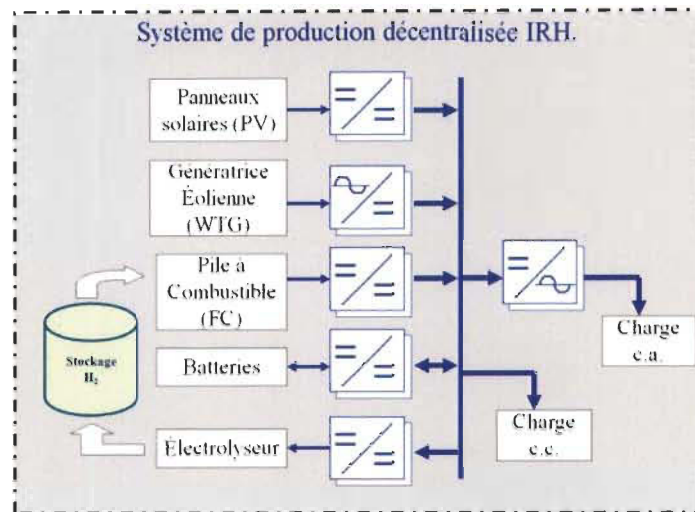


Figure 1-1 Schéma simplifié du système de production décentralisée Institut de Recherche sur l'Hydrogène.

Plusieurs systèmes DER mis ensemble peuvent constituer un micro-réseau pour travailler en mode îloté, c'est-à-dire sans connexion au réseau centralisé, ou bien en mode interconnecté pour interagir avec le réseau centralisé tel que montré par la Figure 1-2.

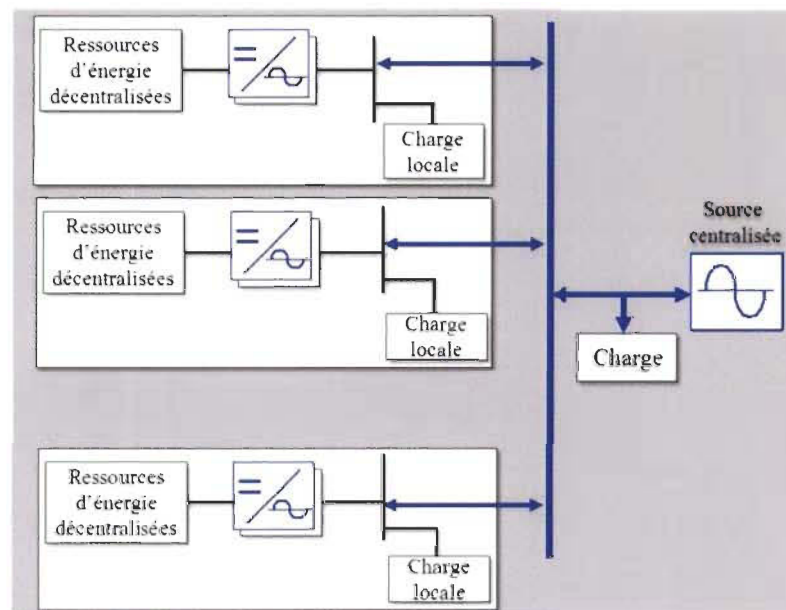


Figure 1-2 Schéma simplifié d'un système avec multiples sources de production décentralisée interconnectées au réseau conventionnel.

L'opération des systèmes électriques, incluant les microréseaux, souffre actuellement des changements importants qui conduisent à l'implantation dans un futur très proche des structures complexes des réseaux électriques. Dans ce nouveau scénario, le concept des réseaux intelligents (*Smart Grid*) [3,4] est introduit. Ces « réseaux intelligents » comportent des sources de production centralisée et ressources d'énergie décentralisée qui doivent interagir correctement afin d'augmenter l'efficacité, la sécurité, la disponibilité, et la fiabilité du système électrique. Une infrastructure de systèmes de communication et des processeurs distribués et centralisés, pour créer un réseau d'information et de traitement de données est développée aussi pour supporter les systèmes de contrôle du réseau du futur.

1.1 Définition de la problématique de recherche

L'intégration des DER au réseau public comporte des défis techniques qui permettent de définir une problématique actuelle et très importante à résoudre, parmi ces défis il est possible de citer les suivants:

- ❖ La détection de l'opération non intentionnelle (non programmée) en mode îloté, appelée ci-après détection d'îlotage, des unités de production décentralisée dans les systèmes comportant plusieurs sources.
- ❖ Le contrôle de la puissance des DER en tenant compte des différents modes d'opération (interconnecté ou îloté) et des caractéristiques des algorithmes de détection d'îlotage.
- ❖ L'interfaçage bidirectionnel des DER avec le réseau public incluant le contrôle de la fréquence, du niveau de la tension et de la qualité de l'onde en mode interconnecté et en mode îloté à travers des convertisseurs statiques.

- ❖ L'analyse en temps réel de la puissance et de la qualité de l'onde au niveau de l'interface de puissance.

1.2 Objectifs du projet de recherche

En relation avec les aspects mentionnés dans la problématique, le projet de recherche a pour objectif principal d'étudier l'opération des ressources d'énergie décentralisées en mode interconnecté et en mode autonome (îloté intentionnel) dans le but de présenter une proposition logique et matérielle pour gérer leur fonctionnement et de réaliser une utilisation sécuritaire des sources décentralisées connectées au réseau public.

Dans le cadre du projet, les systèmes comportant multiples sources avec différentes topologies seront le principal objet d'étude et des propositions seront réalisées en conséquence.

Les objectifs spécifiques du projet de recherche peuvent être définis comme suit :

- ❖ Présenter une proposition d'algorithme de détection d'îlotage fonctionnel dans les configurations multisources.
- ❖ Présenter une proposition de système de contrôle local de puissance pour la production décentralisée multisource intégrant un algorithme de détection d'îlotage.
- ❖ Présenter une proposition de système d'analyse en temps réel de la puissance et de la qualité de l'onde embarqué dans l'interface de puissance.
- ❖ Présenter une proposition de banc d'essais basé sur des convertisseurs statiques de puissance bidirectionnels, pour émuler un système de production décentralisée multisource.

1.3 Méthodologie adoptée

La réalisation du projet comporte plusieurs étapes qui peuvent être regroupées dans trois grands volets : un premier volet d'étude théorique et simulation, un deuxième volet de formulation de propositions et un troisième volet de validation. Un schéma de blocs simplifié de la méthodologie adoptée pour le développement du projet est présenté dans la Figure 1-3.

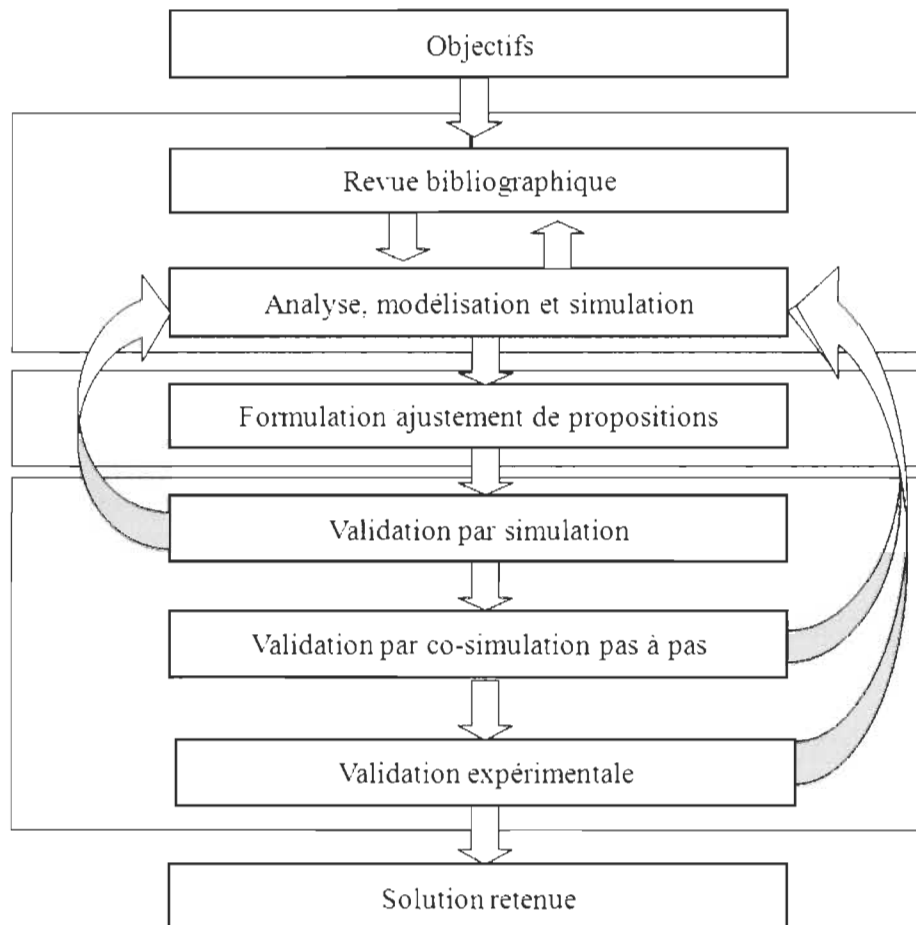


Figure 1-3 Méthodologie adoptée pour le développement du projet

Dans le premier volet : l'étude théorique des techniques utilisées pour la détection d'îlotage, des systèmes de contrôle de la puissance des DER, des systèmes de synchronisation et des topologies utilisées pour l'interfaçage des unités de production décentralisée. Ces études sont accompagnées de la modélisation et de la simulation des systèmes multisources dans diverses conditions afin de valider les scénarios de référence à prendre en considération lors de la formulation des propositions. Les modèles de systèmes électriques implantés sont aussi utilisés lors de l'étape de validation des propositions.

Le deuxième volet comporte la formulation et l'ajustement des propositions logiques et matérielles pour l'intégration sécuritaire et efficace des DER au réseau public. Ces propositions, selon les objectifs, portent dans le plan théorique sur la détection d'îlotage, la synchronisation et le contrôle des interfaces et, dans le plan matériel, sur l'implantation des algorithmes en technologie d'intégration à très grande échelle (technologie VLSI) et sur le banc d'essais pour la validation des propositions.

Le troisième volet comporte trois étapes de validation qui conduisent à une analyse des résultats et éventuellement à l'ajustement des propositions. La validation des propositions est réalisée d'abord par simulation, ensuite par co-simulation et, finalement, par expérimentation. Si les résultats de la validation expérimentale sont satisfaisants, la proposition devient la solution retenue.

L'étape de co-simulation pas-à-pas a été utilisée pour valider les propositions d'algorithme de détection d'îlotage, de synchronisation et de contrôle de puissance. Cette étape comporte l'implantation des algorithmes proposés dans des circuits FPGA et la simulation du code implanté en utilisant des modèles des systèmes électriques sous MATLAB/Simulink/SimPowerSystems™.

Le concept de co-simulation est devenu très utile dans le milieu de la recherche et développement, car il permet de valider d'une manière très fiable les algorithmes de contrôle pour les systèmes électriques sans les risques liés à l'expérimentation directe des algorithmes qui sont encore en cours de développement.

La Figure 1-4 montre de manière simplifiée le concept de « co-simulation pas-à-pas » adopté et utilisé dans le cadre de ce projet de recherche, où le code des algorithmes est implanté dans un circuit FPGA et les modèles électriques sont implantés sous MATLAB/Simulink/SimPowerSystems™. La co-simulation pas-à-pas permet de faire fonctionner le code de l'algorithme de façon synchronisée avec le modèle à travers un lien de transmission de données. De cette manière il est possible d'observer la performance du code proposé et de réaliser les ajustements nécessaires avant de faire la validation expérimentale avec les circuits de puissance.

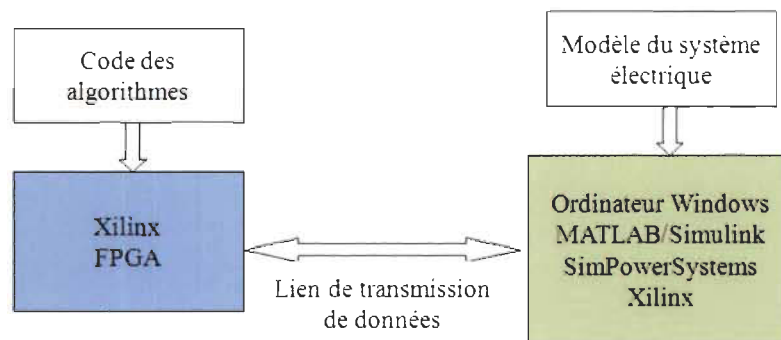


Figure 1-4 Diagramme simplifié du concept de co-simulation pas-à-pas.

1.4 Principales contributions de la thèse

Les principales contributions de la thèse au niveau scientifique sont

- ❖ L'amélioration de la détection d'îlotage via la proposition d'une nouvelle technique de détection ayant des avantages en ce qui concerne l'impact de la méthode sur la qualité de l'onde, la fonctionnalité de la méthode dans les systèmes multisources et la rapidité de la méthode pour réaliser la confirmation de la condition d'îlotage.
- ❖ La proposition d'une nouvelle approche de synchronisation pour les interfaces de puissance des systèmes de production décentralisée interconnectées au réseau public centralisé.
- ❖ La proposition des structures d'implantation en technologie VLSI des méthodes de détection d'îlotage, des algorithmes de synchronisation, des algorithmes de contrôle et d'analyse de la puissance et de la qualité de l'onde pour les interfaces de puissance des systèmes de production décentralisée.

Comme une contribution de type méthodologique, cette thèse a permis aussi le développement d'un banc d'essais pour l'émulation d'un système de production décentralisée multisource incluant les circuits de mesure, de contrôle et les interfaces de puissance. Ce banc d'essais a été utilisé pour la validation expérimentale de toutes les propositions mentionnées précédemment.

Les contributions de cette thèse permettront entre autres de

- ❖ réaliser une intégration de la production décentralisée plus sécuritaire afin d'améliorer la disponibilité et la fiabilité des systèmes électriques et d'augmenter leur utilisation.
- ❖ explorer l'utilisation de la technologie VLSI pour l'implantation matérielle de plusieurs algorithmes dans un seul processeur numérique sans affecter le pas de calcul du système, ce qui montre comme avantage une réduction importante de la complexité des systèmes embarqués de contrôle et d'analyse de puissance tout en gardant une bonne performance.

1.5 Organisation de la thèse

La suite de cette thèse est organisée de la manière suivante.

Dans le deuxième chapitre un état de l'art des interfaces utilisées pour intégrer la production décentralisée au réseau public est présenté. Cet état de la technique doit permettre au lecteur de mieux comprendre l'esprit motivateur de ce travail de recherche et l'importance des nouveaux développements dans les systèmes d'intégration de la production décentralisée.

Le troisième chapitre présente la proposition d'une nouvelle méthode de détection d'îlotage pour les systèmes multisources et sa validation par simulation et par co-simulation.

Le quatrième chapitre présente la proposition et la validation par simulation d'un système de contrôle et d'analyse en temps réel de la puissance et de la qualité de l'onde d'une interface de puissance pour l'intégration de la production décentralisée.

Le cinquième chapitre présente d'une manière abrégée le développement du banc d'essais de systèmes multisources incluant un système de mesure et de contrôle basé sur FPGA, l'implantation en technologie VLSI des algorithmes de contrôle de puissance et de détection d'îlotage, ainsi que la validation expérimentale des propositions sous différentes conditions.

Le sixième chapitre présente une conclusion générale de ce travail de recherche et les perspectives pour des travaux futurs.

Chapitre 2 - Intégration de la production décentralisée au réseau public : état de la technique

Dans ce chapitre, une description abrégée de l'état de la technique concernant l'intégration des systèmes de production décentralisée au réseau public est présentée. Dans la première partie, un accent spécial est mis sur la problématique d'opération non-intentionnelle en mode îloté, les méthodes de détection d'îlotage et la problématique dans les systèmes avec multiples convertisseurs statiques. Dans une deuxième partie du chapitre, les aspects relatifs au contrôle de puissance incluant la synchronisation des onduleurs connectés au réseau public ainsi que l'analyse en temps réel de la puissance et de la qualité de l'onde sont présentés.

2.1 De la production centralisée vers les réseaux intelligents

Ces dernières décennies, l'utilisation des DER augmente partout dans le monde et est vue comme une des manières de réduire des problèmes actuels tels que les émissions de gaz à effet de serre et les changements climatiques, principalement si ces DER sont basés sur des sources primaires renouvelables. Une intégration optimale des DER devra permettre d'exploiter au maximum les ressources non polluantes et de réduire significativement l'utilisation des sources d'énergie d'origine fossile.

À l'heure actuelle l'idée des réseaux intelligents incluant les microréseaux (*Micro-grid*) [1], [5]-[7] est présentée comme la nouvelle structure du réseau électrique pour le XXIème siècle. Ce réseau a pour principal objectif de réaliser une utilisation optimale des ressources

énergétiques, tout en réalisant un contrôle efficace de la production, du transport, de la distribution et de la consommation d'énergie électrique. Dans ce nouveau scénario le consommateur joue un rôle actif, pouvant être consommateur et fournisseur d'énergie électrique, ce qui impose un échange bidirectionnel d'énergie électrique entre le réseau et le client.

2.2 Opération des sources de production décentralisée en mode îloté non intentionnel

Les systèmes DER peuvent être opérés en mode interconnecté (*grid-connected*) ou en mode déconnecté (*stand-alone*) selon qu'ils interagissent ou non avec le réseau centralisé. Dans le premier cas, une synchronisation de l'interface de puissance du système de production décentralisée avec la tension du réseau s'impose afin de garantir un échange de puissance contrôlé entre le système de production décentralisé et le réseau centralisé public. Dans le mode déconnecté, le système de production décentralisé doit garantir une stabilité de niveau et de fréquence de la tension de sortie de l'interface de puissance utilisée pour alimenter la charge locale, dans ce cas on peut dire que le système de production et la charge forment un système îloté.

Dans un système interconnecté au réseau, l'opération non intentionnelle ou non programmée des DER en mode îloté se présente lorsqu'une partie du réseau, incluant des sources d'énergie décentralisées, est déconnectée de la source principale (source du réseau public) de manière inattendue et qu'elle continue à fournir de l'énergie à la charge locale [8], [9]. Cette condition est appelée couramment « condition d'îlotage » (*islanding condition*). La Figure 2-1 montre un exemple de la condition d'îlotage dans un système de production décentralisée.

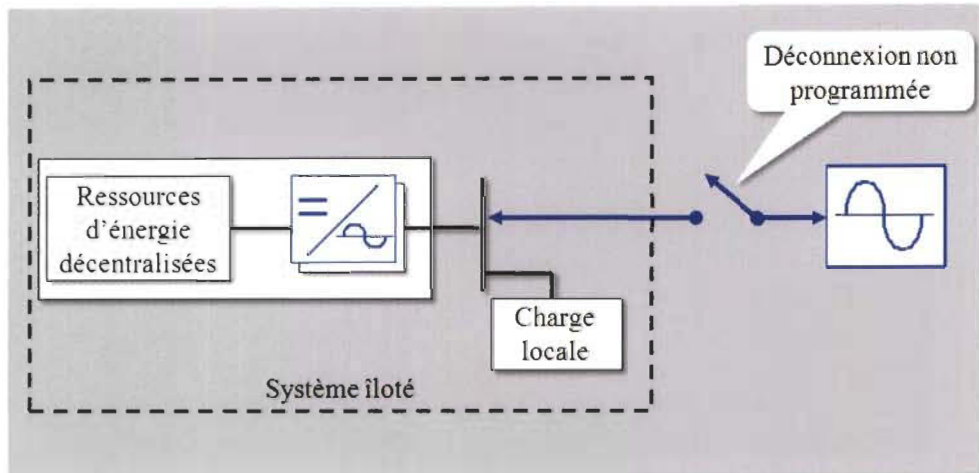


Figure 2-1 Illustration de la condition d'îlotage dans un système de production décentralisée.

Cette condition d'îlotage non intentionnelle peut entraîner des problèmes importants tels :

- ❖ La perte de la stabilité du niveau et de la fréquence de la tension alimentant la charge;
- ❖ La dégradation de la qualité de l'onde de la tension alimentant la charge;
- ❖ Le risque pour le personnel d'entretien du réseau électrique;
- ❖ Le risque de destruction des unités de production décentralisées, suite au rétablissement de la connexion au réseau.

Considérant ces aspects et principalement la sécurité des êtres humains et des équipements, cette opération n'est pas tolérée [6], [9]. Dans ce sens, il est nécessaire de réaliser une détection rapide de la condition d'îlotage afin de réaliser la déconnexion opportune des DER avant le rétablissement de la tension du réseau. Selon la norme IEEE-1547-2003 [9], la déconnexion des DER doit être réalisée dans les deux secondes suivant la déconnexion de la source principale.

Chaque opérateur du réseau centralisé peut aussi imposer des conditions particulières concernant le temps de déconnexion suite à une condition d'îlotage. Alors, une méthode de détection d'îlotage (ou un algorithme de protection contre îlotage) est requise comme une protection additionnelle pour l'interfaçage des DER au réseau public.

2.3 Méthodes de détection d'îlotage et problématique de la détection dans les systèmes multisources

Les principales méthodes de détection d'îlotage proposées dans la littérature sont résumées au Tableau 1. Ces méthodes peuvent être classées dans deux grands groupes : les méthodes externes implantées du côté réseau public et les méthodes internes implantées du côté DER [8], [10], [11], [12].

Le premier groupe de méthodes, celles implantées du côté réseau, offre une haute efficacité et un grand potentiel d'utilisation dans les systèmes multisources [13], [14]. Ces méthodes externes ont comme inconvénients principaux la complexité et les coûts élevés pour leur implantation. Un autre inconvénient de ces méthodes est le besoin de réaliser une normalisation des signaux et des protocoles de communication.

Les méthodes internes, implantées du côté source décentralisée, peuvent être classées selon leur nature dans des méthodes passives et des méthodes actives. Les premières produisent le signal de déconnexion en se basant sur les mesures des caractéristiques électriques [8, 10-16]; l'efficacité de ces méthodes passives est très limitée et dans certaines conditions de puissance d'opération de la source décentralisée elles ne permettent pas de détecter la condition d'îlotage.

Tableau 1 Méthodes de détection d'îlotage

Externes	SCADA	Système de télésurveillance et acquisition de données (<i>Supervisory Control And Data Acquisition</i>)	
	PLCC	Envoi de signal de présence du réseau à travers la ligne électrique. [13, 14]	
		Envoi de signal de déconnexion (<i>Trip Signal</i>) [13, 14]	
Internes	Passives	U/OVP U/OFD	Protection contre déviation de niveau de tension et contre déviation de fréquence. (<i>Under/Over Voltage Protection and Under/Over Frequency Protection</i>) [10, 11, 12]
		THD	Détection des variations du taux de distorsion harmonique (<i>Total Harmonic Distortion</i>) [10, 11, 12]
		PJD	Détection des variations de phase (<i>Phase Jump Detection</i>) [8, 11, 12]
		ROCOF	Détection du taux de variation de fréquence (<i>Rate of Change of Frequency</i>) [15].
		VU	Détection de déséquilibre de tension (<i>Voltage Unbalance</i>) [16].
			Mesure de l'impédance.
	Actives	SFS	Méthode « Sandia » de Glissement de fréquence (<i>Sandia Frequency Shift</i>) [8, 17]
		AFD	Dérive active de fréquence (<i>Active Frequency Drift</i>) [18, 19, 20]
		SMS	Décalage de fréquence en mode glissant (<i>Slide-Mode Frequency Shift</i>) [21]
		VPF	Rétroaction Positive de Tension (<i>Voltage Positive Feedback</i>) [22]-[25]
			Mesure de l'impédance suite à l'introduction d'un transitoire de tension. [10]-[12]
			Autres méthodes basées sur l'introduction des variations du niveau de tension, du courant, de la puissance active ou de la puissance réactive sans ou avec fonction de corrélation. [26]-[33].

Cette limitation est appelée couramment zone de non détection (*Non Detection Zone- NDZ*) et définit les plages d'opération du système concernant la puissance (active et réactive) de la source de production décentralisée en relation avec la puissance absorbée par la charge locale dans lesquelles la méthode de détection d'îlotage a une fonctionnalité réduite ou n'est plus capable de réaliser la détection.

Un moyen de réduire la NDZ est l'utilisation des méthodes actives de détection, ces dernières introduisent des perturbations du niveau de tension, du courant, de la fréquence, de la puissance active ou de la puissance réactive, afin de détecter les changements au PCC pour réaliser la confirmation de la condition d'îlotage.

Plusieurs techniques actives de détection sont disponibles pour réaliser la détection d'îlotage [8], [17]-[33], mais elles ont aussi des inconvénients concernant principalement leur rapidité de détection, leurs effets sur la qualité de l'onde et leur efficacité dans certaines conditions d'opération. Il est nécessaire alors de proposer des méthodes alternatives de détection visant à réduire les inconvénients techniques mentionnés ci-dessous.

- ❖ La perte d'efficacité de la méthode face à une augmentation du niveau de pénétration ($NP\% = (\Sigma P_{\text{Production_Décentralisée}} / \Sigma P_{\text{Charge}}) \times 100$) ou de la quantité d'unités de production décentralisée interconnectées.
- ❖ L'effet négatif de la méthode sur la qualité de l'onde de la tension et du courant de sortie.
- ❖ Le coût et la complexité élevés pour l'implantation de la méthode, principalement pour des applications à basse puissance.

D'autres inconvénients des méthodes actives mentionnées dans la littérature sont les suivants :

- ❖ La perte d'efficacité de la méthode dans certaines conditions de la charge (facteur de qualité).
- ❖ La fonctionnalité de la méthode limitée aux systèmes opérant avec facteur de puissance unitaire.

Un système de détection d'ilotage basé sur la combinaison de plusieurs méthodes actives et passives a été proposé et développé à l'IRH [33], cette méthode de détection d'ilotage hybride est fonctionnelle pour un système mono-source. Cependant, cette méthode hybride a les inconvénients de la plupart des méthodes qui introduisent des perturbations ou des déformations du signal de sortie de l'onduleur.

En ce qui concerne l'opération des systèmes multisources, les méthodes actives de détection d'ilotage qui utilisent la rétroaction positive sont très efficaces dans des systèmes avec bas taux (niveau) de pénétration, mais il est nécessaire de développer des méthodes alternatives pour les cas où le niveau de pénétration est élevé [34], principalement pour contrer les effets négatifs de ces méthodes qui sont amplifiés avec l'augmentation du niveau de pénétration et du gain utilisé pour la rétroaction.

Les méthodes actives qui utilisent la fonction de corrélation sont supposées être fonctionnelles dans les systèmes multisources [27], [28], [29], [31], [32]. Cependant, ces méthodes ont comme inconvénient technique que les seuils de détection varient en fonction du nombre de sources en opération et en fonction des conditions de la charge. Dans certaines propositions, la méthode est implantée seulement dans une unité [27], ce qui

impose l'utilisation d'un système de communication très fiable entre les différentes unités. L'utilisation de la fonction de corrélation pour détecter des variations de tension introduites intentionnellement (programmées) par les DG comme méthode de détection active a été analysée à l'IRH [31], [32]. Les résultats théoriques obtenus montrent le potentiel de cette technique pour être utilisée dans les systèmes multisources, cependant les inconvénients liés aux variations des seuils de détection ont été aussi retrouvés.

Le temps requis pour la détection d'îlotage selon quelques méthodes actives les plus populaires est présenté au Tableau 2.

Tableau 2 Temps requis pour la détection d'îlotage.

T_{CCI} (Cycles)	Méthode	Conditions de validation
42	Rétroaction positive de tension. [22], [23]	Une seule source, $FP=1.0$, $q=1.8$. $P_{CHARGE} \approx P_{ONDULEUR}$ (Validée expérimentalement)
>15.6	Introduction des variations de la puissance réactive ΔQ , avec fonction de corrélation, et variation de puissance active pour la confirmation de la condition d'îlotage. [26], [27]	Deux sources, Topologie : AC-PV array $FP=1.0$, $\Delta P=0.2$, $\Delta Q=10\%$, $qF=2.50$ $P_{CHARGE} \approx P_{ONDULEUR}$ (Validée expérimentalement)
>36	Introduction de variations du niveau de tension avec M-séquence de 31 bits (620ms). [28], [29]	Multiplés source (10 sources), Topologie : AC-PV array $FP=1.0$, $q=1.33$ (Étude théorique)

Il est à noter que la méthode validée expérimentalement, retrouvée dans la littérature, qui permet la détection la plus rapide [27], soit dans une période supérieure à 15.6 cycles électriques ($T_{CCI} > 260ms$), requiert l'introduction d'une variation de 10% de la puissance réactive pour réaliser la détection et d'une variation de 20% de la puissance active pour réaliser la confirmation de la condition d'îlotage.

La Figure 2-2 montre les résultats expérimentaux obtenus avec la méthode proposée dans [26]. Dans ce cas, la méthode introduit de façon permanente une variation de puissance réactive de $\pm 5\%$ et permet la détection de la condition d'îlotage dans un système avec une seule source de production décentralisée.

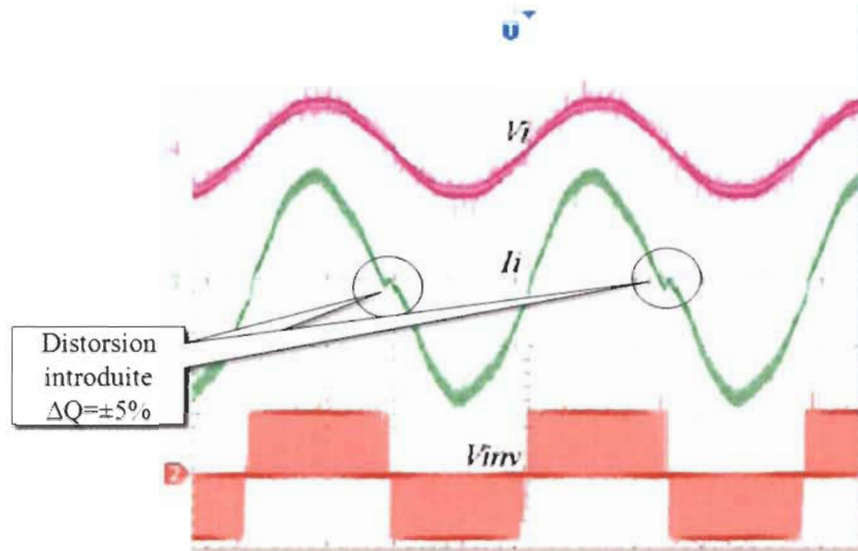


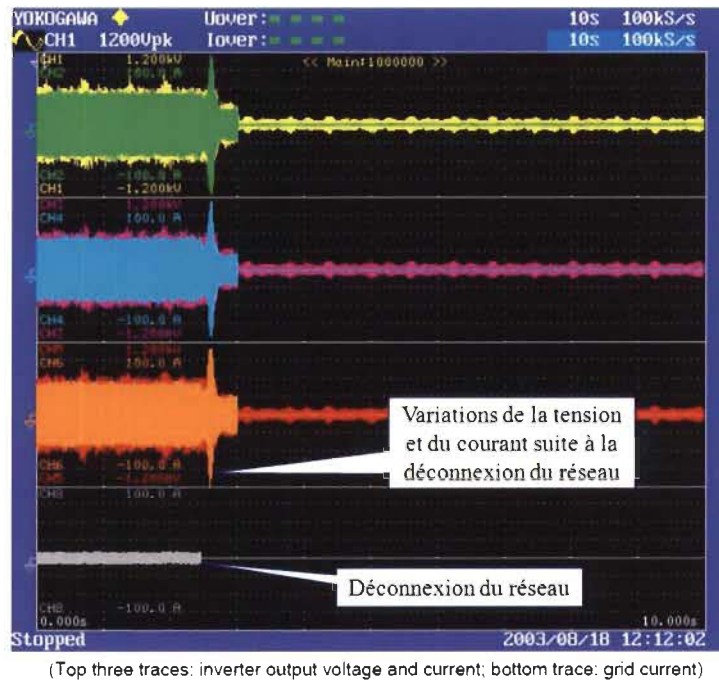
Fig. 12 Experimental result of normal operation of the DFPG connected to the utility. CH2: fuel cell inverter voltage (V_{inv}) 250V/div. CH3: fuel cell inverter current (I_i) 4A/div. CH4 terminal voltage (utility voltage, V_l), 250V/div.

Figure 2-2 Résultats expérimentaux avec la méthode proposée dans la référence [24], montrant les variations du courant de sortie de la source de production décentralisée utilisées pour réaliser la détection d'îlotage.

Dans les résultats de la Figure 2-2, la méthode de détection fonctionne avec l'introduction d'une variation de $\pm 5\%$ de puissance réactive, ce qui produit une distorsion très importante dans le courant de sortie de la source de production décentralisée. Cet effet sera certainement beaucoup plus important avec la variation introduite par la méthode pour les systèmes multisources proposée dans la référence [27] où la variation utilisée pour la

détection est de $\pm 10\%$ de puissance réactive, et encore plus important pour la confirmation où la variation est augmentée au $\pm 20\%$.

La Figure 2-3, montre quelques résultats expérimentaux de la détection d'îlotage utilisant la méthode de rétroaction positive de tension proposée dans la référence [22].



(Top three traces: inverter output voltage and current; bottom trace: grid current)

Figure 54. Test results of voltage feedback scheme.

Figure 2-3 Résultats expérimentaux avec la méthode de rétroaction positive de tension proposée dans la référence [22].

Cette méthode utilise la rétroaction positive de tension, dans un système avec un onduleur de 15kW et une charge avec facteur de qualité $qF=1.6$. La discordance de puissance entre la charge et la source de production décentralisée n'est pas indiquée dans la référence, mais on peut voir dans les courbes présentées que le réseau centralisé, au moment de la déconnexion, fournit un courant important à la charge.

On remarque aussi que pendant la période de détection de la condition d'îlotage, les amplitudes de courant de sortie de l'onduleur et de tension à la charge souffrent des variations très importantes (l'amplitude est doublée pendant la détection). La confirmation de la condition d'îlotage dans ce cas est réalisée dans un délai de 500ms.

Il est important de noter que les méthodes actives proposées dans la littérature cherchent à créer une condition d'instabilité (variations de tension/fréquence en dehors des limites opérationnelles) qui déclenche forcément les protections du système de production décentralisée.

Récemment, des études ont été réalisées et rapportées dans la littérature dans le but de chercher une amélioration du rapport entre le temps de détection et le niveau de la perturbation introduite dans les méthodes basées sur la rétroaction positive de tension [24]-[25]. Cependant, dans le meilleur des cas [25], pour assurer une détection dans les deux secondes suivant la déconnexion du réseau, le gain de rétroaction requis pour assurer une détection est assez grand pour provoquer une perturbation de puissance supérieure à 10% de la puissance nominale face à une variation de 3% dans la tension au nœud d'interconnexion, ce qui représente un inconvénient du point de vue de la qualité de l'onde.

2.4 Schémas de contrôle de puissance

Dans les systèmes de production décentralisée, le schéma de contrôle de puissance et le type d'interface utilisés dépendent principalement du type de source primaire. Les DG peuvent être groupés dans deux grandes catégories; la première catégorie qui inclut les «DG conventionnels» et qui est interfacée à travers des machines rotatives et la deuxième catégorie qui regroupe les «DG non conventionnels» et qui est interfacée à travers des

convertisseurs statiques. La classification des types d'interface et de schéma contrôle de puissance [6] est montrée de manière abrégée au Tableau 3.

Tableau 3 Type d'interface et contrôle de puissance des sources de production décentralisée.

	Source d'énergie primaire	Type d'interface	Contrôle de puissance
DG conventionnels	Hydro	Générateur synchrone	AVR + Gouverneur +P, $\pm Q$
	Éoliennes à vitesse fixe	Générateur à induction	Pas/Blocage +P, -Q
DG non conventionnels	Éoliennes à vitesse variable et microgénérateurs	Convertisseur statique (ca-cc-ca)	Tension du lien cc et vitesse +P, $\pm Q$
	Panneaux solaires (PV) et Piles à combustible (FC)	Convertisseur statique (cc-cc-ca)	Tension du lien cc et MPPT +P, $\pm Q$

Dans le cadre du projet, seuls les systèmes « non conventionnels » sont considérés, car les sources à utiliser sont des sources à énergie renouvelable qui peuvent être interfacées à travers des convertisseurs statiques. Un accent important est mis dans l'étape de conversion cc-ca pour réaliser l'interconnexion au réseau public de basse tension, à la synchronisation et à l'implantation des algorithmes dans des dispositifs de technologie VLSI.

L'objectif principal de l'intégration des ressources d'énergie décentralisée (DER) au réseau public est de permettre l'échange de puissance entre les DER et le réseau afin d'alimenter une charge commune. Alors que la pratique actuelle permet l'opération des DER en mode interconnecté, les nouveaux concepts des microréseaux et, dans un futur très proche, ceux des réseaux intelligents, permettront d'opérer les systèmes de production décentralisée soit en mode interconnecté, soit en mode îloté.

Trois types de schéma de contrôle des microréseaux sont actuellement proposés:

- ❖ Avec unité maîtresse virtuelle (unité principale virtuelle) qui impose le niveau de tension et la fréquence au PCC à travers un système centralisé.
- ❖ Avec unité maîtresse physique (unité principale physique) qui fournit une puissance importante et qui impose les caractéristiques de la tension au PCC.
- ❖ Avec contrôle distribué.

Des inconvénients tels le coût d'implantation et l'exigence d'un système de communication très fiable entre les unités de production décentralisée sont mentionnés dans la littérature [35].

L'utilisation des systèmes de contrôle décentralisés avec une communication permanente entre les unités de production décentralisée est proposée dans la littérature comme solution pour le contrôle de puissance des microréseaux [36]. Ces systèmes considèrent seulement l'opération des microréseaux en mode autonome (*Autonomous Electricity Networks - AEN*) et ne considèrent pas la problématique de l'interconnexion avec le réseau public (source principale), notamment en ce qui concerne la protection contre îlotage et l'effet des méthodes de détection sur le contrôle de puissance et sur la stabilité du système multisources.

Une proposition visant l'opération d'un système multisources avec un haut niveau de qualité de l'onde, incluant le partage de la charge et la régulation de la tension (niveau et fréquence) est présentée dans [37]. Cette proposition est réalisée pour un système composé de trois unités de production décentralisée localisées à proximité, et elle ne considère que l'opération en mode autonome.

En général, les structures de contrôle de puissance proposées dans la littérature sont orientées soit à l'opération en mode interconnecté, soit à l'opération en mode îloté. Mais, une solution intermédiaire est requise afin de rendre possible le changement de mode d'opération lorsque les conditions de charge locale et de puissance disponible favorisent l'opération en mode autonome après la détection d'une condition d'îlotage non programmée.

2.5 Synchronisation des interfaces de puissance avec le réseau public

La synchronisation des interfaces de puissance avec le réseau centralisé est réalisée normalement en utilisant des structures de boucle à verrouillage de phase (*Phase Locked Loop - PLL*) [38]-[43]. D'autres structures de synchronisation sont aussi proposées dans la littérature, dont :

- ❖ Les structures de PLL entièrement numériques (*All Digital PLL - ADPLL*) [44].
- ❖ Les structures étendues de PLL (*Extended PLL- EPLL*) [45], [46].
- ❖ Les structures basées sur la transformée de Fourier discrète (*Discrete Fourier Transform - DFT*) [47]-[49].
- ❖ Les structures basées sur la DFT récursive (*Recursive Discrete Fourier Transform – RDFT*) [50].
- ❖ Les filtres de Kalman et leurs versions étendues (*Kalman Filter and Extended Complex Kalman Filter – KF and ECKF*) [51]-[53].
- ❖ Les structures des intégrateurs généralisés de deuxième ordre (*Second Order Generalized Integrator - SOGI*) [54-56].

- ❖ Les structures de boucle à verrouillage de fréquence (*Frequency Locked Loop - FLL*) [57].

Toutes les méthodes ci-haut mentionnées peuvent être utilisées pour réaliser la synchronisation des unités de production décentralisée chacune avec des avantages et des inconvénients. Cependant, les méthodes basées sur des structures de PLL sont très souvent retenues comme méthode de synchronisation. Ce choix découle principalement du fait que ce type de méthode a été utilisé et éprouvé suffisamment dans le milieu scientifique et dans l'industrie.

Certaines des méthodes sont plus attrayantes que les méthodes de PLL car elles permettent de faire la synchronisation et à la fois de faire une identification des composantes harmoniques du signal de tension du réseau centralisé. Cependant, dans les applications industrielles ces méthodes ne sont pas retenues car elles demandent des ressources de calcul élevées ou bien des temps de calcul très longs.

D'autres méthodes sont aussi proposées pour la détection de fréquence et harmoniques dans les systèmes électriques [58]-[61]. Ces méthodes peuvent éventuellement être utilisées pour réaliser la synchronisation avec une implantation permettant la détection en temps réel.

2.6 Interfaces de puissance des DER

Des configurations bidirectionnelles avec des convertisseurs statiques incluant plusieurs étapes de conversion sont proposées dans la littérature afin de rendre possible l'échange bidirectionnel de puissance entre les différents éléments du système (charges, sources et éléments de stockage). Ce type de configuration peut considérer des étages de conversion

de courant continu à courant continu (cc-cc), des étages de conversion de courant continu à courant alternatif (cc-ca) et des éléments de stockage à court et à long terme [62].

Des topologies de convertisseurs cc-cc incluant multiples ports sont aussi proposées dans la littérature afin de donner la possibilité d'un écoulement de puissance bidirectionnel incluant des sources et éléments de stockage [63]. Ce type de topologie peut être très utile dans les systèmes avec des sources de puissance variable ou avec une réponse lente aux transitoires de la charge, car dans ces cas il est nécessaire d'utiliser des éléments de stockage d'énergie comme les batteries.

Les convertisseurs cc-ca qui constituent le lien entre l'unité de production décentralisée et le réseau public peuvent être configurés comme convertisseurs commandés en tension ou comme convertisseurs commandés en courant. Même si dans les deux cas il est possible de contrôler la puissance active et réactive, le premier type de convertisseur est plus approprié pour l'opération en mode autonome avec facteur de puissance unitaire alors que le deuxième type est plus pratique pour l'opération en mode interconnecté car il offre une meilleure flexibilité [64], [65].

D'autre part, différentes techniques de modulation sont proposées dans la littérature pour la commande des interrupteurs des onduleurs de tension, dont la commande par hystérésis, la commande vectorielle, la commande sinusoïdale pure et la commande sinusoïdale avec injection d'harmoniques [66], [67], [68]. Chaque technique de modulation peut offrir des avantages et des inconvénients par rapport à la qualité de l'onde, au rendement et à la complexité.

En vue d'améliorer le rendement des convertisseurs, des techniques de commutation douce sont proposées dans la littérature [69], [70].

Le choix ou la proposition d'une topologie de convertisseur avec une structure de contrôle spécifique, est lié directement aux conditions particulières de l'application. Parmi les aspects à considérer on peut mentionner : le type de source, le niveau de puissance et tension, les modes d'opération, le rendement envisagé, la qualité de l'onde.

Selon [71], la conception, l'acceptation et la disponibilité des technologies à bas coût pour l'installation et l'utilisation des microréseaux constituent un défi technique.

2.7 Une nouvelle interface de puissance pour les réseaux intelligents

Le nouveau concept d'interface de puissance pour l'intégration de la production décentralisée est le module d'intégration intelligente (*Smart Integration Module - SIM*) [72]. Ce type d'interface, qui est encore un concept à développer, devra permettre :

- ❖ la connexion des DER au réseau incluant la production et le stockage décentralisés,
- ❖ d'alimenter des charges à courant continu et à courant alternatif,
- ❖ de garantir une régulation de tension en régime établi et en régime transitoire,
- ❖ de réaliser la compensation rapide de la puissance active et réactive,
- ❖ de réaliser une détection de défauts, et
- ❖ d'avoir un contrôle distribué.

Une interface « intelligente » sera alors le pont entre les DER et le réseau du futur. Cette interface devra être équipée d'algorithmes de détection d'harmoniques, d'algorithmes de synchronisation, et d'autres fonctions complémentaires qui doivent rouler en temps réel et interagir avec les algorithmes de contrôle. Dans ce sens, l'utilisation des technologies à très

grande échelle d'intégration devra être considérée comme une option importante pour le développement de ce type d'interface.

2.8 Conclusion

Dans ce chapitre nous avons présenté une revue bibliographique abrégée sur les aspects relatifs à l'interconnexion au réseau centralisé des systèmes de production décentralisée comportant multiples sources. Principalement les techniques de détection de la condition d'îlotage et quelques aspects touchant les interfaces et les algorithmes de contrôle utilisés couramment dans l'industrie et rapportés dans la littérature ont été présentés.

Suite à cet état de l'art, nous pouvons identifier entre autres besoins: de nouvelles méthodes de détection d'îlotage pour les systèmes multisources, l'intégration ou adaptation des nouvelles méthodes aux algorithmes de contrôle de puissance, et l'adoption des interfaces pour les sources de production décentralisée avec des fonctions complémentaires.

Finalement, les nouvelles interfaces de puissance incluant le système d'électronique de puissance, le système de mesure et le système de contrôle devront permettre une intégration non seulement sécuritaire mais aussi plus harmonieuse de la production décentralisée. Cette intégration « sécuritaire et plus harmonieuse » aura comme effet l'utilisation massive des ressources d'énergie décentralisées.

Chapitre 3 - Proposition d'une méthode de détection d'îlotage pour les systèmes multisources

Ce chapitre présente la proposition d'une méthode de détection d'îlotage pour les systèmes multisources, son développement, son implantation dans FPGA et sa validation par simulation et co-simulation en boucle ouverte.

3.1 Méthode de détection d'îlotage proposée

3.1.1 Principales caractéristiques recherchées de la méthode de détection d'îlotage pour les systèmes multisources

En considérant l'utilisation des DER multisources dans les deux modes d'opération, soit le mode interconnecté (production décentralisée interconnectée) et le mode autonome (concept de microréseau), l'idéal est d'avoir une méthode de détection d'îlotage pouvant être utilisée pour permettre le changement de mode d'opération sans produire de dégradation de la qualité de l'onde au PCC. Cette méthode devrait alors avoir comme caractéristiques :

- ❖ Détection rapide (bien avant 2s).
- ❖ Zone de non détection réduite.
- ❖ Faible effet sur la qualité de l'onde.
- ❖ Efficacité dans des configurations multisources.
- ❖ Efficacité dans les systèmes alimentant des charges avec facteur de qualité élevé.

- ❖ Efficacité dans les systèmes opérant avec facteur de puissance unitaire et non unitaire.
- ❖ Faible coût et facilité à implanter.

3.1.2 Utilisation de la rétroaction positive de tension pour la détection d'îlotage

Les techniques de détection basées sur la rétroaction positive de tension (*Voltage Positive Feedback* - VPF) [22, 23] sont les méthodes qui produisent le moins de dégradation de la qualité de l'onde de sortie et qui offrent un grand potentiel pour être utilisées dans les configurations multisources. Cependant, ces méthodes ont comme inconvénient une détection beaucoup plus lente comparée aux autres méthodes actives proposées dans la littérature. Dans certains cas, le gain de rétroaction est augmenté afin de donner plus de rapidité à la détection, mais cette solution n'est pas retenue car elle peut engendrer d'importants problèmes de stabilité principalement lorsque le niveau de pénétration de la production décentralisée est élevé.

La méthode de rétroaction positive de tension a été récemment étudiée afin de réduire le temps de détection et les effets négatifs du gain de rétroaction [24]-[25]. Ces études ont alors proposé une variante de la méthode nommée VSAC (*Voltage Shift Acceleration Control*) accompagnée d'une procédure de calcul du gain de rétroaction afin d'assurer la détection en limitant le niveau de la perturbation introduite à 20% et à 10% de la puissance nominale, en se basant sur l'hypothèse d'une variation maximale de la tension d'un pourcentage fixé à 5% et à 3% dans [24] et [25] respectivement. S'il semble bien y avoir une amélioration du point de vue des effets sur la qualité de l'onde, les perturbations de puissance introduites par la méthode restent encore élevées et peuvent être beaucoup plus

importantes face aux variations de tension en dehors des limites théoriques fixées par les hypothèses des auteurs.

Dans cette thèse, le concept de rétroaction positive de tension est donc utilisé pour faire une proposition de méthode de détection d'îlotage pour les systèmes multisources. Dans le but d'améliorer la rapidité de la détection et de réduire l'impact négatif de la méthode sur la qualité de l'onde, la méthode proposée est basée sur les principes suivants :

- ❖ L'introduction d'une variation limitée de la puissance active calculée en fonction de la différence entre la tension efficace mesurée au PCC et une tension de référence. Cette différence de tension est amplifiée avec un gain de rétroaction.
- ❖ La mise à jour de la tension de référence est réalisée seulement en conditions de stabilité de la perturbation de puissance introduite et de la tension efficace.
- ❖ La confirmation de la condition d'îlotage est réalisée par l'analyse de la variation de puissance introduite et non par la déviation de tension/fréquence.
- ❖ L'opération de l'interface de puissance en dehors des limites de tension / fréquence permises par la norme n'est pas forcée par la méthode de détection.

La méthode proposée peut être classée comme de type interne et active. Elle offre une détection et une confirmation rapides de la condition d'îlotage (dans les 15 cycles suivant la déconnexion du réseau) avec un faible impact sur la qualité de l'onde (perturbation de puissance limitée).

Tel que mentionné, la méthode, basée sur le principe de la rétroaction positive de tension, introduit une déviation limitée de la puissance active (réelle) de sortie en fonction de la

différence entre la tension efficace mesurée au PCC et une tension de référence V_{REF} (Figure 3-1).

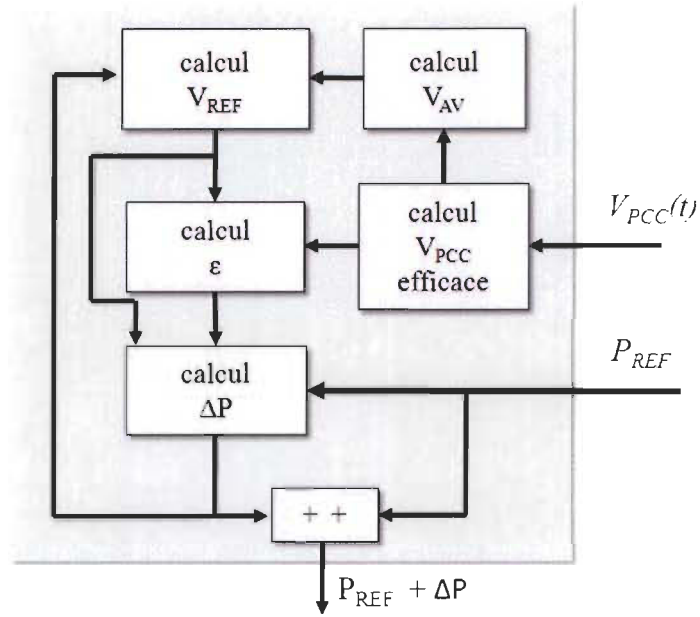


Figure 3-1 Principe de fonctionnement de la méthode de détection d'îlotage proposée.

La mise à jour de la tension de référence V_{REF} est réalisée avec (1), où V_{NOM} est la tension nominale du réseau et V_{AV} est la moyenne de tension calculée à partir de la valeur efficace de la tension mesurée à la charge (V_{RMS}). Cette moyenne est calculée à chaque demi-cycle avec l'information des trois derniers cycles électriques.

$$V_{REF[k+1]} = \begin{cases} V_{NOM} & , \quad t = 0 \\ V_{AV[k]} & , \quad \text{Système stable} \\ V_{REF[k]} & , \quad \text{autres cas} \end{cases} \quad (1)$$

La caractéristique de système stable est définie comme la convergence des quatre conditions suivantes :

- La tension efficace moyenne est dans les limites permises par la norme, soit entre 105 et 132V.
- La différence entre la tension efficace moyenne actuelle et celle calculée trois cycles électriques avant est inférieure à 4% de la tension nominale.
- La perturbation de puissance introduite (ΔP) est stable (non croissante et près de sa valeur moyenne).
- La différence entre la tension référence et la tension moyenne $|V_{REF}(k) - V_{AV}(k)|$ est supérieure à 0.5% de la tension nominale.

Les valeurs seuils des conditions précédentes ont été établies par voie expérimentale en fonction des variations de tension mesurées en conditions normales du réseau électrique de basse tension d'Hydro-Québec. Ces valeurs doivent être ajustées, au besoin, selon les conditions particulières du réseau auquel le système de production décentralisé va être connecté.

Le calcul de la variation de puissance active est réalisé selon (2), (3) et (4).

$$\Delta P_{[k+1]} = \begin{cases} \Delta P_{MIN} \cdot \text{sgn}(\varepsilon) & , \quad |\Delta P_C| \leq \Delta P_{MIN} \\ \Delta P_C & , \quad \Delta P_{MIN} < |\Delta P_C| < \Delta P_{MAX} \\ \Delta P_{MAX} \cdot \text{sgn}(\varepsilon) & , \quad |\Delta P_C| \geq \Delta P_{MAX} \end{cases} \quad (2)$$

$$\Delta P_C = P_{REF} \cdot G \cdot \varepsilon \quad (3)$$

$$\varepsilon = \frac{(V_{RMS} - V_{REF})}{V_{REF}} \quad (4)$$

On peut voir dans (2), que la variation de puissance est limitée entre ΔP_{MIN} et ΔP_{MAX} . L'objet de cette limitation, est d'une part de limiter l'effet de la méthode sur le système électrique en gardant $|\Delta P| < \Delta P_{MAX}$, et d'autre part de maintenir une perturbation minimale, en gardant $|\Delta P| > \Delta P_{MIN}$, afin de pouvoir réaliser la détection plus rapidement surtout lorsque

la puissance de la charge est égale à la puissance fournie par le système de production décentralisée et lorsque le facteur de qualité de la charge est élevé. Dans (3), P_{REF} est la puissance active de référence imposée par le système, G est le gain de rétroaction qui permet d'amplifier l'effet des variations de tension pour donner plus de rapidité à la méthode de détection, et ε est l'erreur de tension normalisée définie dans (4).

3.1.3 Ajustement de paramètres de la méthode de détection d'ilotage

Les paramètres de la méthode sont ajustés de manière à d'une part ne pas affecter le fonctionnement en mode interconnecté (mode normal) de l'interface de puissance et d'autre part à garantir une détection efficace.

D'abord, la valeur du gain de rétroaction G requis, pour permettre une variation de tension non nulle suite à la déconnexion du réseau, peut être établie selon la relation entre la puissance et la tension au nœud d'interconnexion (5) :

$$1 + \Delta P(k-1) = (1 + \Delta V_{PCC}(k))^2$$

$$1 + G \cdot \Delta V_{PCC}(k-1) = (1 + \Delta V_{PCC}(k))^2$$

$$1 + G \cdot \Delta V_{PCC}(k-1) = 1 + 2\Delta V_{PCC}(k) + \Delta V_{PCC}^2(k)$$

$$G \cdot \Delta V_{PCC}(k-1) = 2\Delta V_{PCC}(k) + \Delta V_{PCC}^2(k)$$

$$G = 2 \frac{\Delta V_{PCC}(k)}{\Delta V_{PCC}(k-1)} + \Delta V_{PCC}(k) \frac{\Delta V_{PCC}(k)}{\Delta V_{PCC}(k-1)} \quad (5)$$

En prenant le cas le plus critique de détection rapporté dans la littérature, où les puissances de la charge et de la source sont identiques et le facteur de qualité élevé de la charge impose des variations de tension très lentes. Dans ce cas, les valeurs actuelle et précédente de la

variation de tension peuvent être considérées égales et le rapport entre elles $\delta V_{PCC}(k)$ peut alors être considéré comme unitaire (6),

$$\delta V_{PCC}(k) = \frac{\Delta V_{PCC}(k)}{\Delta V_{PCC}(k-1)} = 1 \quad (6)$$

Le gain résultant doit être supérieur à 2 pour permettre une variation de tension à l'instant k non nulle (7).

$$G \geq 2 + \Delta V_{PCC}(k) \quad (7)$$

Dans, le cas particulier de cette thèse un gain de 3 a été utilisé.

D'autre part, la variation moyenne de la tension au nœud d'interconnexion, mesurée sur le réseau d'Hydro-Québec, est d'environ 200mV pour une tension nominale de 120V/60Hz. Cette valeur permet de calculer l'effet du gain choisi sur la variation de la puissance introduite en mode interconnecté. Cet effet est utilisé pour définir la valeur minimale de variation de puissance introduite par la méthode de détection (8).

$$\Delta P_{MIN} = G \cdot \Delta V_{PCC_{MOYENNE}} = 3 \left(\frac{0.2}{120} \right) = 0.5\% \quad (8)$$

En considérant encore le cas d'égalité de puissance entre la source et la charge, il est possible d'établir une variation maximale de puissance introduite par la méthode lors de la période de détection équivalente à une variation de tension maximale permise (9).

$$\Delta P_{MAX} = (1 + \Delta V_{MAX})^2 - 1 \quad (9)$$

Si la déviation de la tension, dans des conditions d'égalité de puissance, est limitée à $\pm 1.25\%$, la variation de puissance maximale introduite par l'algorithme doit être limitée à 2.51% selon (10).

$$\Delta P_{MAX} = (1 + 0.0125)^2 - 1 = 2.51\% \quad (10)$$

Le choix de la variation maximale de puissance (ΔP_{MAX}) dépend principalement des effets sur la tension lors de la période de détection, une $\Delta P_{MAX} > 20\%$ produirait l'effet des méthodes classiques, soit le fonctionnement de l'onduleur en dehors des limites afin de produire le déclenchement des protections de déviation de tension (OVP/UVF).

3.1.4 Intégration de la détection d'îlotage à un schéma de contrôle de puissance

La Figure 3-2 montre, à travers un diagramme fonctionnel simplifié, la manière de réaliser l'intégration de l'algorithme de détection d'îlotage proposé au contrôle de puissance d'un onduleur connecté au réseau.

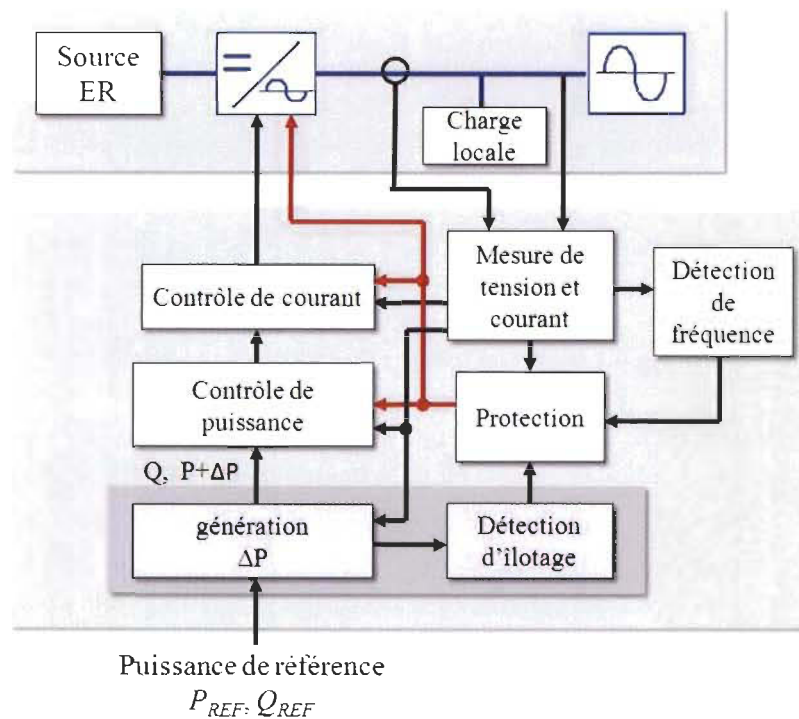


Figure 3-2 Diagramme simplifié d'un onduleur interconnecté au réseau public incluant l'algorithme de détection d'îlotage.

Dans le schéma simplifié de la Figure 3-2, les blocs « génération ΔP » et « Détection d'îlotage » sont alimentés par le système de mesure et par les consignes externes de puissance de référence. Le signal de variation de puissance est utilisé pour modifier la puissance de référence (ou consigne de puissance) envoyée au contrôleur de puissance.

Un bloc de « Protection » permet de surveiller les variations de la valeur efficace et instantanée et la fréquence de la tension mesurée (*Under and Over Voltage Protection – U/OVP and Under and Over Frequency Protection – U/OFP*), ainsi que les variations de courant de sortie de l'onduleur. Dans le cas où il y a des variations en dehors de la recommandation de la norme IEEE [9] ou des cibles d'Hydro-Québec [73], [74], la protection est déclenchée afin d'arrêter le fonctionnement de l'onduleur et de faire une déconnexion sécuritaire du système de production décentralisée. Ce bloc est aussi alimenté par le module de « Détection d'îlotage », afin de produire les signaux de déconnexion suite à la confirmation de la condition d'îlotage.

3.1.5 Résultats attendus avec la méthode de détection d'îlotage

Les effets des méthodes basées sur la rétroaction positive sur la qualité de l'alimentation électrique sont variés et constituent normalement un inconvénient technique pour l'adoption ce type de méthode. Notamment, des variations importantes de tension peuvent être produites lorsque des gains trop élevés sont utilisés.

Afin d'illustrer le fonctionnement de la méthode, deux scénarios différents sont considérés : le premier lorsqu'une variation de la tension s'est produite et le deuxième lorsqu'une condition d'îlotage s'est présentée.

Dans le premier cas, lorsque les variations de tension ne sont pas importantes, la variation de puissance (ΔP) est maintenue à sa valeur minimale, soit $\Delta P = +\Delta P_{\text{MIN}}$ ou $\Delta P = -\Delta P_{\text{MIN}}$ selon le signe de l'erreur (ε). C'est le cas normal lorsque le réseau est présent et stable. Suite à une variation importante de la tension, ΔP augmente en fonction de l'erreur. Une fois la tension stabilisée, la tension de référence est mise à jour et l'erreur ε devient minimale et par conséquent ΔP aussi. De cette manière, l'effet de la méthode sur la tension est minimisé lorsque seulement une variation de tension s'est produite et il n'existe aucune condition d'ilotage. La Figure 3-3, montre les trajectoires de tension et de variation de puissance théoriques suite à une variation de tension. Dans l'exemple, la variation s'est produite à $t=t_0$, ΔP s'est saturée à $t=t_1$ et la tension de référence est mise à jour à $t=t_2$.

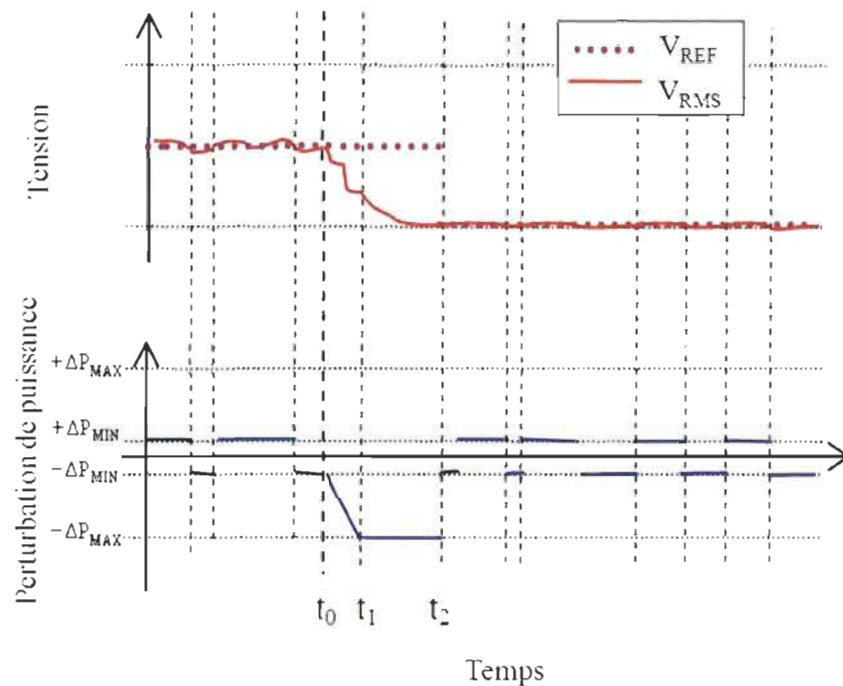


Figure 3-3 Résultats attendus du fonctionnement de la méthode de détection d'ilotage proposée suite à une variation de la tension mesurée au PCC.

Le deuxième cas est illustré par la Figure 3-4. De même que dans le premier cas, avant la condition d'îlotage, avec les faibles variations de tension, la variation de puissance ΔP est maintenue autour des valeurs minimales ($|\Delta P| \geq \Delta P_{MIN}$). Suite à la condition d'îlotage produite à l'instant $t=t_0$, la variation minimale de puissance et la rétroaction positive permettent de produire une augmentation de la différence entre la tension mesurée et la tension de référence et à la fois de produire une augmentation de la variation de puissance introduite. Une fois que la variation de puissance est saturée ($|\Delta P| \leq \Delta P_{MAX}$) à l'instant $t=t_1$, la tension mesurée tend vers un niveau stable forcé par la stabilisation de la puissance de sortie. Ce qui permet de mettre à jour la tension de référence avec la valeur moyenne de la tension mesurée à l'instant $t=t_2$. Avec la mise à jour de V_{REF} , la perturbation de puissance devient minimale ce qui force avec la rétroaction positive un changement de niveau de tension dans le sens inverse à celle qu'on a observée entre t_0 et t_2 . Cette nouvelle variation de tension produit une variation de la perturbation de puissance dans le même sens, jusqu'à la saturation de ΔP et une nouvelle mise à jour de V_{REF} . C'est souvent le cas lorsque le réseau est absent.

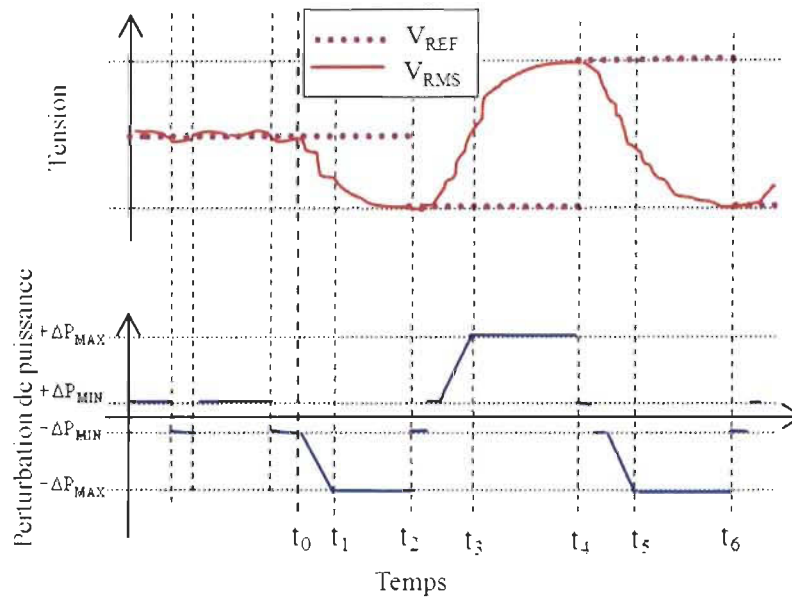


Figure 3-4 Résultats attendus du fonctionnement de la méthode de détection d'îlotage proposée suite à une condition d'îlotage.

La confirmation de la condition d'îlotage est réalisée en calculant le temps pendant lequel la moyenne de la valeur absolue de la perturbation de puissance ($|\Delta P_{AV}|$) est supérieure à un seuil prédéfini (ΔP_{AC}). Si la durée de la perturbation dépasse une « période maximale sous perturbation » prédéfinie (T_{MAX}), la condition d'îlotage est confirmée. La durée de la perturbation est calculée à l'aide d'un compteur de temps qui est mis en fonctionnement lorsque $|\Delta P_{AV}|$ dépasse le seuil d'activation (ΔP_{AC}) et qui est arrêté lorsqu'elle devient inférieure au seuil de désactivation (ΔP_{RC}).

Un exemple du comportement attendu de la variation de la perturbation de puissance moyenne $|\Delta P_{AV}|$ suite à une condition d'îlotage est présenté par la Figure 3-5.

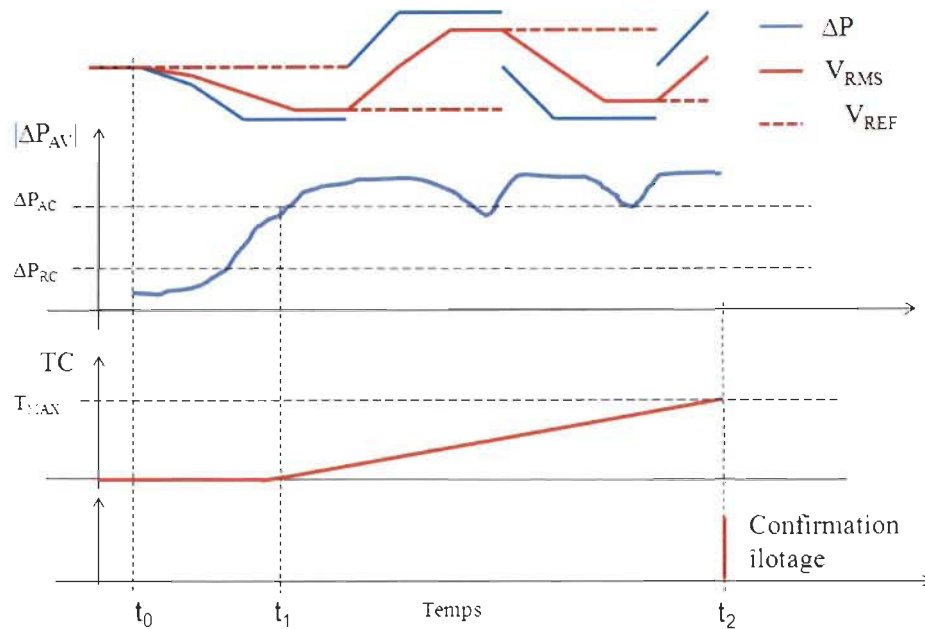


Figure 3-5 Résultats attendus de la variation (perturbation) moyenne de puissance active suite à une condition d'îlotage et confirmation de la condition d'îlotage.

Dans l'exemple de la Figure 3-5, la condition d'îlotage s'est présentée à $t=t_0$, le compteur de temps s'est déclenché à $t=t_1$, et la condition d'îlotage est confirmée à $t=t_2$, lorsque le compteur dépasse T_{MAX} . Le temps total requis pour la confirmation de la condition d'îlotage est défini alors comme $T_{CCI} = t_2 - t_0$.

3.2 Validation de la méthode de détection d'îlotage par simulation

La méthode proposée pour la détection d'îlotage dans les systèmes multisources a été validée d'abord par simulation en considérant la structure classique d'interconnexion (AC-PV Array) pour des conditions variables de facteur de qualité de la charge (qF) et sans considérer les effets de la topologie et de la ligne de transmission. Afin de réaliser une validation conforme à la pratique actuelle, la charge type est considérée comme une charge

RLC (résistive, inductive et capacitive) avec connexion en parallèle. La fréquence de résonance de la charge est considérée égale à celle du réseau électrique. Par la suite le fonctionnement de la méthode a été aussi évalué dans différentes conditions de charge, de topologie et de distance entre nœuds d'interconnexion.

3.2.1 Résultats de simulation pour une structure multisource classique

Afin de valider le fonctionnement de la méthode de détection, une structure de système multisource, tel que montré par la Figure 3-6, avec trois unités de production décentralisée interconnectées au réseau public est modélisée sous MATLAB/Simulink/SimPowerSystems.

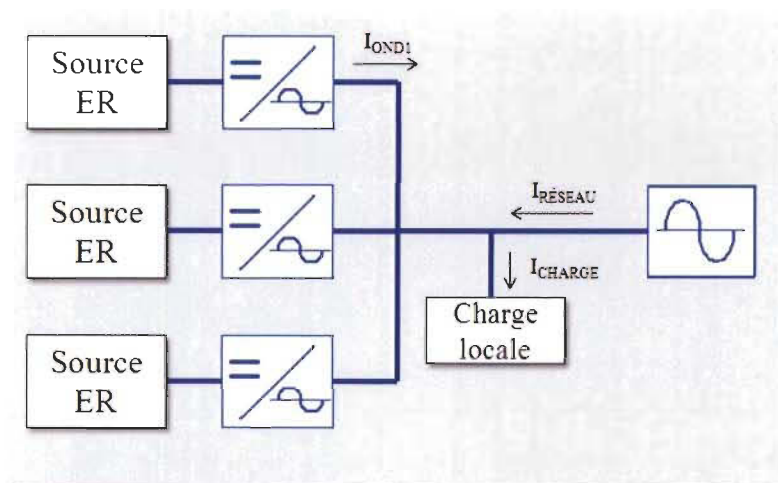


Figure 3-6 Système avec trois unités de production décentralisée alimentant une charge commune.

Dans le système modélisé, les hypothèses suivantes sont considérées :

- ❖ la source centralisée est considérée comme une source monophasée de 120V/60Hz, telle que le réseau canadien de basse tension;

- ❖ la tension de la source centralisée est totalement sinusoïdale et sans variations de niveau;
- ❖ les effets des impédances de ligne sont négligés;
- ❖ les trois unités de production décentralisée fournissent chacune une puissance égale au tiers de la puissance absorbée par la charge. Chaque unité fournit une puissance égale à 1kW;
- ❖ le contrôle de puissance de chaque unité de production décentralisée se fait avec la méthode de variation de l'angle de puissance avec un schéma de contrôle de courant de sortie de l'onduleur;
- ❖ les interfaces de puissance sont des ponts à interrupteurs IGBT et sont commandées avec modulation par hystérésis avec une bande d'hystérésis fixe de $\pm 300\text{mA}$;
- ❖ chaque unité de production décentralisée est programmée avec l'algorithme de détection d'îlotage proposé et selon la configuration suivante : un gain $G=3$, une déviation de puissance minimale $\Delta P_{\text{MIN}}=0.5\%$ et maximale $\Delta P_{\text{MAX}}=2.5\%$, et une période maximale sous perturbation $T_{\text{MAX}} = 9$ cycles électriques. Dans ce cas-ci le gain G est choisi de manière à produire une déviation de puissance de $\pm 0.5\%$ dans des conditions normales de la tension du réseau, où la variation moyenne mesurée est de $\pm 200\text{mV}$ pour une tension nominale de 120V;
- ❖ il n'y a pas de lien de communication et/ou de synchronisation entre les unités de production décentralisée (onduleurs) autre que la mesure de la tension au nœud d'interconnexion;

- ❖ l'opération de l'unité de production décentralisée est arrêtée une fois la condition d'îlotage confirmée.

Les résultats obtenus dans ce cas d'étude sont présentés dans la Figure 3-7.

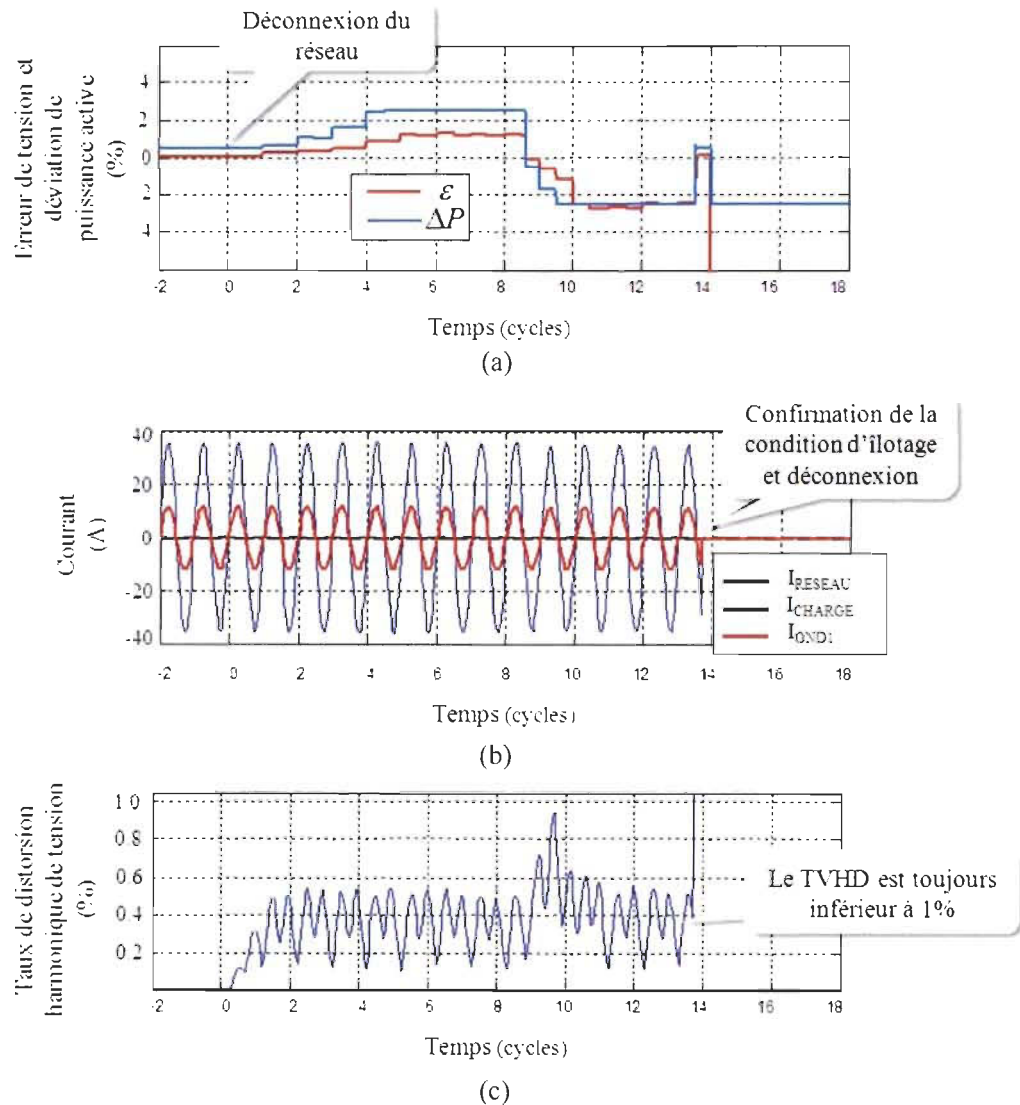


Figure 3-7 Résultats de simulation pour la détection d'îlotage dans un système avec trois unités de production décentralisée alimentant une charge commune avec facteur de puissance unitaire.

Dans la Figure 3-7- (a) on observe les trajectoires d'erreur de tension et de déviation de puissance normalisées (ε et $\Delta P/P_{REF}$) suite à la déconnexion du réseau à $t=0s$.

Dans la Figure 3-7 (b), les trajectoires du courant du réseau (I_{RESEAU}), du courant de la source de production décentralisée numéro 1 (I_{ONDI}) et du courant absorbé par la charge (I_{CHARGE}) sont présentées. Finalement dans la Figure 3-7 (c), le taux de distorsion harmonique de la tension mesurée à la charge est présenté.

Selon les résultats de simulation présentés dans la Figure 3-7, les observations et conclusions suivantes peuvent être tirées :

- ❖ les trajectoires d'erreur de tension et de déviation de puissance générée par l'algorithme proposé suivent le comportement décrit dans la section 3.1, soit une déviation de puissance qui varie entre les valeurs minimale et maximale prédéfinies ($\Delta P_{MIN} \leq |\Delta P| \leq \Delta P_{MAX}$).
- ❖ il n'existe pas d'impact important de la méthode de détection sur le courant de sortie de l'onduleur et le courant du réseau.
- ❖ les variations du taux de distorsion harmonique de la tension mesurée à la charge, dans le cas simulé, sont toujours inférieures au taux de distorsion harmonique typique de la tension du réseau (entre 1.5% et 2.5%).
- ❖ le taux de distorsion harmonique plus élevé s'est présenté suite à la mise à jour de la tension de référence.
- ❖ la confirmation de la condition d'ilotage et l'arrêt de l'opération des unités de production décentralisée sont réalisés dans un délai inférieur à 14 cycles électriques ($T_{CCI} < 14$ cycles électriques) ce qui représente 233ms.

Différentes simulations ont été réalisées en variant le nombre d'unités de production décentralisée et en variant le facteur de qualité de la charge (q_F). Le facteur de qualité de la charge est défini par (11). Dans ce cas-ci, les éléments de la charge sont calculés afin d'avoir toujours un facteur de puissance unitaire ($|Q_L|=|Q_C|$).

$$q_F = \frac{\sqrt{|Q_L| \cdot |Q_C|}}{P} = R \sqrt{\frac{C}{L}} \quad (11)$$

Les résultats obtenus concernant le temps requis pour la confirmation de la condition d'îlotage sont résumés au Tableau 4. On peut constater que la confirmation de la condition d'îlotage, dans cette structure classique et dans les conditions d'égalité de puissance entre la charge et la production décentralisée, est plus lente dans un système avec une seule unité de production décentralisée alimentant une charge avec facteur de qualité élevé ($q_F=2.5$).

Tableau 4 Temps requis pour la confirmation de la condition d'îlotage dans un système classique « AC-PV Array » avec différents nombres d'unités de production décentralisée et différents facteurs de qualité de la charge.

	$T_{CCI} \text{ (Cycles)}$		
qF	1 unité	3 unités	6 unités
2.5	15.20	13.7	10.8
1.0	13.80	12.8	11.6
0.5	13.30	11.8	11.5

Afin de vérifier le comportement de la méthode de détection d'îlotage dans différentes conditions de charge, des discordances entre la puissance fournie par la production décentralisée (P_{PD}) et la puissance absorbée par la charge (P_{CHARGE}) ont été simulées. Le rapport de discordance de puissance est défini par (12).

$$\delta P = \frac{(P_{CHARGE} - P_{PD})}{P_{CHARGE}} \quad (12)$$

Les résultats obtenus concernant le temps requis pour la confirmation de la condition d'îlotage pour un système avec trois unités de production décentralisée alimentant des charges avec facteur de puissance unitaire et facteur de qualité élevé ($qF=2.5$) sont résumés au Tableau 5. Dans ces résultats, le temps requis pour la confirmation de la condition d'îlotage est toujours inférieur à 14 cycles électriques et devient très court lorsque le facteur de discordance est égal ou supérieur à 20%. Dans ce cas, c'est la « protection » du système (U/OVP) qui produit la déconnexion suite à la détection d'une variation de tension efficace en dehors des limites établis par la norme.

Tableau 5 Temps requis pour la confirmation de la condition d'îlotage dans un système classique « AC-PV Array » avec trois unités de production décentralisée, facteur de qualité élevé ($qF=2.5$) et différents facteurs de discordance de puissance (δP).

	δP (%)					
T_{CCI}	0	2%	5%	10%	15%	20%
cycles	13.7	11.5	11.5	11.5	11.5	2.0
ms	228.3	191.6	191.6	191.6	191.6	33.3

Le fonctionnement de la méthode de détection d'îlotage a été testé aussi pour l'opération des unités de production décentralisée avec facteur de puissance non unitaire. Dans ce cas-ci, les éléments de la charge ont été recalculés afin d'obtenir différents facteurs de puissance ($PF=0.85$, $PF=0.90$, $PF=0.95$ et $PF=0.98$) et différents facteurs de qualité ($qF=1$, $qF=1.5$ et $qF=2.5$), et les unités de production décentralisée sont programmées pour fournir la totalité de la puissance absorbée par la charge (puissance active et réactive).

Les résultats obtenus pour ce type de variation sont présentés au Tableau 6, où on observe que le temps requis pour la confirmation de la condition d'îlotage est inférieur à 13 cycles électriques dans tous les cas simulés.

Tableau 6 Temps requis pour la confirmation de la condition d'îlotage dans un système classique « AC-PV Array » avec différents facteurs de qualité et différents facteurs de puissance.

q_F	Nombre d'unités	T_{CCI} (Cycles)			
		PF=0.98	PF=0.95	PF=0.90	PF=0.85
2.5	9	12.5	12.5	13.0	12.5
	3	12.5	12.5	12.5	12.0
1.5	3	12.5	12.0	12.5	12.5
1.0	3	12.0	12.0	12.5	12.5

La Figure 3-8 montre les résultats obtenus pour un système avec six unités de production décentralisée interconnectées au réseau centralisé, qui fournissent la totalité de la puissance (active et réactive) à une charge avec facteur de puissance non-unitaire (PF=0.95) et facteur de qualité élevé (qF=2.5). La Figure 3-8(a) montre les trajectoires obtenues de l'erreur de tension et de la déviation de puissance. La Figure 3-8(b) montre les trajectoires du courant du réseau, du courant tiré par la charge et du courant fourni par l'unité de production décentralisée numéro 1. Dans la Figure 3-8(c), l'évolution du taux de distorsion harmonique de la tension mesurée à la charge est présentée. On observe que dans ce cas-ci la confirmation de la condition d'îlotage est réalisée dans un délai de 11 cycles électriques. De même que dans le cas de facteur de puissance unitaire présenté à la Figure 3-7, les effets de la méthode de détection d'îlotage sur les signaux de courant et sur le taux de distorsion

harmonique de tension ne sont pas importants et peuvent être considérés négligeables ou avec faible impact sur la charge locale et sur le réseau centralisé.

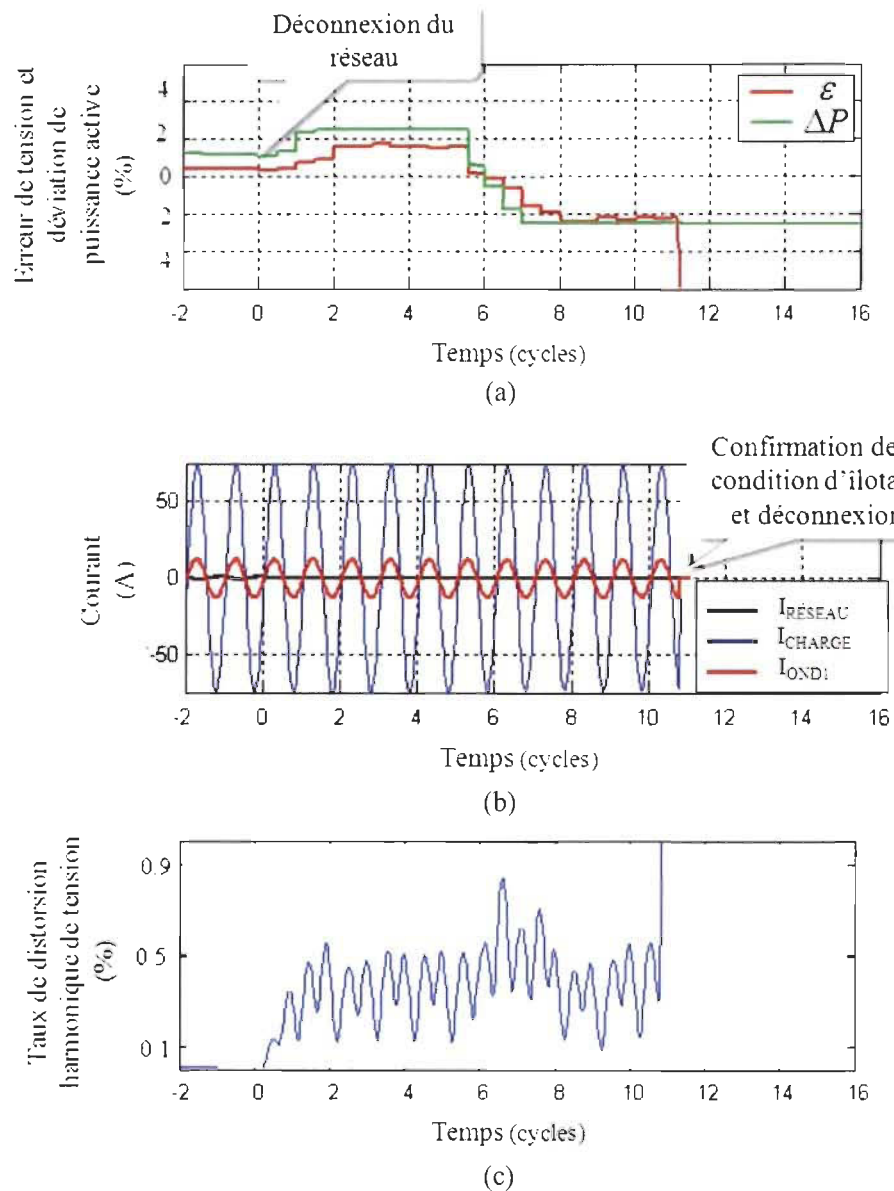


Figure 3-8 Résultats de simulation pour la détection d'ilotage dans un système avec six unités de production décentralisée alimentant une charge commune avec facteur de puissance non-unitaire (PF=0.95) et facteur de qualité élevé (qF=2.5).

3.2.2 Possibilité de changement de mode d'opération du mode interconnecté vers le mode îloté après une confirmation de condition d'îlotage

La Figure 3-9 montre une structure de connexion avec deux disjoncteurs. Dans les structures classiques de connexion, un interrupteur est placé entre la sortie de la source de production décentralisée et la charge (S_1); de cette manière, après la détection et confirmation d'une condition d'îlotage, la source de production décentralisée est déconnectée avec l'ouverture de S_1 et la charge reste connectée au réseau même si la tension n'est pas présente.

Dans une structure avec double disjoncteur (S_1 et S_2), le deuxième interrupteur sert à réaliser la déconnexion de la source de production décentralisée après la confirmation de la condition d'îlotage sans déconnecter la charge (S_1 reste fermé). Cette opération est possible seulement si la source de production décentralisée est capable de fournir toute la puissance absorbée par la charge locale.

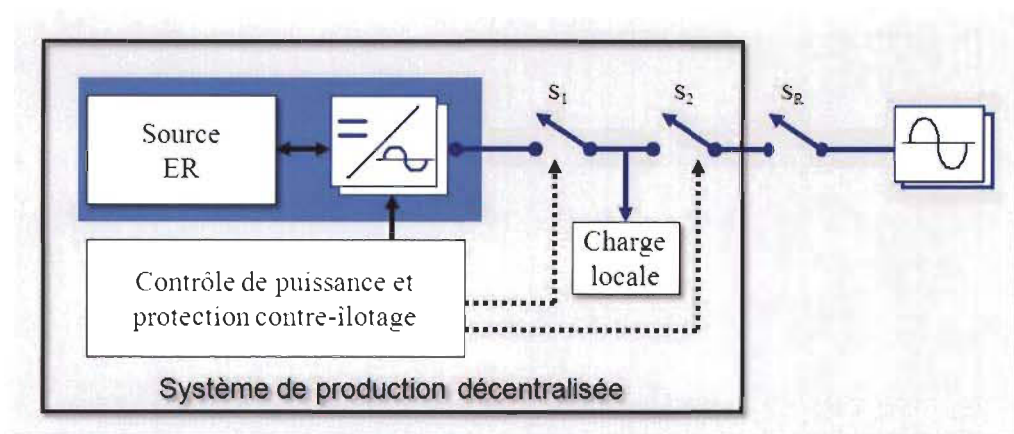


Figure 3-9 Configuration permettant le fonctionnement en mode îloté suite à la confirmation de condition d'îlotage.

Dans la Figure 3-9, S_R représente la déconnexion non programmée de la source centralisée (réseau public). S_1 et S_2 sont commandés par le système de contrôle de puissance et de protection contre-îlotage.

La Figure 3-10 montre les résultats de simulation pour un système avec quatre sources de production décentralisée alimentant une charge commune avec facteur de puissance unitaire et facteur de qualité $qF=2.5$. Dans le cas simulé, les unités de production décentralisée fournissent la totalité de la puissance absorbée par la charge locale. Le système de contrôle est programmé pour changer de mode d'opération du mode interconnecté au mode îloté après la confirmation de la condition d'îlotage.

Les trajectoires de la tension à la charge et du courant de sortie de l'onduleur 1 sont présentées dans les Figures 3-10(a) et 3-10(b), où on observe les variations de niveau introduites par la méthode suite à la déconnexion de la source principale produite à $t=0$ cycles. Dans la Figure 3-10(c) on observe le signal de confirmation de condition d'îlotage qui change de niveau zéro à niveau un à $t=10.75$ cycles, ce qui permet au système d'ouvrir le disjoncteur S_2 et de changer le mode d'opération pour continuer à alimenter la charge locale avec une tension stable. Dans la Figure 3-10(d) les variations des taux de distorsion harmonique de tension à la charge et du courant de sortie sont présentées.

Sur la base des résultats obtenus, il est possible de conclure que la méthode proposée permet de réaliser une détection et une confirmation rapide de la condition d'îlotage sans affecter la qualité de l'onde de l'alimentation électrique. Ce qui permet de faire un changement de mode d'opération du mode interconnecté vers le mode îloté d'une manière sécuritaire.

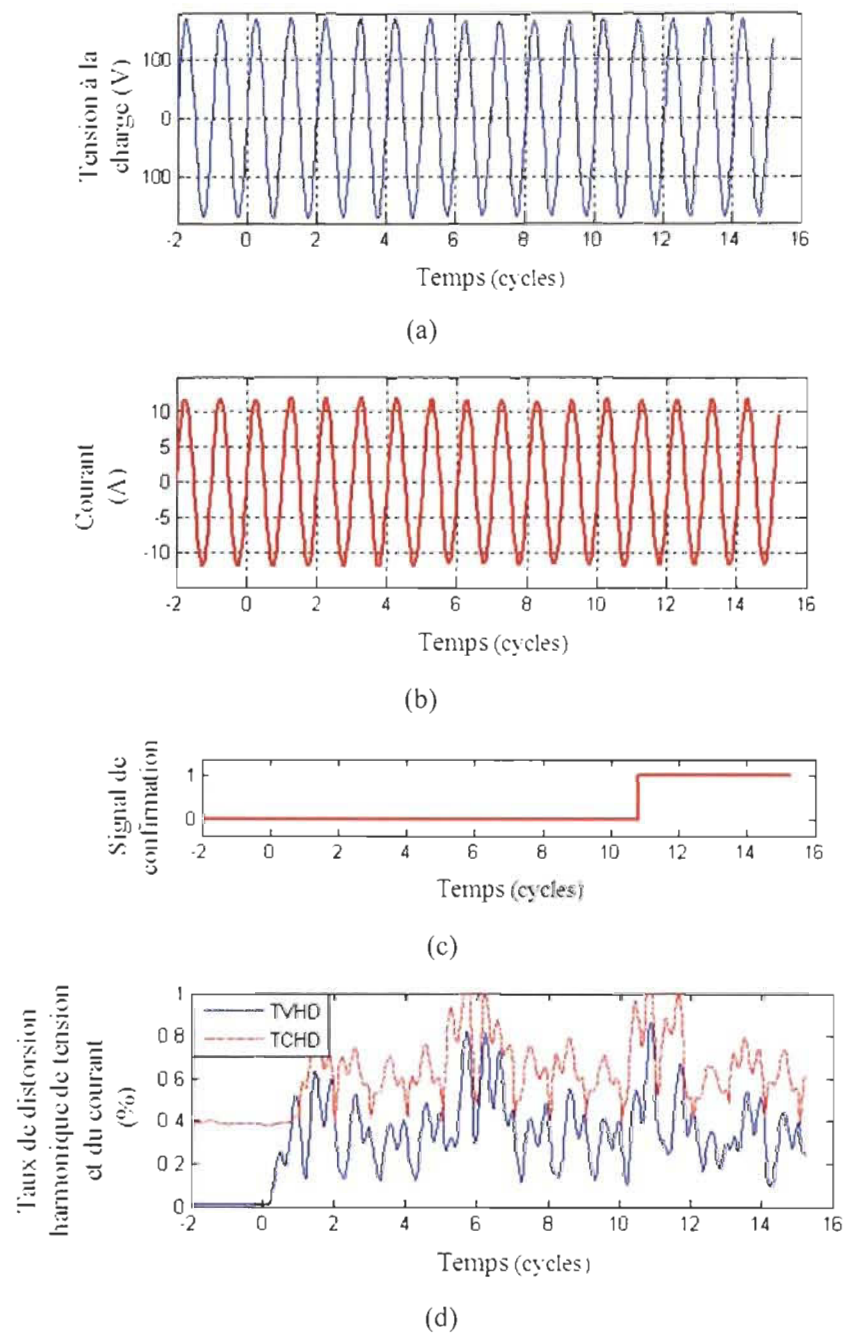


Figure 3-10 Résultats de simulation pour la détection d'îlotage dans un système avec quatre unités de production décentralisée alimentant une charge commune avec facteur de puissance unitaire et facteur de qualité élevé ($qF=2.5$).

3.2.3 *Résultats de simulation pour systèmes avec différentes topologies de connexion des sources de production décentralisée*

Dans les sections 3.2.1 et 3.2.2 des résultats de simulation ont été présentés pour valider la méthode de détection d'îlotage proposée dans des structures de connexion qui sont couramment analysées dans la littérature, à savoir les connexions de type classique « AC-PV Array » où les sources de production décentralisée incluant les interfaces sont toutes à proximité et les effets de lignes électriques peuvent être négligés. Dans cette section, les effets de la configuration ou topologie de connexion et de l'impédance de la ligne de distribution des systèmes comportant plusieurs DER interconnectés sont considérées et simulés.

La Figure 3-11 présente un schéma général de connexion de plusieurs sources de production décentralisée au réseau public.

Dans ce schéma deux types d'impédance de ligne sont définis Z_{Ax} et Z_{Bx} . L'impédance Z_{Ax} représente celle du câblage entre la charge et le nœud du réseau de distribution et Z_{Bx} représente l'impédance du câblage entre deux différents points ou nœuds du réseau de distribution. Z_S représente l'impédance de la source principale. Z_{CHx} représente l'impédance de la charge locale x.

Dans ce modèle il est possible de définir 3 structures ou topologies différentes de connexion selon les impédances considérées et celles négligées.

- ❖ Topologie 1 : seulement l'impédance Z_S est prise en compte, toutes les autres impédances sont considérées négligeables. Ce type de connexion correspond à la connexion classique « AC-PV Array » où toutes les sources sont considérées à

proximité de la source et alimentent une seule charge locale à travers le même nœud de connexion. (Figure 3-6)

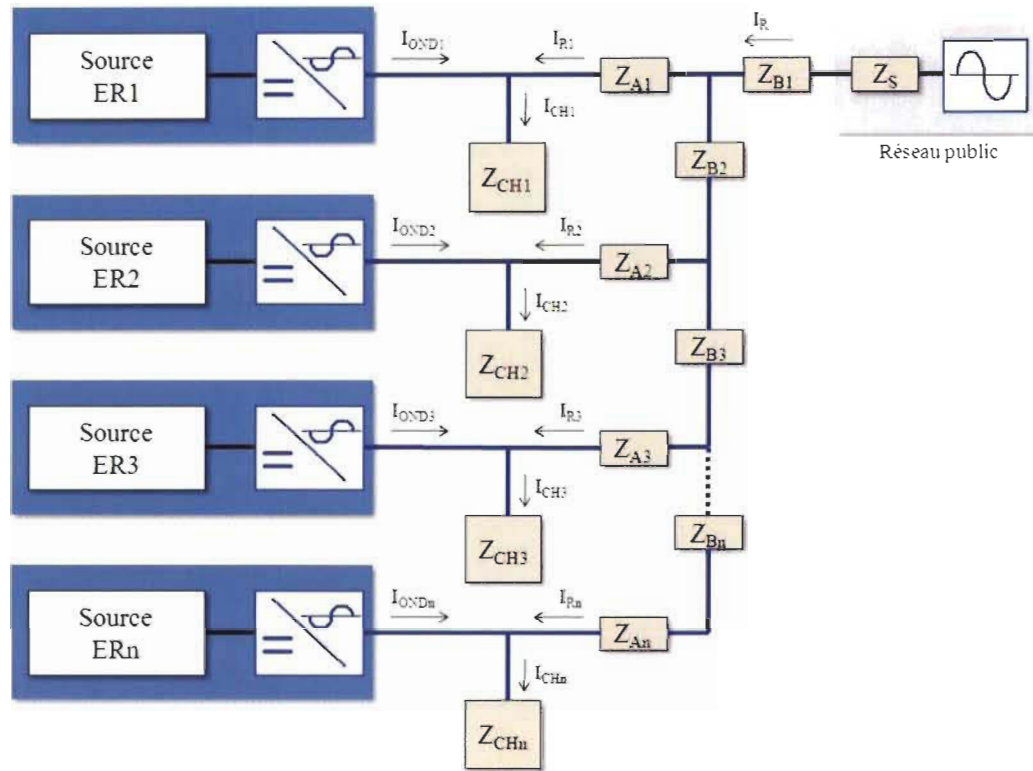
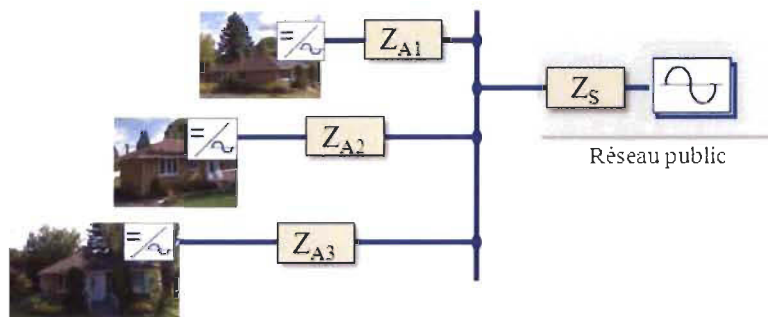


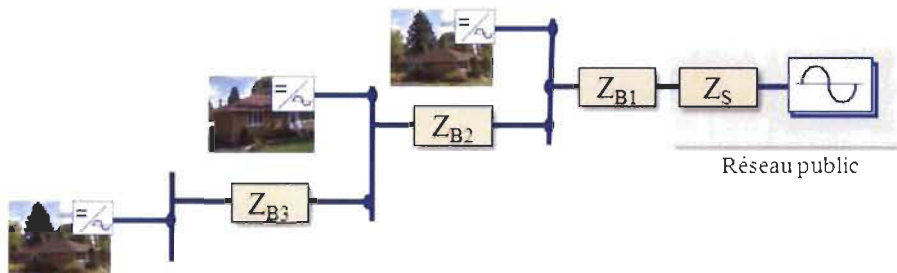
Figure 3-11 Schéma de connexion de plusieurs sources de production décentralisée au réseau public.

- ❖ Topologie 2 : les impédances de type Z_{Bx} sont considérées négligeables. Ce type de connexion est similaire à une connexion en étoile où plusieurs charges sont branchées au même nœud (même transformateur) avec une impédance de liaison qui peut varier selon la distance. (Figure 3-12(a))
- ❖ Topologie 3 : les impédances de type Z_{Ax} sont considérées négligeables. Ce type de connexion correspond à une topologie radiale où les impédances entre la charge et

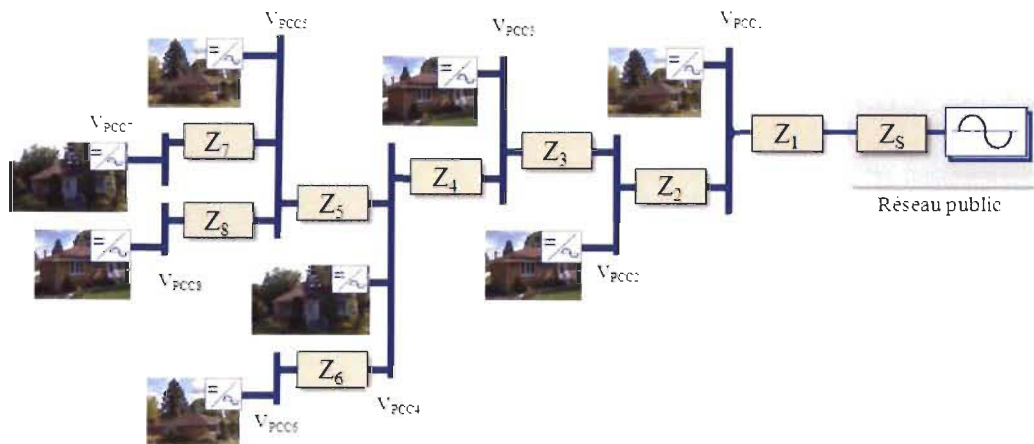
le nœud de connexion sont négligeables, mais où il existe plusieurs nœuds. (Figure 3-12(b))



(a) Topologie 2



(b) Topologie 3



(c) Topologie 4, exemple de connexion en arborescence

Figure 3-12 Schéma de connexion des topologies 2 et 3.

- ❖ Topologie 4 : toutes les impédances sont prises en compte tel que dans la Figure 3-11. Une topologie en arborescence peut être établie en considérant des combinaisons des topologies 2 et 3. Un exemple de connexion en arborescence est présenté dans la Figure 3-12(c).

Des simulations ont été réalisées avec les différentes topologies décrites ci-haut. Dans les cas simulés, différentes conditions par rapport au nombre d'unités de production décentralisée, aux caractéristiques de la tension du réseau et aux distances d'interconnexion ont été prises en compte afin d'évaluer la méthode de détection d'îlotage sous conditions d'opération diverses.

Dans tous les cas simulés, les hypothèses suivantes ont été considérées :

- ❖ Le câble utilisé pour l'interconnexion est de type XLPE/PVC 600/1000V avec section de 25mm^2 ($Z=0.927+j0.082 \Omega/\text{km}$).
- ❖ Chaque unité de production décentralisée a une charge locale associée d'une puissance de 1kW, facteur de puissance unitaire et facteur de qualité élevé ($\text{qF}=2.5$).
- ❖ Le système de contrôle de chaque unité est programmé avec la méthode de détection d'îlotage proposée et le signal de déconnexion est généré suite à la confirmation de la condition d'îlotage.
- ❖ La déconnexion est réalisée de façon à maintenir l'alimentation de la charge avec la source décentralisée. Le disjoncteur S_2 est ouvert et le disjoncteur S_1 reste fermé (voir Figure 3-9).
- ❖ Le courant de sortie de chaque unité de production est contrôlé avec un contrôleur par hystérésis avec une bande de $\pm 300\text{mA}$.

- ❖ L'échantillonnage des signaux de tension et de courant est réalisé avec une période de $10\mu\text{s}$.

Un système de mesure de tension tel que montré par la Figure 3-13 a été implanté afin d'enregistrer l'information en temps-réel concernant les variations de la tension du réseau. Ce système est basé sur des capteurs à effet Hall pour mesurer la tension. Un système de conversion analogique-numérique (AD1674JNZ) avec une période d'échantillonnage de $10\mu\text{s}$ fournit l'information de tension à une carte avec un circuit FPGA (XUP Virtex-II-Pro) qui est programmé pour calculer la période et la valeur efficace de la tension mesurée, et pour envoyer cette information à travers un lien USB (Co-simulation JTAG) vers une interface MATLAB/Simulink –Xilinx dans un ordinateur. L'information enregistrée dans l'application Windows est postérieurement utilisée pour simuler le comportement du réseau. Un exemple de l'évolution du niveau et de la fréquence de la tension mesurée du réseau public est présenté dans la Figure 3-14.

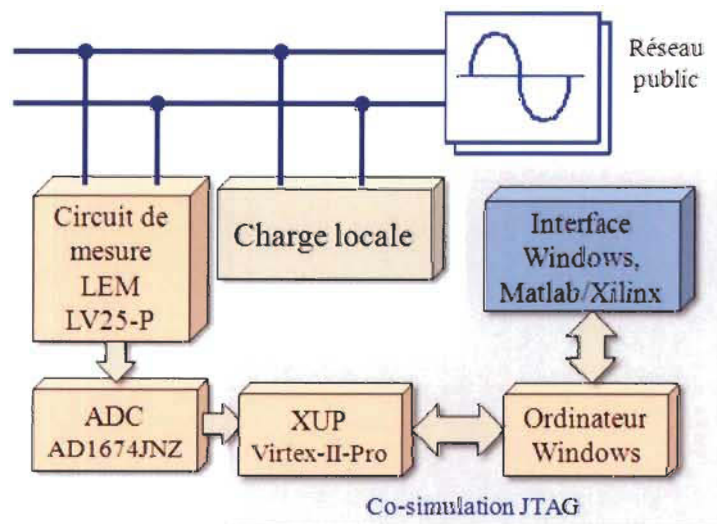


Figure 3-13 Diagramme de système de mesure implanté.

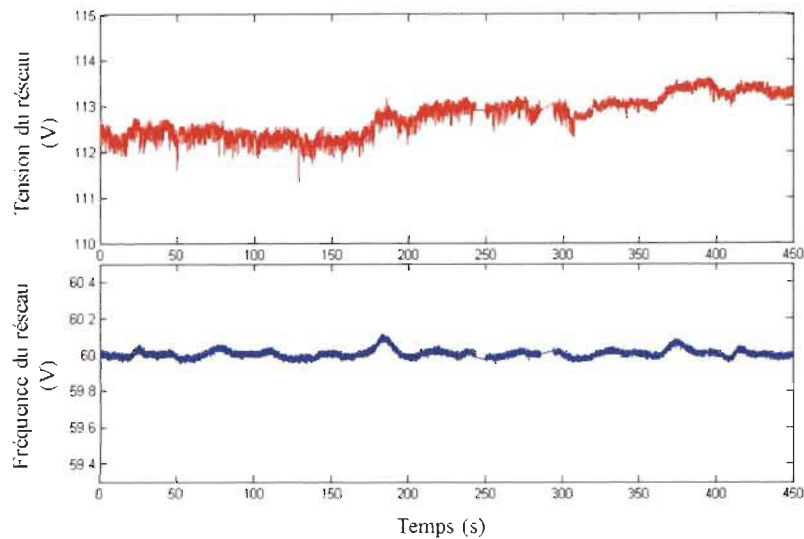


Figure 3-14 Évolution du niveau et de la fréquence de la tension mesurée du réseau public pendant 450s.

Résultats pour la topologie 2 : les résultats de simulation obtenus pour la détection d'îlotage dans les systèmes avec la topologie 2 sont résumés au Tableau 7. Dans les cas 1 et 2 les unités de production se trouvent à distances différentes de la source principale et relativement à proximité (distance égale ou inférieure à 100 mètres). Dans le cas 1 une tension du réseau constante et purement sinusoïdale de 120V/60Hz est utilisée. Dans le cas 2, des données de mesure de la tension du réseau (niveau et fréquence) ont été utilisées pour réaliser la simulation afin de considérer les possibles effets des variations de la tension du réseau sur la méthode de détection d'îlotage. Dans ce cas-ci, le contenu harmonique de la tension est supposé négligeable.

Dans le cas numéro 3, les unités de production décentralisée sont beaucoup plus éloignées de la source principale et à distances bien différentes pour chaque unité (entre 200 et 1000 mètres). La tension utilisée pour la simulation est de caractéristiques similaires à celle du

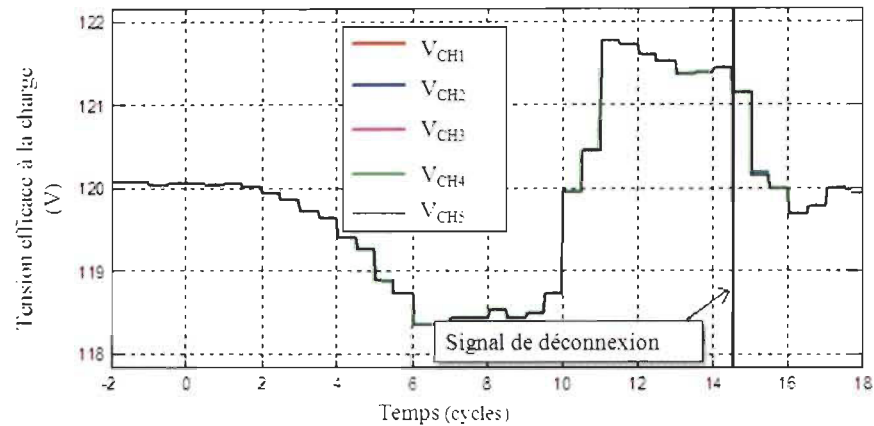
cas 1. Dans le cas numéro 4, toutes les unités sont éloignées de 1000 mètres de la source principale. Dans ce cas-ci, le signal de tension utilisé pour la simulation correspond à une tension de 120V/60Hz avec un taux de distorsion de 1.5% avec une distribution harmonique similaire à celle de la tension mesurée. Finalement dans le cas numéro 5, le nombre d'unités est augmenté à 8 avec des distances variant entre 200 et 900 mètres, la tension simulée est similaire à celle du cas 1. Dans tous les cas simulés le temps requis pour la confirmation de la condition d'ilotage est inférieur à 14.5 cycles électriques (241.6 millisecondes).

Tableau 7 Résultats de simulation pour systèmes avec la topologie 2.

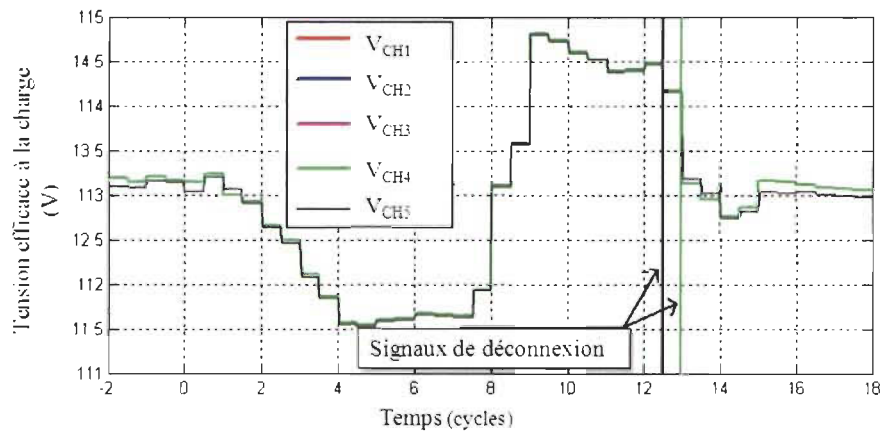
Cas	Nombre d'unités	Distance entre les unités et le PCC (m)	Taux de distorsion harmonique d tension (%)	Tension mesurée utilisée pour simulation	TCCI (Cycles)
1	5	20, 40, 60, 80, 100	0	Non	14.5
2	5	20, 40, 60, 80, 100	0	Oui	13
3	5	200, 400, 600, 800, 1000	0	Non	14
4	5	1000 (toutes les unités)	1.5	Non	12
5	8	200, 300, 400, 500, 600, 700, 800, 900	0	Non	13

La Figure 3-15 montre les résultats obtenus dans les cas 1 et 2 décrits au tableau 7. Selon les résultats de la Figure 3-15, la détection est plus rapide dans le cas 2 où les variations de la tension du réseau sont prises en compte. Dans ce cas, on remarque également que les

signaux de déconnexion ne se sont pas générés de façon simultanée dans toutes les unités de production décentralisée.



- a) Cas 1 : cinq unités de production à distances de 20, 40, 60, 80, 100m de la source principale. Tension constante 120V/60Hz utilisée pour la simulation du réseau.



- b) Cas 2 : cinq unités de production à distances de 20, 40, 60, 80, 100m de la source principale. Tension mesurée utilisée pour la simulation du réseau.

Figure 3-15 Résultats de simulation pour la détection d'îlotage dans un système avec la topologie 2.

Résultats pour la topologie 3 : les résultats de simulation obtenus pour la détection d'îlotage dans des systèmes avec la topologie 3 sont résumés au Tableau 8. Dans les cas 1 et 2, des systèmes avec cinq unités de production décentralisée sont comparés, dans le cas 1

considérant une source idéale de 120V/60Hz comme tension du réseau et dans le cas 2 en utilisant l'information de mesure pour simuler la tension du réseau avec ses variations. Dans les cas 3 et 4 le nombre d'unités est augmenté à huit. Dans le cas 4 la source de tension est simulée avec un taux de distorsion harmonique de 1.5% avec une distribution du contenu harmonique selon les résultats de mesure.

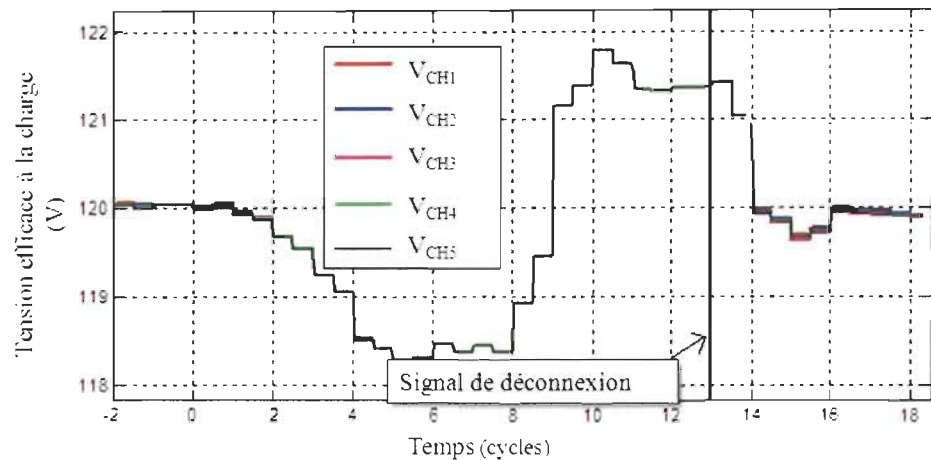
D'après les résultats obtenus, la détection la plus rapide est possible dans le cas 4 où le taux de distorsion harmonique de 1.5% est simulé dans la tension du réseau et le signal de confirmation de la condition d'îlotage est généré dans un délai de 11 cycles électriques. Dans tous les cas la détection est réalisée dans un délai inférieur à 13.5 cycles électriques. On remarque aussi que le fait d'augmenter le nombre d'unités de production décentralisée dans le système ne produit pas un effet important dans l'efficacité de la méthode de détection. Si on compare les résultats des cas 1 et 3, où seulement le nombre d'unités a changé, on voit que la différence entre les temps requis pour la confirmation de la condition d'îlotage est seulement de un demi-cycle.

Tableau 8 Résultats de simulation pour systèmes avec la topologie 3.

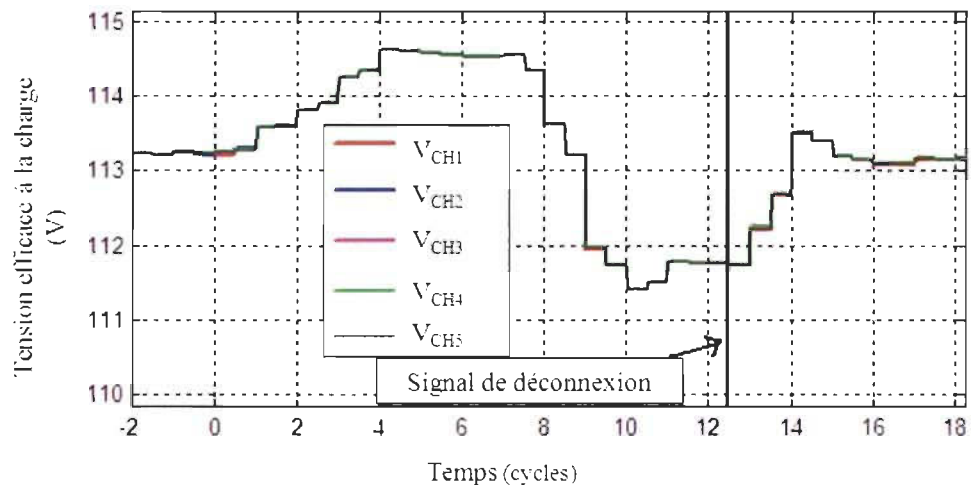
Cas	Nombre d'unités	Distance entre unités (m)	Taux de distorsion harmonique de tension (%)	Tension mesurée utilisée pour simulation	TCCI (Cycles)
1	5	50	0	Non	13
2	5	50	0	Oui	12.5
3	8	50	0	Non	13.5
4	8	55	1.5	Non	11

La Figure 3-16 montre les résultats obtenus dans les cas 1 et 2. Tel que dans la topologie 2, les résultats montrent que lorsque les variations de tension sont prises en considération

l'efficacité de l'algorithme de détection d'ilotage n'est pas affectée et la génération des signaux de déconnexion est réalisée plus rapidement.



- a) Cas1 : cinq unités de production séparées entre elles d'une distance de 50m. Tension constante 120V/60Hz utilisée pour la simulation du réseau.



- b) Cas 2 : cinq unités de production séparées entre elles d'une distance de 50m. Tension mesurée utilisée pour la simulation du réseau.

Figure 3-16 Résultats de simulation pour la détection d'ilotage dans un système avec la topologie 3.

La Figure 3-17 montre les résultats obtenus pour le cas numéro 4 du Tableau 8, où la tension du réseau est simulée avec un taux de distorsion harmonique de 1.5%. Dans ce cas

on observe que les signaux de déconnexion ne sont pas générés de façon simultanée. Certains signaux de déconnexion sont générés dans un délai de 10.5 cycles et les autres dans un délai de 11 cycles électriques.

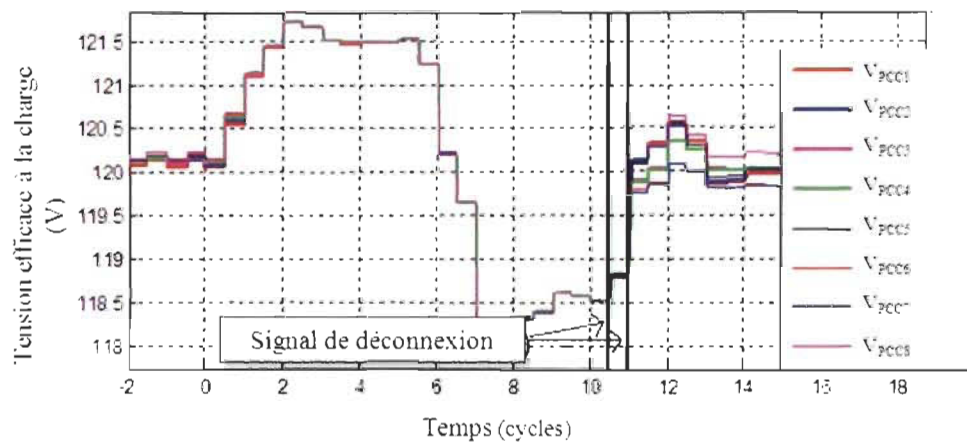


Figure 3-17 Résultats obtenus pour la détection d'îlotage dans un système avec la topologie 3 (Cas 4 du Tableau 8). Huit unités de production séparées entre elles d'une distance de 55m. Source principale simulée avec un taux de distorsion harmonique de 1.5%.

Résultats pour la topologie 4 : une topologie multisources en arborescence telle qu'illustrée dans la Figure 3-12-c a été aussi utilisée pour la validation de la méthode de détection d'îlotage. Dans ce cas, les distances considérées entre les nœuds sont les suivantes $L_1=L_2=L_3=L_4=30m$, $L_5=L_6=50m$, $L_7=200m$, $L_8=100m$. Où L_1 représente la distance entre la source principale et le nœud 1, L_2 représente la distance entre le nœud 2 et le nœud précédent (nœud 1). En général L_x , représente la distance entre le nœud X et le nœud précédent plus proche selon la Figure 3-12-c.

Les résultats de simulation obtenus sont présentés dans la Figure 3-18. Ces résultats montrent que la détection et la confirmation de la condition d'îlotage dans ce cas particulier sont réalisées dans un délai égal ou inférieur à 13 cycles électriques.

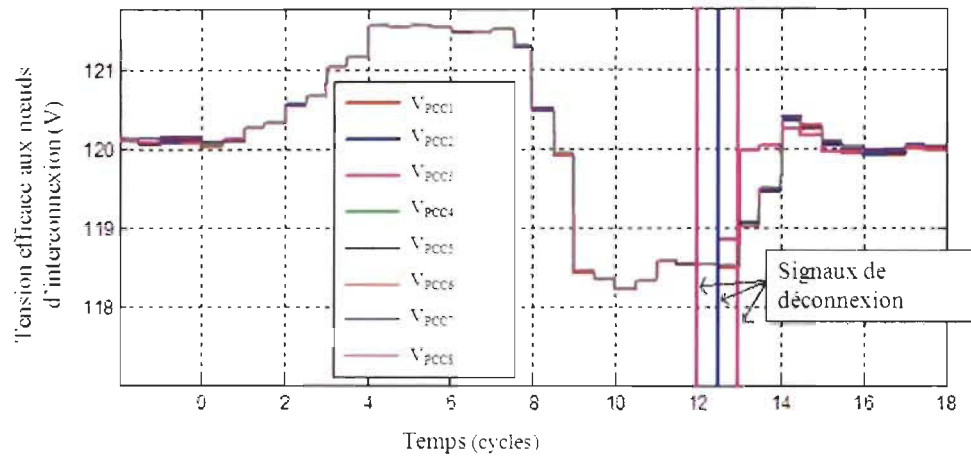


Figure 3-18 Résultats obtenus pour la détection d'îlotage dans un système avec une topologie multisources en arborescence.

Dans toutes les conditions testées par simulation la confirmation de la condition d'îlotage peut être réalisée dans un délai inférieur à 15 cycles électriques (250ms), dans différentes conditions d'opération des DER et dans différentes topologies du système.

3.3 Implantation de l'algorithme en technologie VLSI et validation par co-simulation pas-à-pas

La méthode de détection d'îlotage proposée ainsi qu'un algorithme de contrôle de puissance ont été codés pour l'implantation matérielle dans un circuit FPGA utilisant Xilinx® et MATLAB/Simulink®.

3.3.1 Dispositif et approche utilisés pour l'implantation matérielle des algorithmes proposés

Le circuit FPGA Xilinx Virtex-II Pro xc2vp30-7ff896 est utilisé pour la validation expérimentale des propositions. Ce dispositif offre une architecture basée sur des blocs logiques programmables (*Configurable Logic Blocks- CLBs*) composés de 4 « slices ». Un « slice » est composé de deux générateurs de fonctions, de portes logiques, de multiplexeurs et d'éléments de stockage. Les générateurs de fonctions peuvent être configurés différemment et au besoin comme tables de correspondance, comme blocs de mémoire ou comme registres de décalage.

Le processus de génération du fichier de programmation sous forme de train de bits (*BitStream File*) pour la validation est présenté de manière résumée dans la Figure 3-19.

D'abord les algorithmes sont implantés sous MATLAB/Simulink avec la boîte à outils de « *System Generator for DSP* »; cet outil permet d'utiliser des blocs qui représentent des fonctions élémentaires (addition/soustraction, produit, fonctions logiques, registres, blocs de mémoire, etc.) que l'on peut connecter pour construire l'algorithme.

L'algorithme implanté peut être testé d'abord par simulation sous MATLAB/Simulink avec les modèles du système tel que montré par la Figure 3-20. Dans le cas de systèmes électriques toute la modélisation est réalisée en utilisant SimPowerSystems.

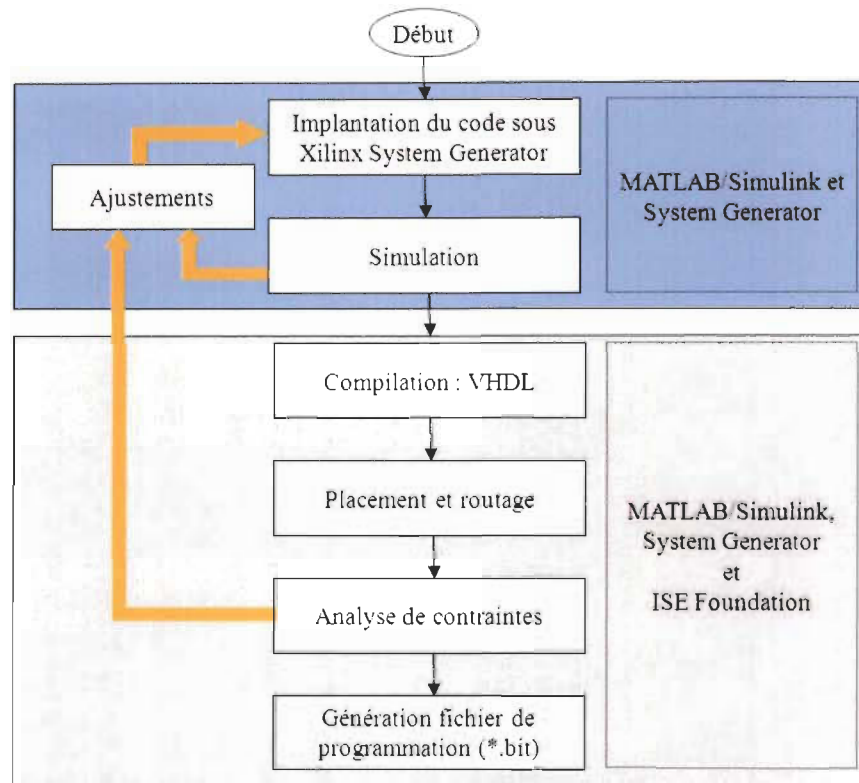


Figure 3-19 Séquence pour la génération de fichier de programmation (*BitStream File*).

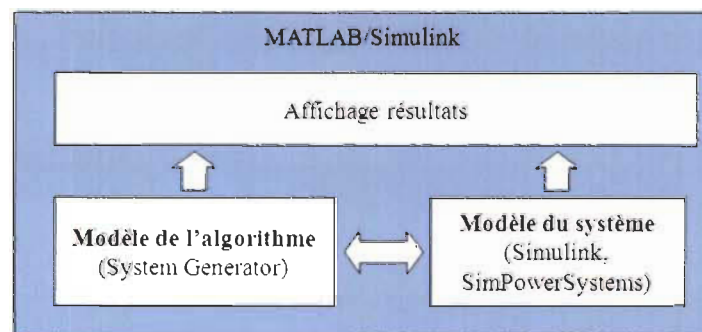


Figure 3-20 Schéma de simulation des algorithmes.

Dans le deuxième cas, le code chargé dans le circuit FPGA est exécuté en temps-réel avec l'horloge du circuit FPGA et interagit avec les circuits de mesure et de manière asynchrone avec l'interface utilisateur implantée sous MATLAB/Simulink tel que montré dans la Figure 3-22. De même que dans la simulation pas-à-pas, en temps réel il est possible de faire le suivi ou la supervision des variables internes de l'algorithme et des mesures des grandeurs électriques du système à travers l'interface utilisateur et le lien JTAG.

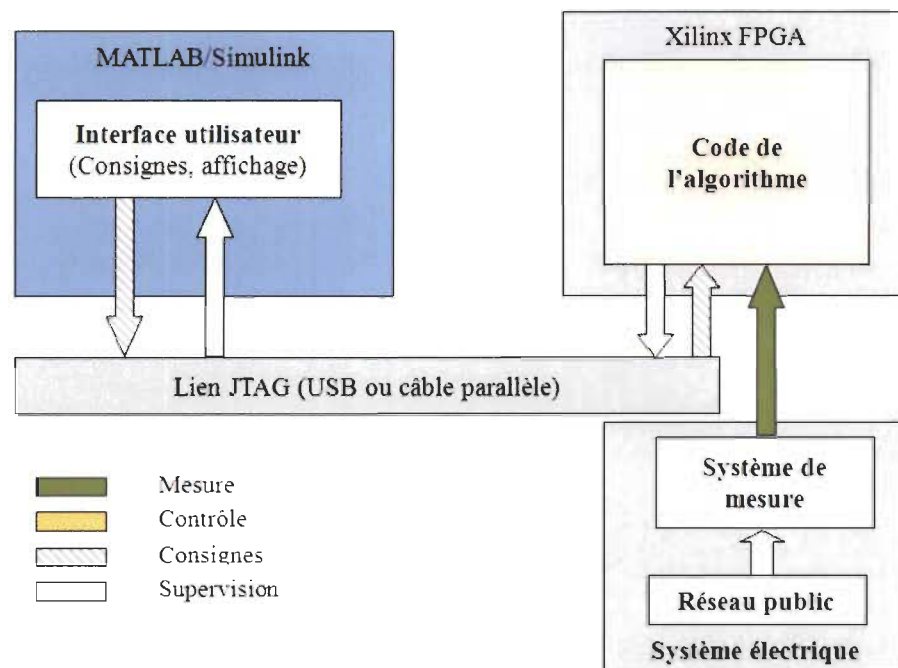
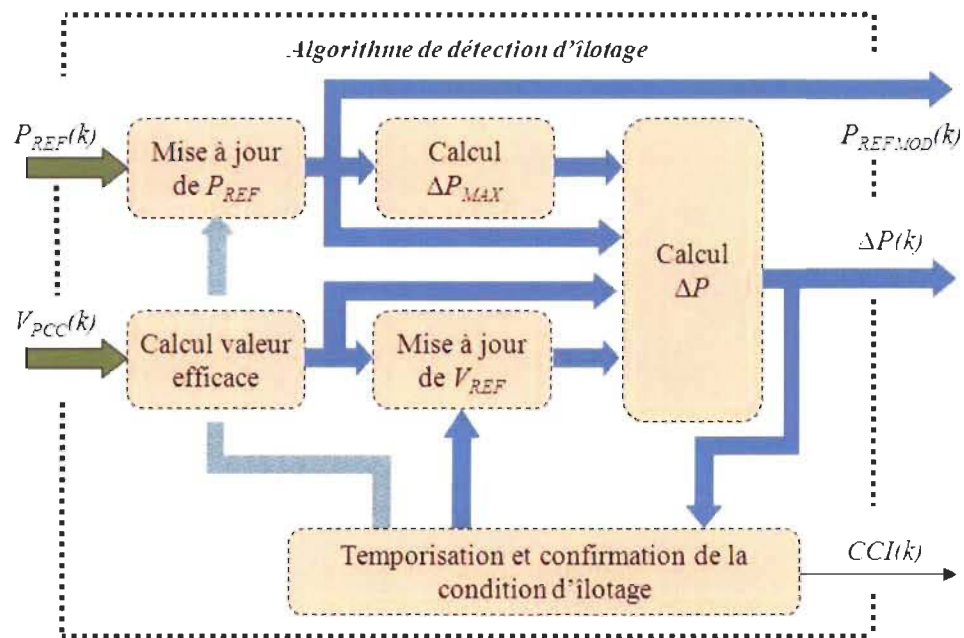


Figure 3-22 Schéma de co-simulation en temps-réel pour la validation de l'algorithme de détection d'îlotage en boucle ouverte.

Dans le cas particulier de cette thèse, le circuit FPGA utilisé fonctionne avec une horloge de 10ns. Le lien JTAG utilisé a été testé avec une communication USB et avec une communication à travers le port parallèle de l'ordinateur (LPT1). Plus de détails sur le système de mesure sont présentés au chapitre 5.

3.3.2 Décomposition fonctionnelle de l'algorithme de détection d'îlotage

Afin de faciliter l'implantation matérielle, l'algorithme de détection d'îlotage est divisé en modules selon la Figure 3-23. Cette division fonctionnelle vise aussi une meilleure compréhension des différentes composantes de l'algorithme.



$CCI(k)$: signal de confirmation de la condition d'îlotage

Figure 3-23 Diagramme simplifié de la décomposition fonctionnelle de l'algorithme de détection d'îlotage.

Calcul de la valeur efficace : ce module reçoit l'information de tension mesurée à la charge et calcule sa valeur efficace tel que montré par la Figure 3-24.

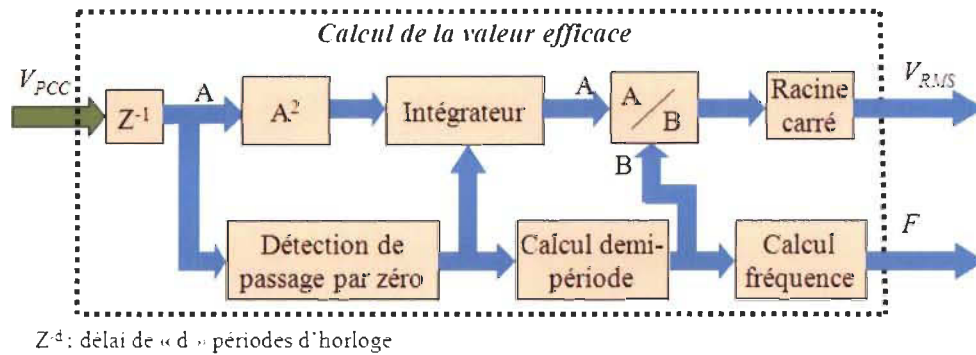


Figure 3-24 Diagramme simplifié du bloc de calcul de la valeur efficace de tension.

Même si d'autres méthodes peuvent être utilisées pour le calcul de la valeur efficace, en ce qui concerne la méthode de détection d'ilotage le calcul de la valeur efficace se fait par la méthode d'intégration (13).

$$V_{RMS} = \sqrt{\frac{1}{T} \int_0^T v_{PCC}^2(t) dt} \quad (13)$$

Dans l'implantation matérielle, l'intégration se fait à l'aide d'un accumulateur augmenté au même taux d'échantillonnage du système de mesure avec la valeur de tension au carré.

Mise à jour de V_{REF} : ce module reçoit l'information de tension efficace mesurée à la charge, calcule sa valeur moyenne durant les trois derniers cycles et fait la mise à jour de la tension de référence (V_{REF}) selon la condition de stabilité. Le diagramme simplifié du bloc est présenté par la Figure 3-25.

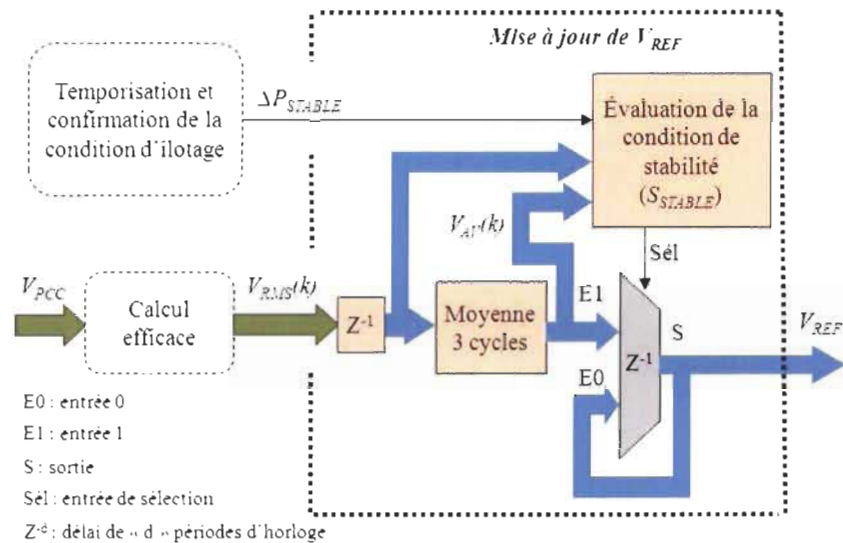


Figure 3-25 Diagramme simplifié du bloc de mise à jour de la tension de référence.

Dans ce diagramme le circuit de rétention utilisé pour la mise à jour de la tension de référence fonctionne de la manière suivante : l'entrée E1 passe à la sortie lorsque l'entrée de sélection (Sél) vaut un logique (Sél =1) et la sortie est retenue lorsque l'entrée de sélection vaut zéro logique (Sél =0).

L'évaluation de la condition de stabilité est réalisée en utilisant les valeurs instantanée et moyenne de la tension mesurée ($V_{AV}(k)$) et en prenant en considération une entrée de stabilité de variation de puissance (ΔP_{STABLE}) provenant du bloc de temporisation et confirmation de condition d'ilotage.

Le calcul de la valeur moyenne de tension est réalisé avec le concept de moyenne mobile à l'aide des registres à décalage (R) avancés avec le signal de passage par zéro (pz) de la tension mesurée, en utilisant des blocs additionneurs et en réalisant une réinterprétation des

résultats partiels en déplaçant la virgule d'une position ($SLBP_1\{\bullet\}$ - *Shift Left Binary Point One bit*) vers le bit le plus significatif (vers la gauche). Le schéma simplifié du calcul de la moyenne est présenté dans la Figure 3-26.

Il faut souligner que les blocs de réinterprétation n'ont pas un de coût d'implantation car ils produisent seulement un impact sur le routage des signaux de sortie du bloc précédent et d'entrée du bloc suivant. L'utilisation de cette méthode de calcul de moyenne permet de réduire le coût total d'implantation car il n'est pas nécessaire d'utiliser des algorithmes de division qui sont en général très exigeants en ressources requises ou/et en temps de calcul, et qui ne sont pas disponibles comme une fonction élémentaire dans les circuits FPGA.

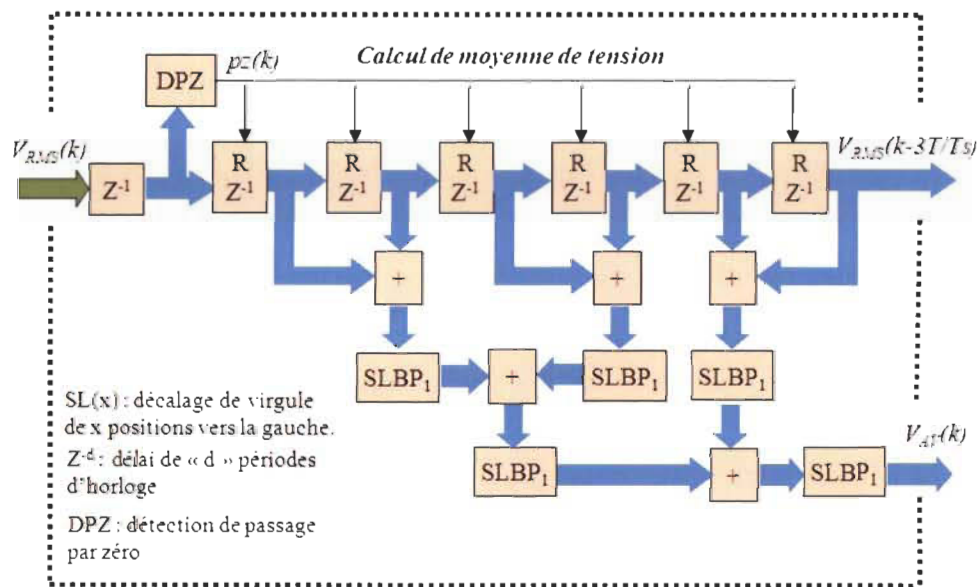


Figure 3-26 Diagramme simplifié du bloc de calcul de moyenne de tension.

Le schéma simplifié de la fonction d'évaluation des conditions de stabilité de tension est présenté dans la figure 3-27. Le signal $S_{STABLE}(k)$ est utilisé pour réaliser la mise à jour de la tension de référence à l'aide du circuit de rétention de la Figure 3-25.

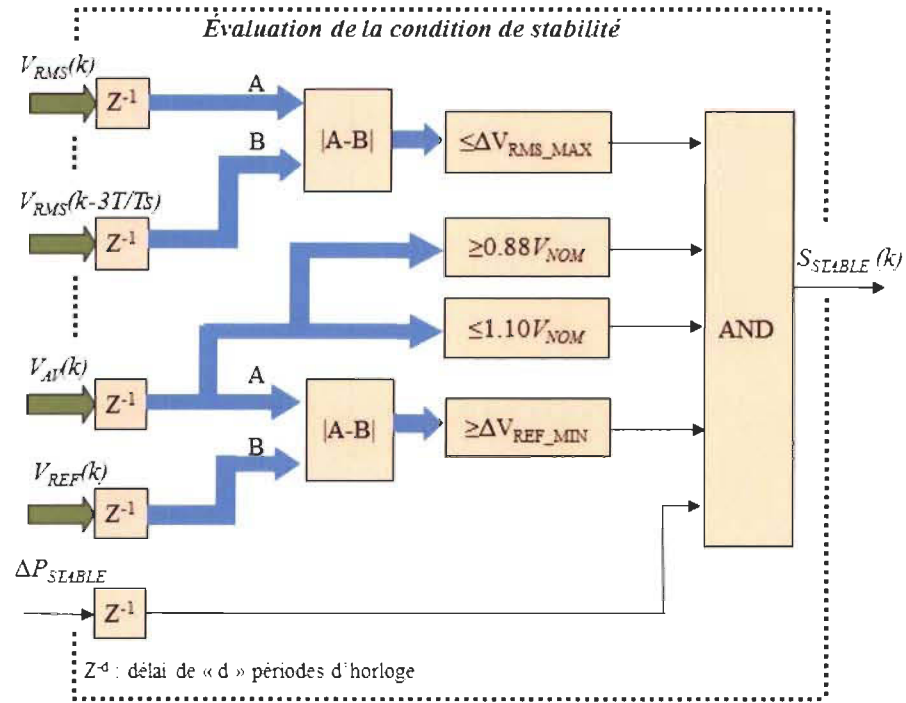


Figure 3-27 Diagramme simplifié du bloc d'évaluation de condition de stabilité pour la mise à jour de la tension de référence.

Des conditions limites de la tension moyenne sont prises en considération selon la norme IEEE [9] ($0.88V_{NOM} \leq V_{AV} \leq 1.10V_{NOM}$). À ces conditions de frontière, on ajoute la comparaison entre différences en valeur absolue de la valeur tension efficace à l'instant k et celle mesurée trois cycles avant, et une constante définie comme la variation maximale de tension en conditions normales d'opération (ΔV_{RMS_MAX}), cette valeur étant obtenue expérimentalement et la mise à jour se faisant seulement si la différence est inférieure à la constante. D'autre part, la mise à jour de la tension de référence se fait seulement si la différence en valeur absolue entre la valeur moyenne de tension et celle de la tension de référence dépasse d'une constante définie comme la valeur minimale de variation de tension de référence pour réaliser la mise à jour (ΔV_{REF_MIN}).

Mise à jour de P_{REF} et ΔP_{MAX} : la puissance de référence est mise à jour seulement si le système est non îloté, condition indiquée par le signal $IPR(k)$ (Indication de Présence du Réseau), si le signal ΔP_{STABLE} est actif et si la valeur moyenne de la variation de puissance est en bas du seuil minimal ($|\Delta P_{MOY}| < \Delta P_{MIN}$), cette condition étant indiquée par la variable ΔP_{MM} (ΔP_{MOY} minimale). La variation de puissance maximale ($\Delta P_{MAX}(k)$) est calculée comme le produit de la puissance de référence modifiée ($P_{REFMOD}(k)$) et un pourcentage préétabli tel qu'indiqué dans la section 3.2.1. ($\Delta P_{MAX}=2.5\%$). Un schéma simplifié de la fonction de mise à jour est montré par la Figure 3-28.

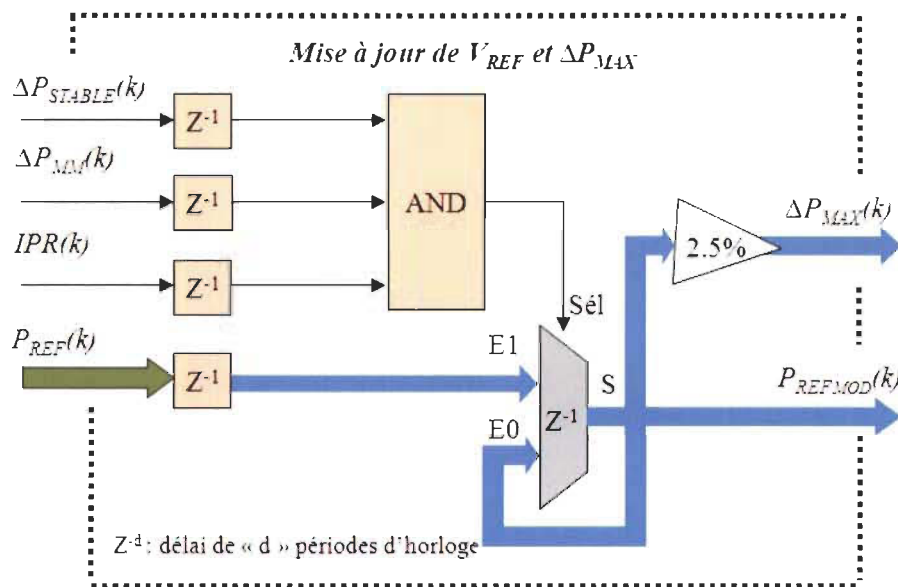


Figure 3-28 Diagramme simplifié du bloc de mise à jour de la puissance de référence.

Calcul de la perturbation de puissance ΔP : le schéma simplifié de la fonction de génération du signal de perturbation de puissance active est présenté dans la Figure 3-29.

La différence entre la tension mesurée et la tension moyenne est calculée au passage par zéro de la tension mesurée, c'est-à-dire à chaque demi-cycle du signal de tension. Cette différence de tension est amplifiée avec le gain G , et passée par un bloc de saturation qui prend en considération les seuils de variation minimale et maximale. La perturbation de puissance est introduite au système de contrôle seulement si le signal de présence de réseau est à l'état actif ($IRP(k)=1$).

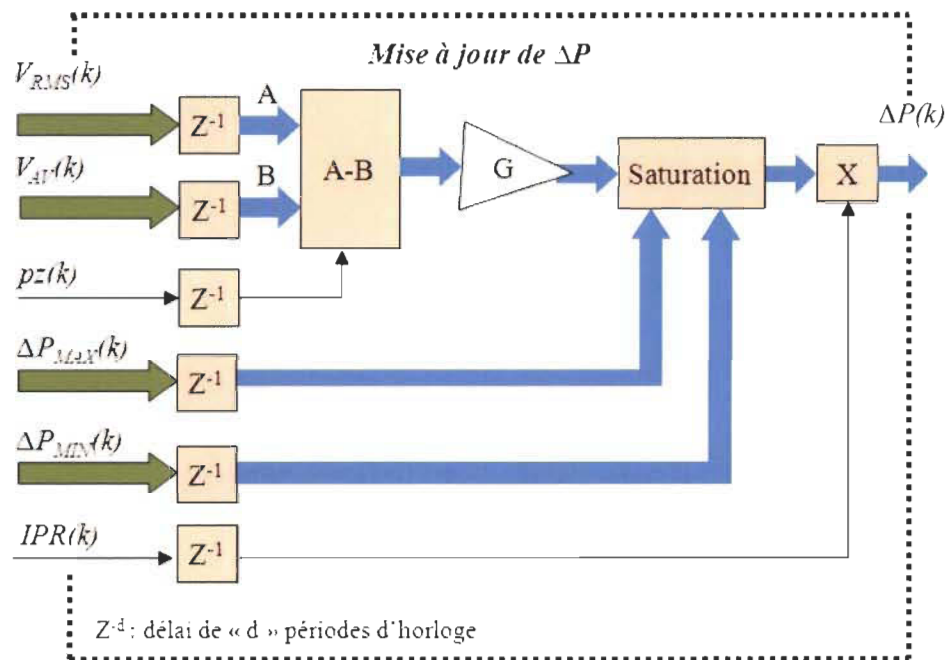


Figure 3-29 Diagramme simplifié du bloc utilisé pour le calcul de la perturbation de puissance active.

Temporisation et confirmation de la condition d'îlotage : la confirmation de la condition d'îlotage est basée sur l'analyse de l'évolution de la valeur absolue de la perturbation de puissance active introduite ($|\Delta P(k)|$). Dans ce sens, la valeur absolue $|\Delta P(k)|$ est utilisée pour calculer deux valeurs moyennes différentes, la première calculée en dedans de un cycle et

la deuxième en dedans de trois cycles électriques. Dans les deux cas ce calcul se fait avec une période d'échantillonnage de 1ms et en utilisant la méthode de la moyenne mobile. Ces valeurs moyennes, ainsi que la valeur instantanée de la perturbation de puissance servent à établir la condition de stabilité de la perturbation de puissance générée et aussi à générer le signal d'activation du compteur de temps (TC). Les seuils d'activation du compteur de temps sont mis à jour en fonction de la perturbation de puissance maximale ($\Delta P_{MAX}(k)$).

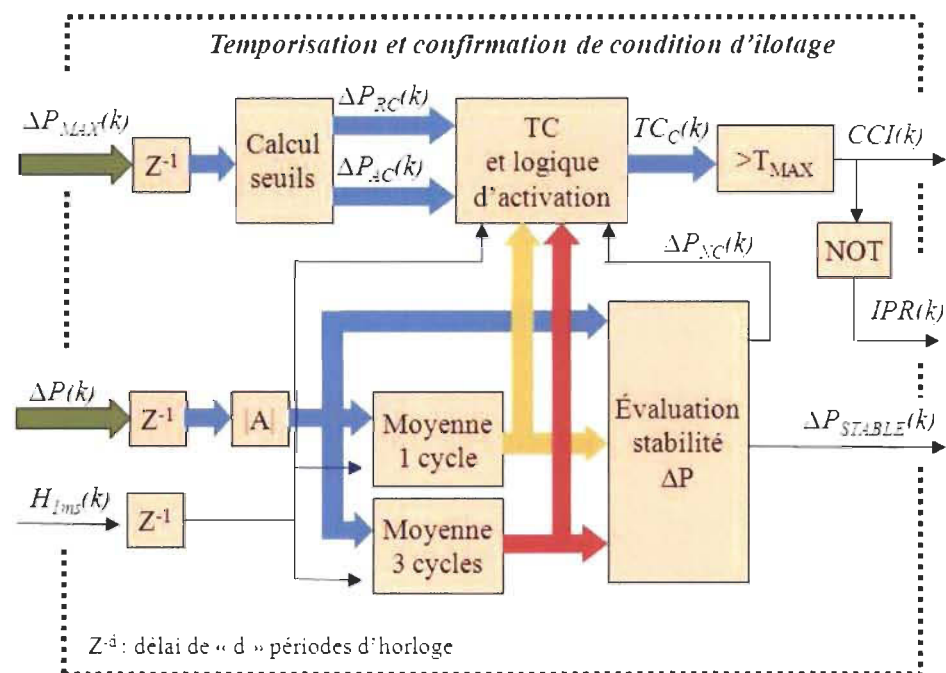


Figure 3-30 Diagramme simplifié du bloc de temporisation et confirmation de condition d'îlotage.

Le compteur TC est avancé avec une période d'horloge de 1ms seulement si la logique d'activation le permet en fonction des valeurs instantanées et moyennes de $|\Delta P|$ et des valeurs seuils d'activation et de mise à zéro ($\Delta P_{AC}(k)$ et $\Delta P_{RC}(k)$). Le signal $\Delta P_{NC}(k)$

indique la condition de non croissance de la perturbation de puissance générée. Ce signal est utilisé comme une condition additionnelle pour la mise à zéro du compteur TC.

3.3.3 Implantation matérielle et résultats de co-simulation en temps-réel de l'algorithme en boucle ouverte.

Les différents blocs décrits dans la section précédente ont été implantés sous «*Xilinx-System Generator*» et compilés afin de réaliser une première validation par co-simulation. Les résultats concernant l'utilisation des principales ressources du dispositif FPGA Xilinx Virtex II-Pro xc2vp30-7ff896 après le placement et routage sont présentés dans la Figure 3-31. Selon ces résultats, 24% des slices seulement sont utilisés pour l'implantation de l'algorithme de détection d'îlotage.

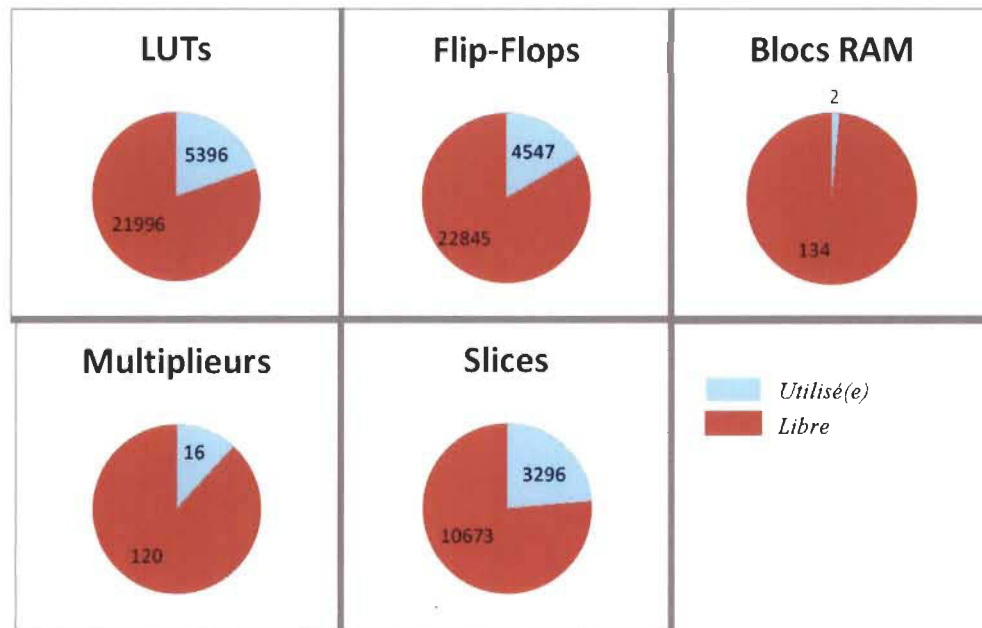


Figure 3-31 Résultats de la compilation du code de l'algorithme de détection d'îlotage pour le circuit FPGA Xilinx Virtex II-Pro xc2vp30-7ff896.

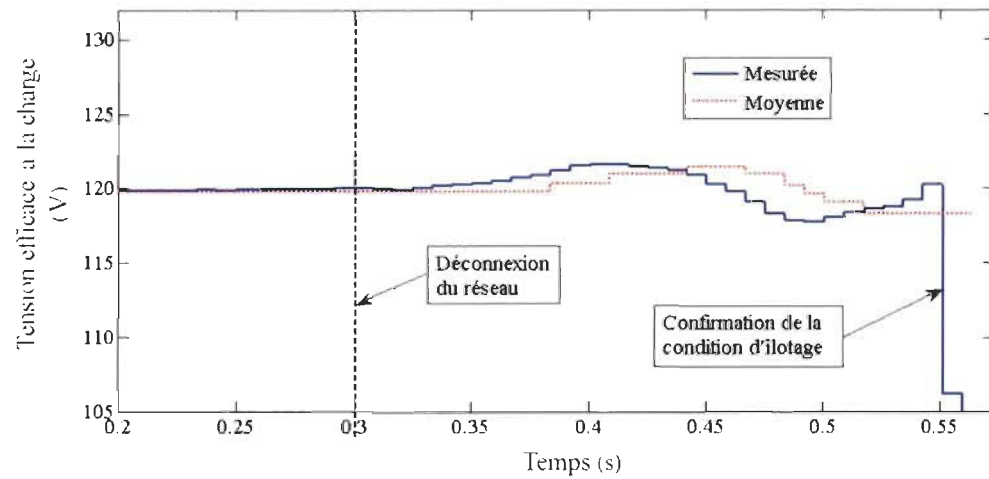
Le code résultant de la compilation a été utilisé pour configurer le circuit FPGA afin de tester le fonctionnement de l'algorithme proposé selon les schémas des figures 3-21 et 3-22.

Dans le premier cas, le circuit FPGA ne communique qu'avec l'ordinateur et, dans le deuxième cas, le circuit FPGA communique en temps réel avec le système de mesure et de manière asynchrone avec l'interface utilisateur programmée dans l'ordinateur.

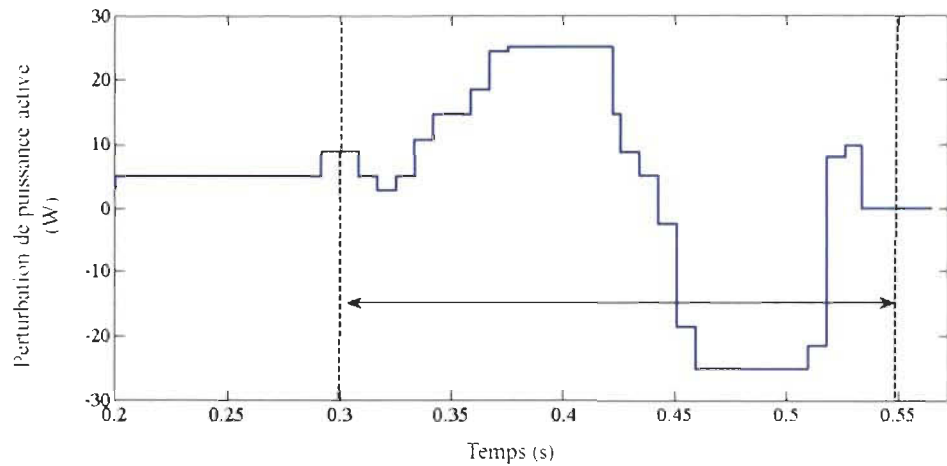
Les résultats obtenus avec la co-simulation pas-à-pas sont similaires à ceux obtenus par simulation et sont utilisés seulement pour vérifier le comportement attendu de l'algorithme fonctionnant directement dans le circuit FPGA. La Figure 3-32 montre les résultats de co-simulation pas-à-pas pour un système composé d'un onduleur connecté au réseau public alimentant une charge de 1kW avec un facteur de qualité $q_F=2.5$. Dans ce cas, le réseau est déconnecté à $t=300\text{ms}$ et le signal de confirmation de condition d'îlotage a été généré en dedans de 250ms (avant $t=550\text{ms}$).

Les résultats de co-simulation en temps réel de l'algorithme en boucle ouverte permettent de vérifier si les seuils de détection et le gain de l'algorithme sont bien ajustés de façon à ne pas produire des faux signaux de déconnexion avec les variations normales de la tension du réseau.

Dans ce cas, tel que montré par la Figure 3-22, l'algorithme produit les signaux de variation de puissance et de déconnexion en fonction du signal de tension mesurée et de la puissance de consigne envoyée par l'interface utilisateur. Comme l'algorithme n'est pas lié à un algorithme de contrôle de puissance, il ne génère aucun signal de contrôle à envoyer vers le circuit de puissance.



a) variation de tension



b) perturbation de puissance active

Figure 3-32 Résultats de co-simulation pas-à-pas pour un système composé d'un onduleur connecté au réseau alimentant une charge de 1kW avec $qF=2.5$.

La Figure 3-33 montre les résultats de co-simulation en temps-réel en conditions de stabilité de la tension du réseau et durant des variations de niveau provoquées par des variations de charge. Dans ce cas-ci, l'algorithme est configuré avec une puissance de

consigne de 1kW. Les trajectoires de tension efficace mesurée, de fréquence calculée et de perturbation de puissance active (générée et moyenne) y sont présentées. Dans ces résultats on observe que les variations de la perturbation de puissance active suivent les variations de tension efficace. On constate aussi que même avec des variations importantes de la tension efficace l'algorithme produit des résultats qui ressemblent à ceux obtenus par simulation. La courbe de fréquence est présentée comme information complémentaire en raison de la nécessité d'implémenter une protection de déviation de fréquence dans tous les onduleurs connectés au réseau public.

La Figure 3-34 montre un agrandissement de la réponse de l'algorithme lors d'un transitoire de la tension efficace ($28s < t < 30s$) afin de mieux illustrer le comportement de la perturbation de puissance active introduite.

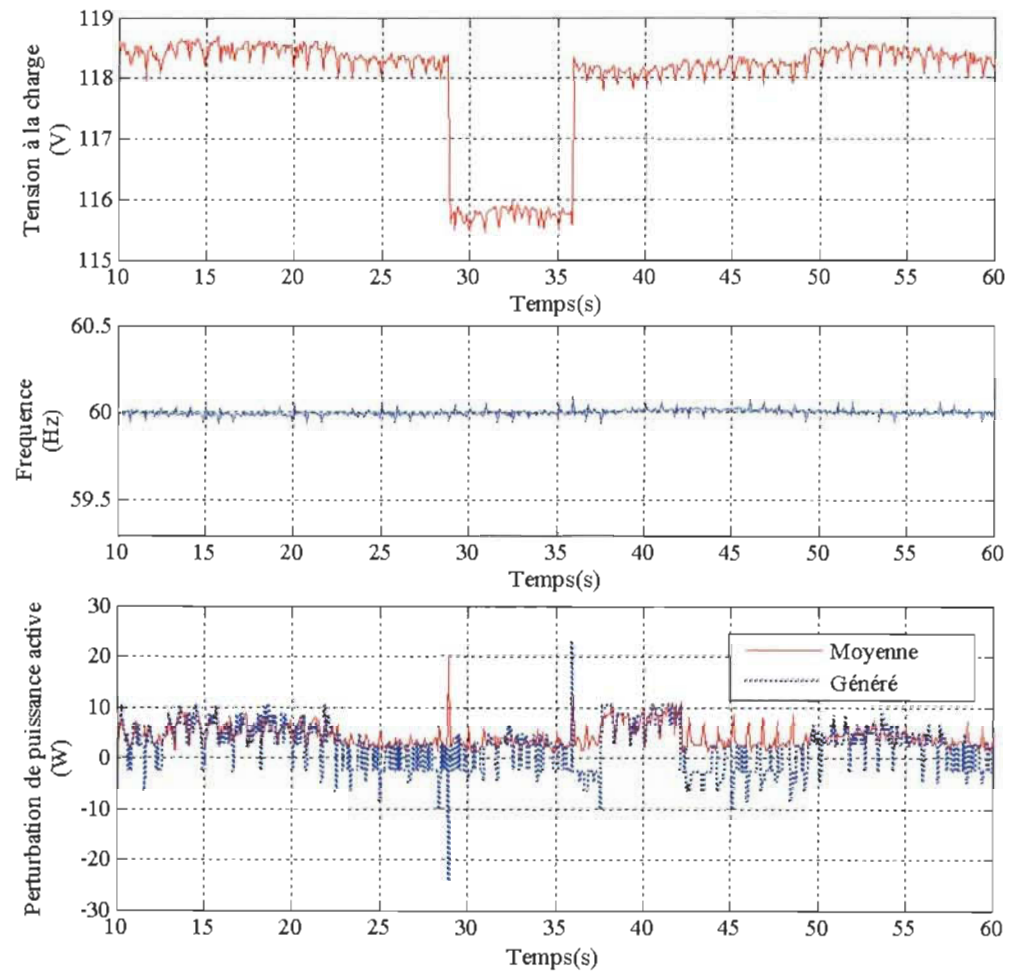


Figure 3-33 Résultats pour la co-simulation en temps-réel considérant une charge de 1kW.

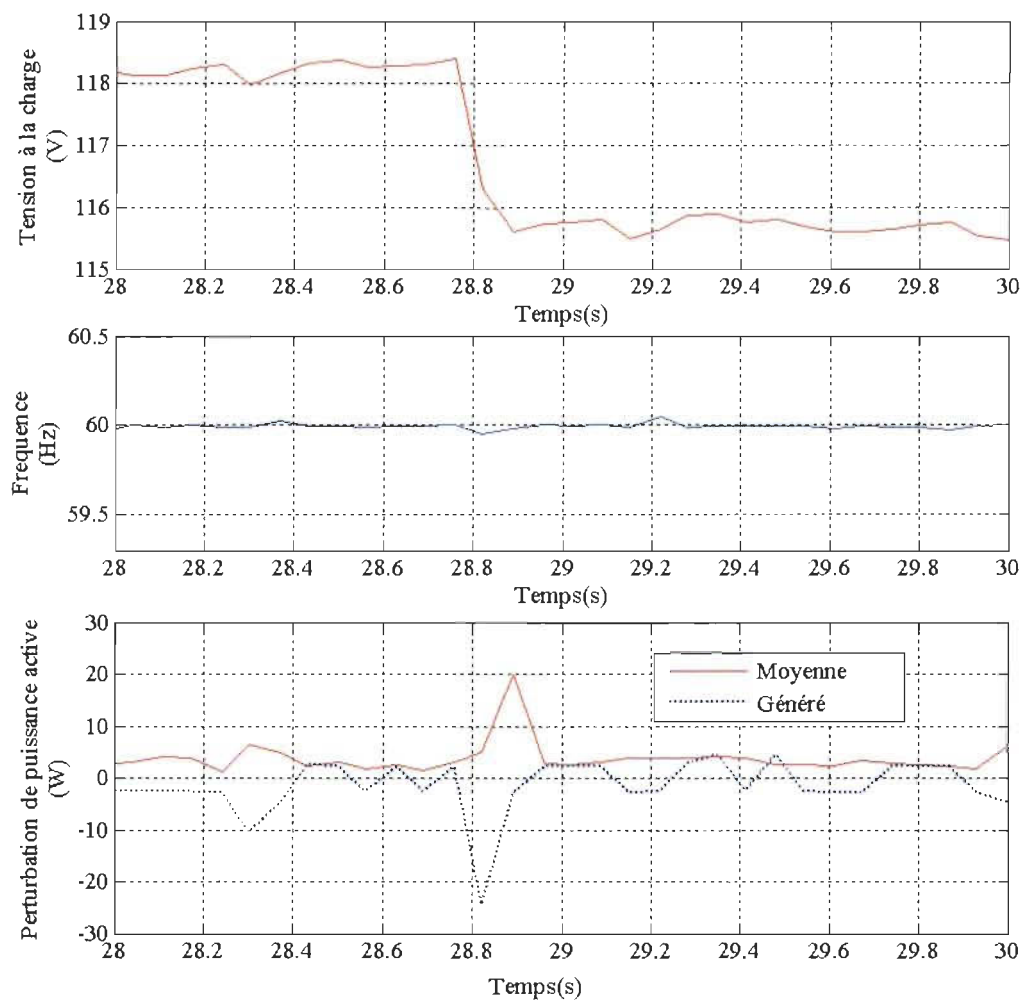


Figure 3-34 Résultats pour la co-simulation en temps réel considérant une charge de 1kW (agrandissement lors d'une variation importante de niveau de tension).

3.4 Conclusion

Dans ce chapitre, une description détaillée de la méthode de détection d'îlotage pour les systèmes multisources proposée a été présentée; son développement, son implantation dans un circuit FPGA et sa validation par simulation et co-simulation en boucle ouverte ont également été présentés.

Les résultats de simulation ont permis de valider la méthode proposée dans diverses situations incluant :

Variations des caractéristiques de la charge dont le facteur de qualité et le facteur de puissance. Différents rapports entre la puissance absorbée par la charge et la puissance fournie par le système de production décentralisée. Différentes conditions de la tension du réseau, d'abord avec les conditions idéales de niveau et de fréquence et après en considérant des variations de niveau, de fréquence et la présence d'harmoniques. Différents nombres d'unités de production décentralisée. Différentes topologies ou configurations de connexion des unités de production décentralisée.

Dans les résultats obtenus, la méthode a permis de faire une détection et une confirmation de la condition d'îlotage en dedans de 15 cycles électriques (250 millisecondes). Cette période de détection pouvant être inférieure selon les variations dans le nombre d'unités de production, dans le rapport de puissances (consommée/produite) et selon les caractéristiques de la tension d'alimentation.

L'implantation de l'algorithme dans la technologie d'intégration à très grande échelle a permis de faire une première validation expérimentale de son fonctionnement en boucle

ouverte. Ces résultats confirment le correct ajustement des paramètres pour le fonctionnement de la méthode dans conditions normales du réseau et face aux transitoires.

L'intégration de la méthode de détection d'ilotage avec le contrôle de puissance et sa validation expérimentale seront présentées dans les chapitres suivants.

Chapitre 4 - Proposition d'un système de contrôle et d'analyse de puissance pour onduleur connecté au réseau public

Dans ce chapitre la proposition d'un système de contrôle de puissance basé sur le réseau adaptatif ADALINE (*Adaptive Linear Neuron*) est présentée. Cette méthode de contrôle est développée pour l'implantation matérielle dans la technologie d'intégration à très grande échelle et testée dans un circuit FPGA tel que la méthode de détection d'ilotage présentée au chapitre précédent.

Cette approche d'implantation matérielle offre la possibilité de faire fonctionner en parallèle plusieurs applications sans avoir besoin d'un système multiprocesseur et sans affecter le temps de traitement. Dans ce sens, le système proposé permet, d'une part de synchroniser et de contrôler l'onduleur connecté au réseau et, d'autre part, d'analyser la qualité de l'onde de la tension au nœud d'interconnexion et du courant de sortie de l'onduleur.

La proposition résultante de contrôle et d'analyse de puissance dans un seul système répond bien aux besoins des interfaces du futur, à savoir les interfaces intelligentes (SIM – *Smart Integration Modules*) pour les systèmes de production décentralisée où des fonctions comme la compensation de puissance réactive, la compensation des harmoniques, la supervision de la qualité de l'onde et la mitigation de certains phénomènes deviennent très importantes [75].

4.1 Caractéristiques générales du système de contrôle et d'analyse de puissance proposé

Le schéma de contrôle et d'analyse de puissance proposé a les caractéristiques et fonctions suivantes :

- ❖ Synchronisation de l'onduleur en phase et en fréquence avec le signal de tension mesurée au nœud d'interconnexion.
- ❖ Contrôle de puissances active et réactive de l'onduleur.
- ❖ Possibilité de génération des signaux de contrôle des interrupteurs du pont onduleur par modulation par largeur d'impulsion avec porteuse sinusoïdale à fréquence fixe MLI (SPWM - *Sinusoidal Pulse Width Modulation*) dans le mode de commande de tension et par modulation par hystérésis classique (HCC- *Hysteresis Current Control*) dans le mode de commande de courant [62], [76], [77].
- ❖ Analyse en temps-réel du contenu harmonique de la tension au nœud d'interconnexion et du courant de sortie de l'onduleur, et détermination des taux de distorsion harmonique.
- ❖ Utilisation d'un seul processeur pour réaliser les fonctions de synchronisation, contrôle, et détection du contenu harmonique et calcul des indices de qualité de l'onde.

La Figure 4-1 montre un diagramme fonctionnel simplifié du schéma proposé incluant l'interaction avec le circuit de puissance et avec l'interface utilisateur. Les blocs des principales fonctions y sont présentés dont le bloc pour l'estimation des signaux de tension et courant avec ADALINE, celui pour la génération des signaux de synchronisation et celui

employé pour la génération des signaux de contrôle. Dans les sections subséquentes une description détaillée de l'implantation matérielle de chaque bloc sera présentée.

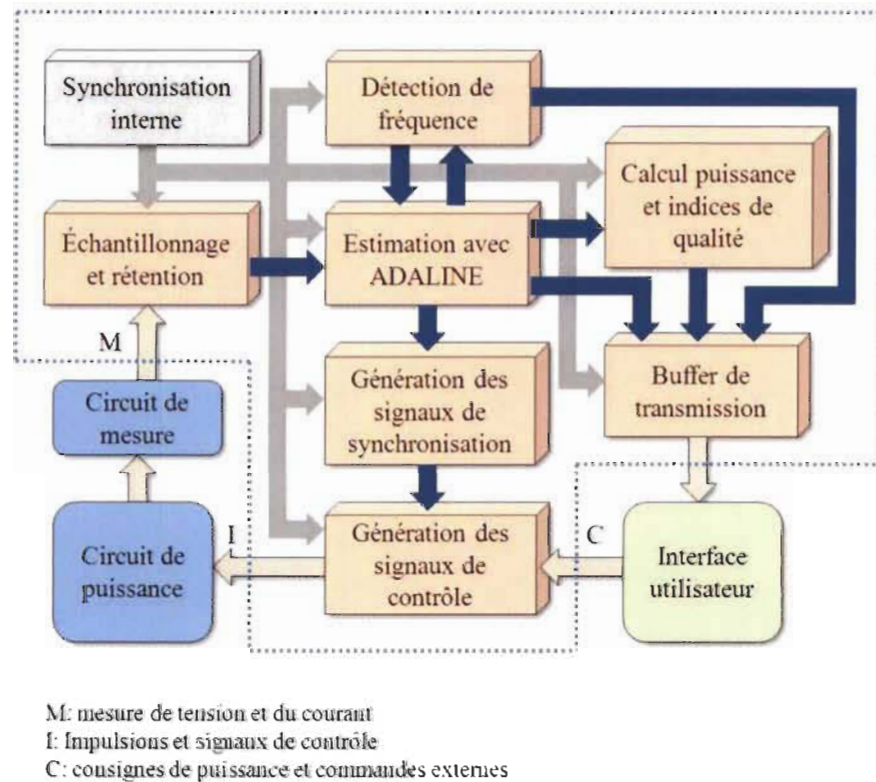


Figure 4-1 Diagramme simplifié du schéma de contrôle et d'analyse de puissance proposé.

4.2 Implantation matérielle du réseau ADALINE pour l'estimation de signal et pour la détection d'harmoniques

Le réseau ADALINE a été utilisé dans la littérature pour des applications variées dont la détection et le suivi des amplitudes de tension, l'estimation et la compensation des anomalies de la tension du réseau dont les déséquilibres et les creux de tension et aussi pour des applications de contrôle adaptatif [78]-[84].

Le réseau ADALINE pour l'estimation du contenu harmonique, peut être décrit par l'équation (14),

$$\hat{y}(k) = W(k)^T \cdot X(k) \quad (14)$$

où $\hat{y}(k)$ est le signal estimée, $W(k)$ représente le vecteur de poids qui est mis à jour à chaque itération de l'algorithme et qui doit converger vers les coefficients de Fourier du signal estimé $\hat{y}(k)$, $X(k)$ est le vecteur d'entrée qui contient les signaux orthogonaux (sinus et cosinus) de chaque harmonique à estimer.

Pour l'analyse de N harmoniques les vecteurs X et W peuvent être présentés selon l'équation (15).

$$X = \begin{bmatrix} \sin(\omega t) \\ \cos(\omega t) \\ \vdots \\ \sin(N\omega t) \\ \cos(N\omega t) \end{bmatrix} \quad W = \begin{bmatrix} B_1 \\ A_1 \\ \vdots \\ B_N \\ A_N \end{bmatrix} \quad (15)$$

La mise à jour du vecteur W , dans cette thèse, est réalisée avec la méthode proposée par Widrow-Hoff [84], selon l'équation (16) en fonction de l'erreur d'estimation $e(k)$ (17) et un facteur d'apprentissage α .

$$W(k+1) = W(k) + \frac{\alpha}{N} \cdot e(k) \cdot X(k) \quad (16)$$

$$e(k) = y(k) - \hat{y}(k) \quad (17)$$

Les valeurs du vecteur W convergent alors vers les coefficients de Fourier du signal mesuré (et estimé) lorsque l'erreur tend vers zéro.

Un schéma de blocs du réseau ADALINE est présenté par la Figure 4-2. Dans cette structure les principaux blocs fonctionnels sont le bloc de génération du vecteur d'entrée, le bloc de mise à jour de coefficients et le bloc d'estimation.

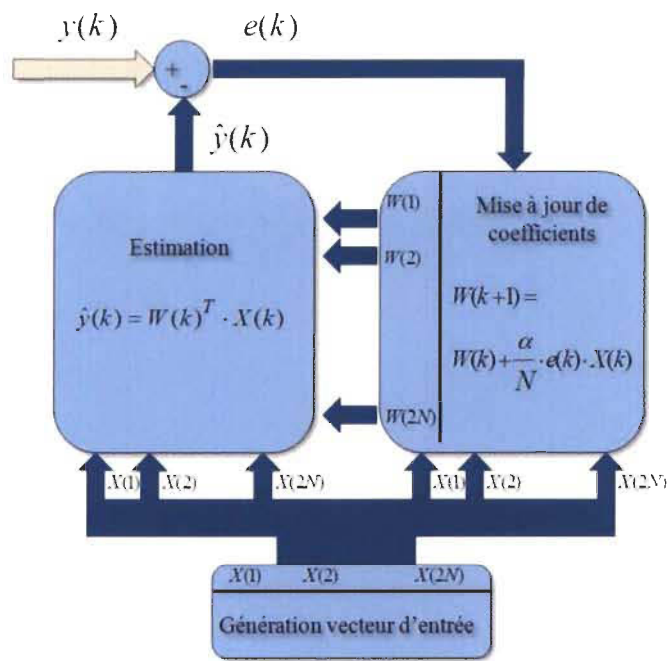


Figure 4-2 Diagramme simplifié du réseau ADALINE (décomposition en blocs fonctionnels).

Les applications courantes des réseaux de neurones incluant ADALINE sont généralement implantées dans des processeurs séquentiels tels que les DSP et les ordinateurs de type PC (*Personal Computer*). Dans les applications temps-réel pour l'analyse d'harmoniques ce type d'implantation, DSP et PC, est limité principalement par le pas de calcul qui doit être augmenté si le nombre d'harmoniques à analyser est augmenté. Cette augmentation du pas de calcul produit à son tour un effet sur le nombre d'échantillons pouvant être analysés ce qui produit une dégradation de la qualité de l'information obtenue lors du processus d'estimation. Des implantations multiprocesseur ont été aussi proposées dans la littérature

afin de contrer le problème du pas de calcul mais cette approche introduit de nouveaux problèmes dont la synchronisation entre processeurs. D'autre part, dans les applications avec PC la bande passante de transmission des systèmes d'acquisition joue un rôle très important qui doit aussi être analysé car cette capacité de transmission limite systématiquement le pas de calcul minimal.

L'implantation matérielle dans la technologie VLSI avec FPGA offre comme principal avantage la possibilité d'implanter en parallèle plusieurs fonctions sans affecter le pas de calcul, mais elle a aussi comme principale contrainte technique le nombre limité de ressources disponibles dans les circuits (multiplieurs, additionneurs, mémoire). Cette limitation oblige une optimisation de la structure de chaque algorithme à implanter afin d'obtenir une meilleure utilisation des ressources disponibles.

Dans le cas particulier du réseau ADALINE, l'implantation proposée vise d'abord une réduction du nombre de multiplieurs et une optimisation générale des ressources via l'utilisation d'une structure de multiplexage dans le temps, afin de générer avec les mêmes ressources tous les signaux du vecteur X en dedans d'une période d'échantillonnage.

La structure d'implantation matérielle proposée du réseau ADALINE permettant l'analyse simultanée de m canaux est montrée dans la Figure 4-3. Cette structure comporte des blocs communs et des blocs modulaires qui sont implantés pour chaque signal analysé. Les blocs communs sont : le bloc de synchronisation interne et le bloc de génération du vecteur d'entrée. Les blocs modulaires sont le bloc d'échantillonnage, le bloc de mise à jour de coefficients et le bloc d'estimation. Le calcul de l'erreur est imbriqué dans le bloc d'estimation.

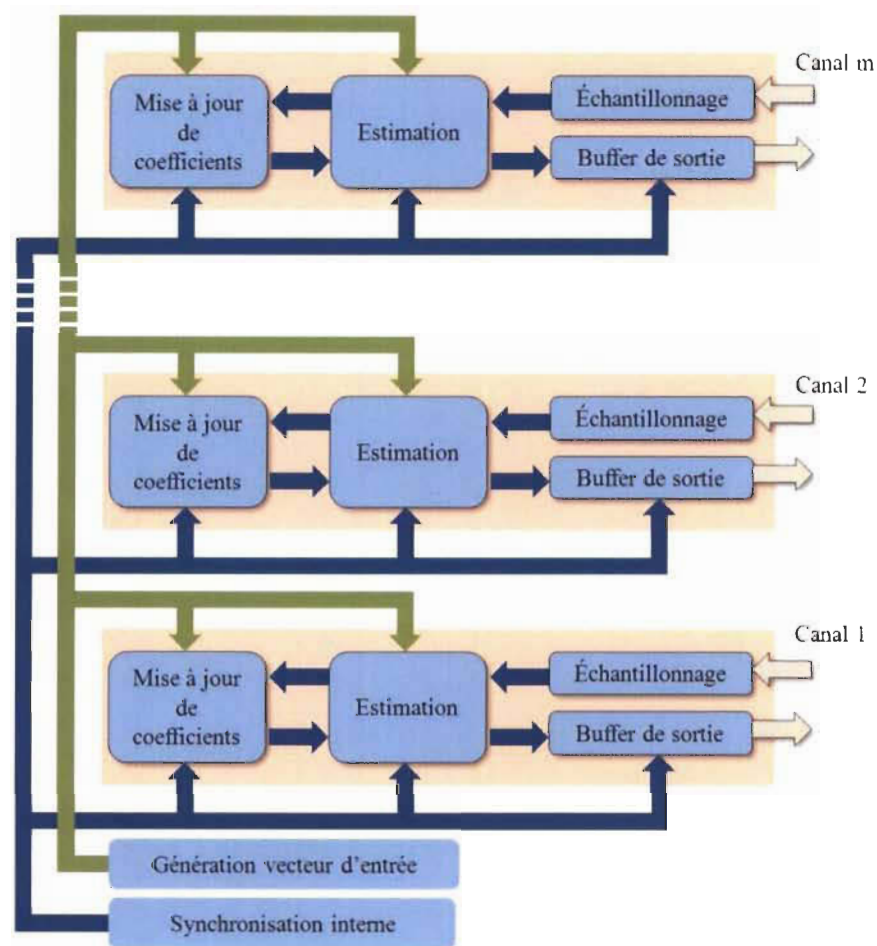


Figure 4-3 Diagramme de la structure proposée pour l'analyse simultanée de m canaux.

4.2.1 Génération du vecteur d'entrée (X)

Le bloc de génération du vecteur d'entrée doit permettre la génération des signaux orthogonaux (sinus et cosinus) de chaque composante harmonique devant être analysée lors de l'estimation. Alors, $2N$ signaux doivent être générés en dedans de chaque pas d'échantillonnage où N correspond au nombre d'harmoniques pris en considération.

L'implantation du bloc de génération du vecteur d'entrée est réalisée en se basant sur la technique de synthèse numérique directe (*DDS – Direct Digital Synthesis*) [85], [86]. Cette

technique est utilisée pour générer des signaux périodiques utilisant un générateur numérique de phase et un convertisseur de phase à forme d'onde tel que montré par la Figure 4-4.

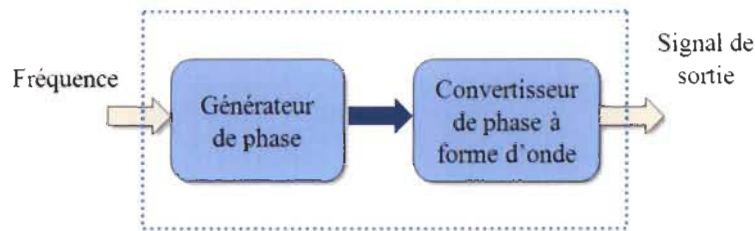


Figure 4-4 Structure générale d'un DDS.

Une implantation matérielle directe de cette technique pour la génération du vecteur X suppose l'utilisation de $2N$ blocs DDS, un pour chaque signal; ce qui n'est pas souhaitable du point de vue de la consommation de ressources du circuit VLSI.

Afin de pouvoir générer un nombre $2N$ de signaux avec une utilisation modérée des ressources il est proposé dans cette thèse l'ajout d'une logique de contrôle du DDS de manière à pouvoir générer en dedans d'une période d'échantillonnage tous les signaux requis pour l'implantation du réseau ADALINE. Deux structures de DDS sont proposées : la première appelée DDS à fréquence fixe (*FF-DDS – Fixed Frequency DDS*) et la deuxième DDS à fréquence variable (*VF-DDS – Variable Frequency DDS*).

DDS à fréquence fixe : dans le premier cas, le générateur de phase fonctionne de manière qu'il produise une fréquence fondamentale fixe près de 60Hz. Le diagramme présenté par la Figure 4-5 montre de manière simplifiée la structure du FF-DDS proposé.

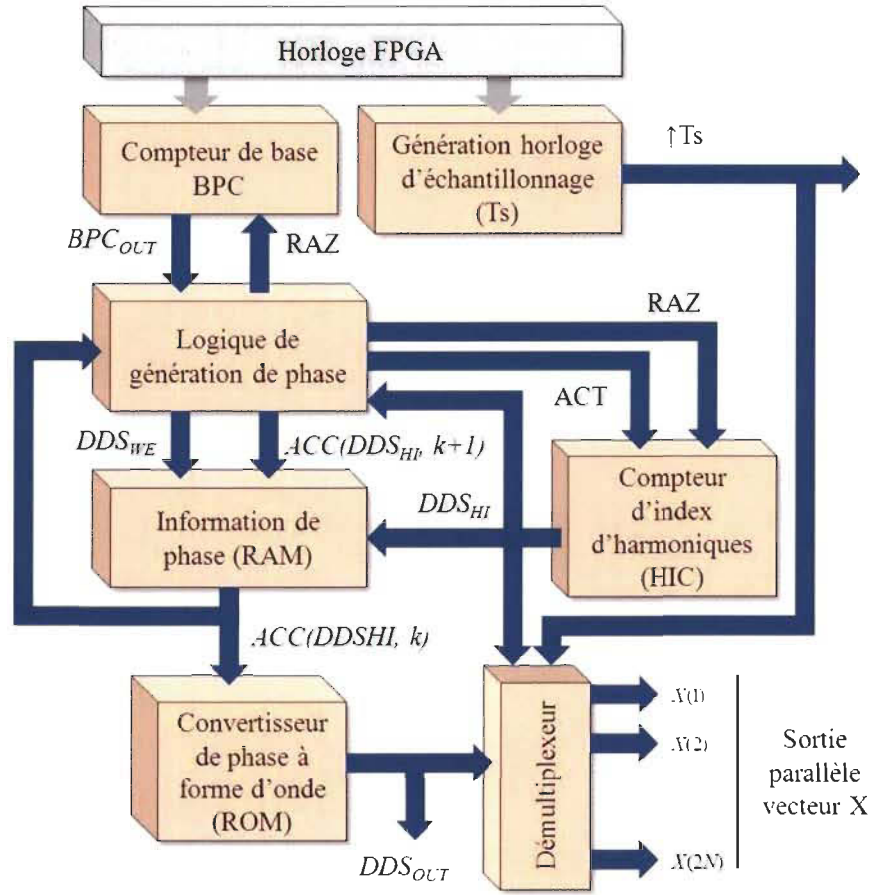


Figure 4-5 Structure proposée du DDS à fréquence fixe (FF-DDS).

Le fonctionnement de cette structure est le suivant. Le signal d'horloge du circuit FPGA (Clk_{FPGA}) est utilisé pour la génération d'une période de base T_0 à travers un compteur binaire (BPC - Base Period Counter), ce dernier étant avancé avec le front montant du signal Clk_{FPGA} ($\uparrow Clk_{FPGA}$) selon (18).

$$BPC_{OUT}(k+1) = \begin{cases} BPC_{OUT}(k) + 1 & \text{si } \uparrow Clk_{FPGA} \\ 0 & \text{si } BPC_{OUT}(k) = BP_{MAX} \\ BPC_{OUT}(k) & \text{Autres cas} \end{cases}$$

(18)

La sortie du compteur de BPC est limitée à BP_{MAX} qui est calculé en fonction de la fréquence fondamentale du signal analysé (f_0), de la quantité de données stockées en mémoire pour la conversion de phase à forme d'onde (2^R) et de la période d'horloge du circuit FPGA (T_{FPGA}) selon (19).

$$T_0 = \frac{1}{2^R f_0} \Rightarrow BP_{MAX} = \frac{T_0}{T_{FPGA}} \quad (19)$$

Dans le cas spécifique de cette thèse, la fréquence du réseau est de 60Hz, la période d'horloge du circuit FPGA est de 10ns, et un tableau de 2^{12} est considéré pour la conversion de phase à forme d'onde. Alors, $T_0 = 4069\text{ns}$, $BP_{MAX} = 407$ et la fréquence réelle générée est de $f = 1/(2^{12}(4070\text{ns})) = 59.98\text{Hz}$. Ce qui produit une période réelle de 16.67ms et une erreur de phase inférieure à 0.1 degrés¹.

La logique de génération de phase permet de générer les signaux de remise à zéro (RAZ) et d'activation (ACT) d'un compteur d'index d'harmoniques (HIC – *Harmonic Index Counter*), et de générer l'information de phase (ACC) pour la génération des signaux orthogonaux correspondant à chaque harmonique. Le compteur HIC est augmenté aux 4 périodes d'horloge du FPGA à l'aide d'un compteur binaire auxiliaire de deux bits avancé avec $\uparrow Clk_{FPGA}$ (*2-bits free running counter*). La sortie du HIC (DDS_{HI}) est limitée à $2N-1$, et la remise à zéro de HIC s'est produite avec $BPC_{OUT} = BP_{MAX} - 1$.

Le signal DDS_{HI} est utilisé alors pour générer l'information de phase ($ACC(DDS_{HI}, m)$) correspondant à chaque harmonique et pour réaliser l'adressage de mémoire afin de stocker

¹ L'erreur de phase peut être calculée comme: $\text{abs}(1/60 - (2^{12} \cdot 4070 \cdot 10^{-9})) / (1/60) \cdot 360 = 0.0875 \text{ degrés}$.

ces valeurs temporairement. L'information de phase $ACC(DDS_{HI}, m)$ est mise à jour selon (20).

$$ACC(DDS_{HI}, m+1) = \left\{ \begin{array}{l} ACC(DDS_{HI}, m) + \\ SR_1(DDS_{HI}) + 1 \end{array} \right\} \quad (20)$$

Où m est le nombre d'itérations de mise à jour de phase, et $SR_1(\bullet)$ est la fonction définie comme le décalage d'un bit vers la droite de la donnée d'entrée. Les valeurs de démarrage de ACC ($ACC(DDS_{HI}, 0)$) sont établies de façon à utiliser les indices impairs pour les signaux cosinus et les indices pairs pour les signaux sinus selon (21).

$$ACC(DDS_{HI}, 0) = \left\{ \begin{array}{ll} 2^R / 4 & \text{si } DDS_{HI} \text{ est impair} \\ 0 & \text{Autres cas} \end{array} \right. \quad (21)$$

Dans ce cas particulier de période d'horloge du circuit FPGA et de quantité de données stockées en mémoire pour la conversion de phase à forme d'onde, le nombre maximum d'harmoniques pouvant être générés avec cette structure est limité à 50 selon (22)

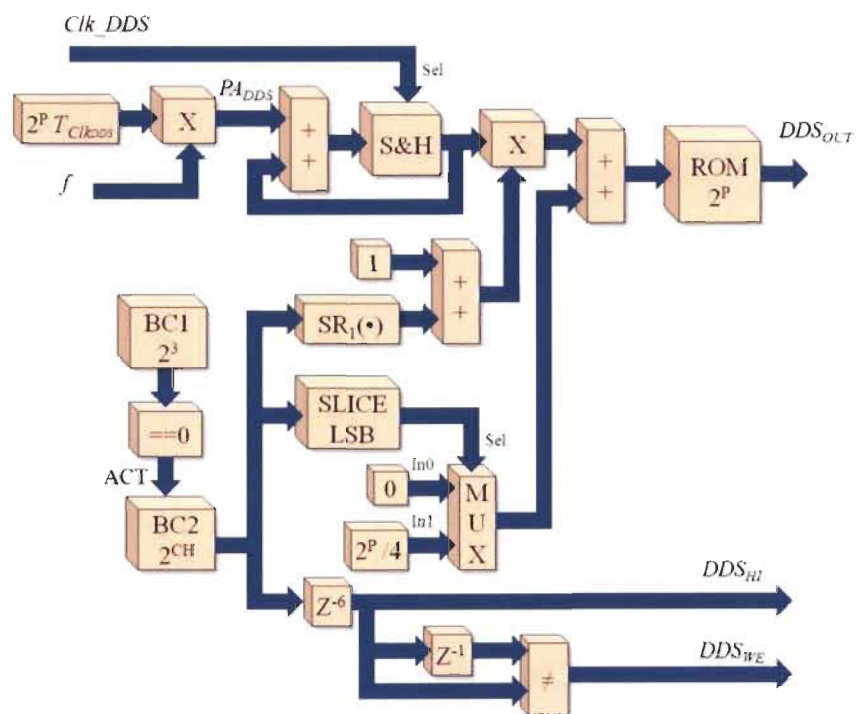
$$N < \frac{1}{8} BP_{MAX} \quad (22)$$

L'information de sortie en série du DDS à l'instant k ($DDS_{OUT}(k)$) peut être récupérée par démultiplexage utilisant l'information de synchronisation $DDS_{WE}(k)$ et $DDS_{HF}(k)$ selon (23).

$$X(h, k) = \left\{ \begin{array}{ll} DDS_{OUT}(k) & \text{si } \left\{ \begin{array}{l} (DDS_{HI}(k) = h) \text{ et} \\ (DDS_{WE}(k) = 1) \end{array} \right. \\ X(h, k-1) & \text{Autres cas} \end{array} \right. \quad (23)$$

DDS à fréquence variable : dans le deuxième cas, le DDS fonctionne avec une fréquence qui peut varier dans le temps et produit, comme dans le FF-DDS, les signaux orthogonaux des harmoniques entiers de la fréquence d'entrée. Dans ce cas-ci, de même que dans le cas précédent, un seul bloc de mémoire est utilisé pour la génération des $2N$ signaux.

La Figure 4-6 montre la structure proposée du VF-DDS. Dans cette structure de DDS deux entrées sont ajoutées, une première entrée pour le signal d'horloge du DDS (Clk_{DDS}) et une deuxième pour l'information de la fréquence fondamentale.



MUX : Multiplexeur

SLICE LSB : extraction du bit le moins significatif

Figure 4-6 Structure proposée du DDS à fréquence variable (VF-DDS).

Le fonctionnement de cette structure est le suivant. Le signal d'horloge Clk_{DDS} (équivalente à T_0 dans la structure précédente) est utilisé pour réaliser un échantillonnage de la fréquence d'opération du DDS. L'information de fréquence est utilisée pour calculer le pas d'avancement de l'adresse PA_{DDS} selon (24).

$$PA_{DDS} = f \cdot 2^P \cdot T_{ClkDDS} \quad (24)$$

Ce pas d'avancement est accumulé à travers le même circuit d'échantillonnage (S&H) et un circuit additionneur afin de produire une adresse croissante avec le pas PA_{DDS} . Le circuit S&H utilise un registre avec P bits configuré de manière à produire une mise à zéro avec le dépassement (*wrap at overflow*) de manière que la sortie fasse toujours une rampe croissante de zéro jusqu'à $2^P - 1$ avancée à chaque coup d'horloge. Cette sortie sert comme adresse de référence et correspond à l'information de la phase du signal sinus fondamental.

Les compteurs binaires BC1 et BC2 sont utilisés pour générer l'indice d'harmonique, le premier est un compteur binaire de 3 bits qui avance librement à chaque $\uparrow Clk_{FPGA}$. BC2 est un compteur binaire de CH bits et avance avec la détection de zéro de BC1. CH est défini en fonction du nombre d'harmoniques à analyser selon (25).

$$CH = \text{ceil}(\log_2(2N)) \quad (25)$$

où l'opération $\text{ceil}(\bullet)$ est définie comme la fonction d'arrondissement à l'entier supérieur le plus proche.

Une fonction de décalage ($SR_1(\bullet)$) est utilisée pour extraire l'information du rang harmonique et cette information est utilisée pour générer l'adresse du signal sinus de chaque harmonique en réalisant un produit avec l'adresse de référence. Un décalage de

phase de $2^P/4$ est utilisé afin de produire la phase des signaux cosinus de chaque harmonique; à cette fin, le bit moins significatif de l'indice d'harmonique est extrait et comparé avec l'unité pour ajouter seulement ce décalage aux adresses correspondant aux indices impairs.

4.2.2 Mise à jour du vecteur des coefficients (W)

La mise à jour de coefficients peut être implantée de deux façons différentes en considérant que la période d'échantillonnage (T_S) des signaux à analyser est normalement différente de celle de fonctionnement du DDS (T_0 ou Clk_{DDS}).

Structure WVU- T_S : dans un premier cas, la mise à jour des coefficients peut être réalisée en utilisant comme période de mise à jour la même période d'échantillonnage des signaux à analyser. Cette structure est montrée par la Figure 4-7.

Dans ce cas-ci, un bloc multiplexeur est utilisé pour récupérer l'information du vecteur X provenant de la sortie parallèle du DDS au même taux d'échantillonnage. Un bloc est implanté pour générer les signaux de synchronisation interne du WVU- T_S (HI et WE) afin de coordonner la récupération des signaux du vecteur X , de faire l'estimation du signal et de réaliser correctement la mise à jour des coefficients en dedans d'une période d'échantillonnage. Le signal HI correspond à l'indice d'harmonique et le signal WE correspond au signal d'activation de la mise à jour de chaque coefficient.

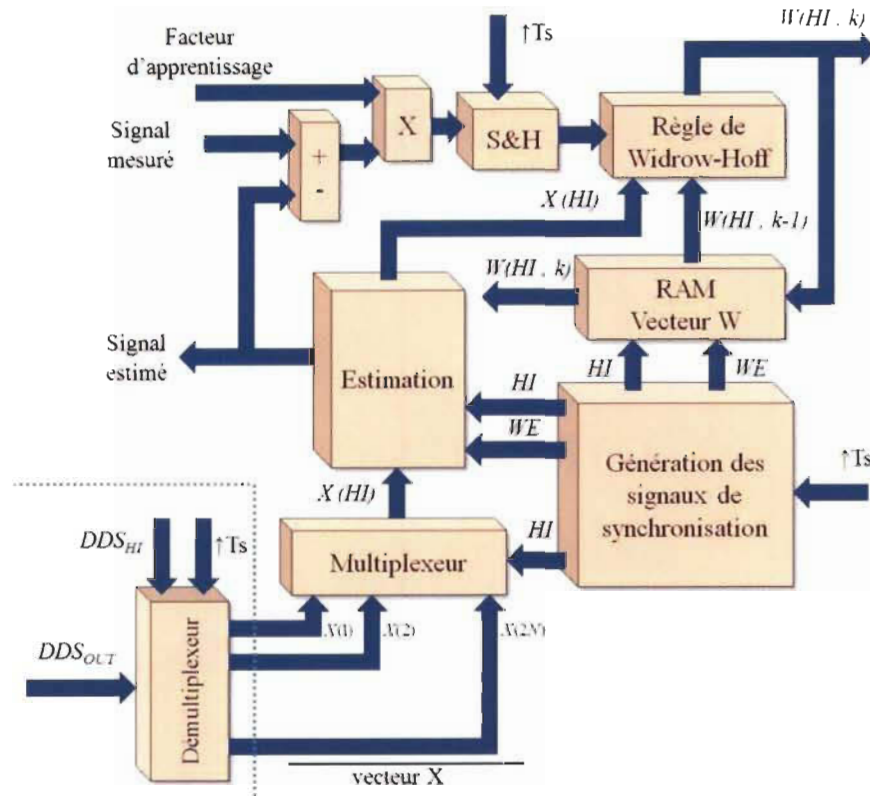


Figure 4-7

Structure proposée de la fonction de mise à jour du vecteur W utilisant la période d'échantillonnage des signaux mesurés comme période de mise à jour (WVU- T_s - *Weight Vector Updating function using T_s*).

Structure WVU- T_0 : La deuxième structure possible d'implantation de la fonction de mise à jour des coefficients proposée est présentée dans la Figure 4-8.

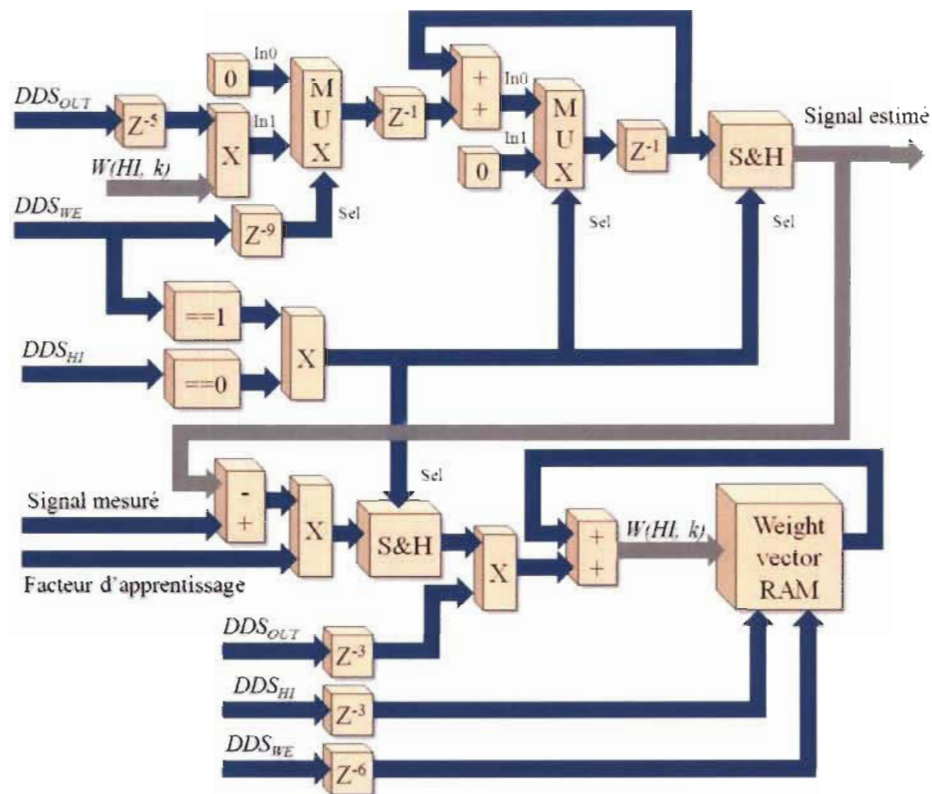


Figure 4-8 Structure proposée de la fonction de mise à jour du vecteur W utilisant la période de fonctionnement du DDS comme période de mise à jour (WVU- T_0 - *Weight Vector Updating function using T_0*).

Dans cette structure, comme les signaux de synchronisation (DDS_{HI} et DDS_{WE}) pour la mise à jour des coefficients proviennent du DDS, il n'y a pas besoin des blocs de démultiplexage et multiplexage. La sortie série du DDS (DDS_{OUT}) est employée pour le processus de mise à jour du vecteur W avec la même période utilisée pour la génération du vecteur X . Du point de vue utilisation de ressources cette structure nommée WVU- T_0 est beaucoup plus avantageuse.

4.2.3 *Évaluation du coût d'implantation des structures proposées*

Une évaluation du coût d'implantation matérielle des structures proposées dans les sections précédentes a été réalisée. Pour cette évaluation, le FPGA Xilinx xc2vp30-7ff896 a été considéré comme dispositif cible.

D'abord, le coût d'implantation de la fonction de génération du vecteur X à travers les structures de DDS a été évalué. La Figure 4-9 montre les résultats du coût d'implantation en nombre de « slices », en nombre de multiplieurs et en nombre de blocs de mémoire RAM utilisés pour les structures de DDS à fréquence fixe et à fréquence variable en fonction du nombre d'harmoniques (N) générés. Dans les résultats obtenus on observe principalement:

- ❖ Dans les deux structures proposées le coût d'implantation reste presque constant même si le nombre d'harmoniques est augmenté considérablement.
- ❖ L'utilisation du VF-DDS offre un avantage important concernant la quantité de « slices » utilisés, mais il requiert une utilisation majeure de multiplieurs et de blocs de mémoire RAM. Ces ressources ne sont pas utilisées et ont une faible utilisation respectivement dans le cas de FF-DDS.

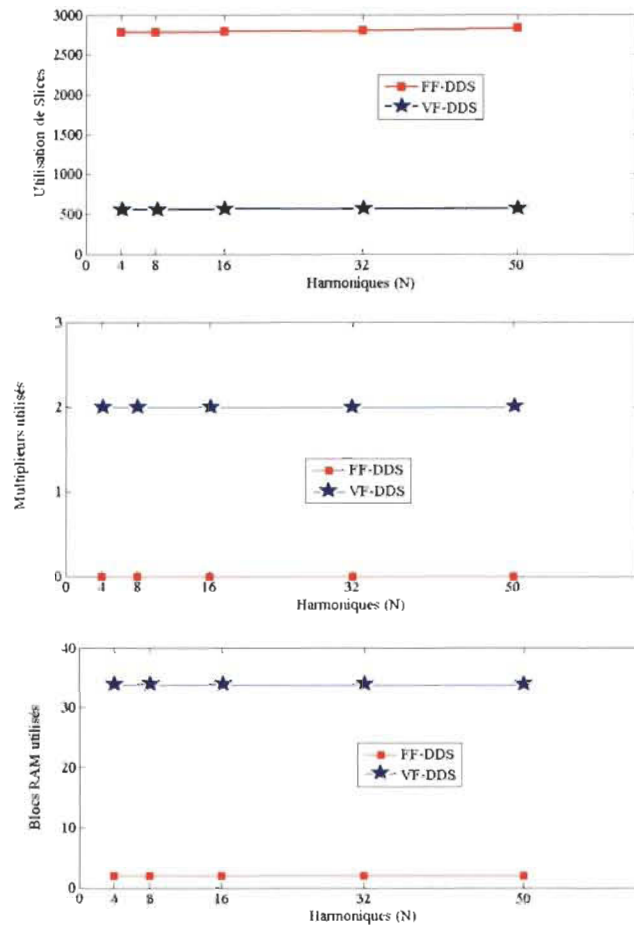


Figure 4-9 Slices, multipliers et blocs RAM utilisés en fonction du nombre d'harmoniques pour l'implantation des structures FF-DDS et VF-DDS dans le circuit Xilinx xc2vp30-7ff896.

Une évaluation du coût d'implantation du réseau ADALINE en considérant la structure FF-DDS et les deux possibles implantations de la fonction de mise à jour de W (WVU- T_s et WVU- T_0) pour l'estimation de deux canaux de mesure est présentée dans la Figure 4-10. Cette utilisation est présentée en slices et en pourcentage d'utilisation du total de slices disponibles dans le circuit FPGA Xilinx xc2vp30-7ff896.

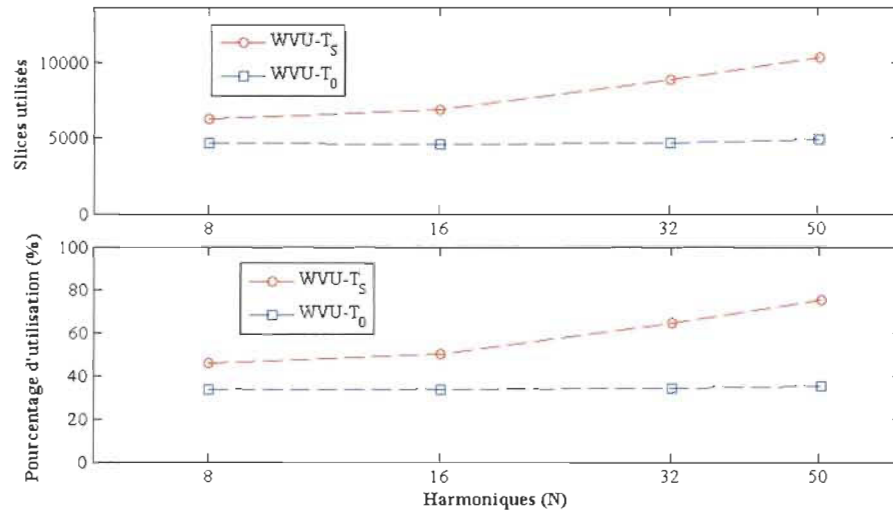


Figure 4-10 Slices utilisés et pourcentage d'utilisation de slices en fonction du nombre d'harmoniques pour l'implantation des structures FF-DDS et WVU-T_s ou WVU-T₀ dans le circuit Xilinx xc2vp30-7ff896.

Des résultats obtenus on constate que le coût d'implantation en slices est beaucoup plus bas et presque constant pour différents nombres d'harmoniques lorsque la fonction de mise à jour WVU-T₀ est utilisée.

Les meilleurs résultats sont obtenus pour l'implantation du réseau ADALINE avec la combinaison des structures VF-DDS et WVU-T₀. Une comparaison des résultats concernant les slices utilisés pour l'estimation de deux canaux en utilisant trois différentes combinaisons (VF-DDS&WVU-T₀, FF-DDS&WVU-T₀ et FF-DDS&WVU-T_s) est présentée dans la Figure 4-11. Il est remarquable que seulement 26% des slices sont utilisés pour l'implantation du réseau ADALINE avec les structures VF-DDS et WVU-T₀ pour l'estimation de deux canaux simultanément en analysant 50 harmoniques. Pour réaliser cette même analyse sur les deux canaux avec les structures FF-DDS et WVU-T_s un 75% des slices sont requis.

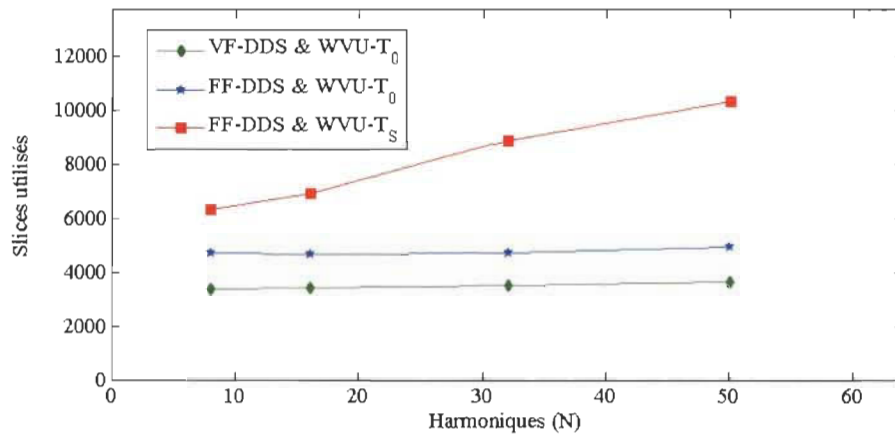


Figure 4-11 Slices utilisés en fonction du nombre d'harmoniques pour l'implantation des structures VF-DDS et FF-DDS avec WVU-T_s et WVU-T₀ dans le circuit Xilinx xc2vp30-7ff896.

4.3 Génération des signaux orthogonaux pour la synchronisation des onduleurs monophasés connectés au réseau public

La génération des signaux orthogonaux sinus et cosinus est essentielle pour contrôler la puissance de sortie d'une interface de puissance, ces signaux orthogonaux permettant de générer le signal de tension ou de courant à être employé pour la génération des signaux de contrôle des interrupteurs du pont à travers des techniques de modulation par largeur d'impulsion MLI (PWM – *Pulse Width Modulation*).

Tel que mentionné dans la section 2, les méthodes les plus utilisées pour réaliser la synchronisation des onduleurs connectés au réseau sont basées sur les schémas de boucles à verrouillage de phase (PLL- *Phase-Locked Loop*). Ces systèmes ayant de multiples structures et améliorations proposées dans la littérature offrent une bonne solution à la problématique de synchronisation. Cependant, il existe toujours le compromis entre la

rapidité de leur réponse face aux transitoires et leur stabilité. D'autres méthodes proposées offrent des réponses similaires à celles des systèmes avec PLL dans certaines conditions.

L'implantation numérique des PLL dans les systèmes monophasés pose souvent les défis suivants :

- ❖ Extraction de l'information d'amplitude, de fréquence et de phase du signal fondamental dans le plus court délai.
- ❖ Génération du signal fondamental pour fins de synchronisation sans délais par rapport au signal mesuré.
- ❖ Génération du signal orthogonal (signal décalé d'un quart de période par rapport au signal fondamental).

Dans ce sens, il est proposé dans cette thèse, comme une contribution originale, l'utilisation de la structure d'implantation matérielle du réseau ADALINE présentée dans la section 4.2 comme base pour la génération des signaux orthogonaux requis pour la synchronisation et pour le contrôle de puissance du convertisseur connecté au réseau public.

4.3.1 Génération des signaux orthogonaux avec ADALINE à fréquence fixe

Le signal de tension à la charge peut être décrit comme la somme des composantes harmoniques selon l'expression (26).

$$v_{PCC}(t) = V_{PCC0} + \sqrt{2} \sum_{n=1}^{\infty} [V_{PCC A_n} \cos(n\omega t) + V_{PCC B_n} \sin(n\omega t)] \quad [\text{V}] \quad (26)$$

Dans cette expression $V_{PCC A_1}$ et $V_{PCC B_1}$ correspondent aux valeurs efficaces des composantes fondamentales de la tension.

D'autre part, la tension fondamentale estimée avec le réseau ADALINE est obtenue à partir des vecteurs X et W avec l'expression (27).

$$v_{PCC1}(k) = X(0,k) \cdot W(0,k) + X(1,k) \cdot W(1,k) \quad [V] \quad (27)$$

Et sa valeur crête peut être calculée avec l'équation (28)

$$\left| v_{PCC1}(k) \right| = \sqrt{W(0,k)^2 + W(1,k)^2} \quad [V] \quad (28)$$

Alors, il est possible de définir un signal de référence, en phase avec le signal de tension mesurée, à partir du signal de la tension fondamentale estimée. Ce signal ayant une amplitude unitaire peut être utilisé comme premier signal de référence $REF_{sin}(k)$ et peut être exprimé selon (29) et (30).

$$REF_{sin}(k) = \frac{v_{PCC1}(k)}{\left| v_{PCC1}(k) \right|} \quad (29)$$

$$REF_{sin}(k) = \frac{X(1,k) \cdot W(1,k) + X(0,k) \cdot W(0,k)}{\sqrt{W(0,k)^2 + W(1,k)^2}} \quad (30)$$

Le deuxième signal de référence $REF_{cos}(k)$ peut être obtenu directement des vecteurs X et W selon (31).

$$REF_{cos}(k) = \frac{X(1,k) \cdot W(0,k) - X(0,k) \cdot W(1,k)}{\sqrt{W(0,k)^2 + W(1,k)^2}} \quad (31)$$

En fait, ce signal est obtenu de la même manière que le premier signal tout en considérant que ce deuxième signal a la même caractéristique d'amplitude mais une différence d'angle de phase de 90 degrés, ce qui correspond à un signal en quadrature avec le signal mesuré.

La figure 4-12 montre la représentation vectorielle des signaux en quadrature pour un signal mesuré avec un angle de phase de 60 degrés.

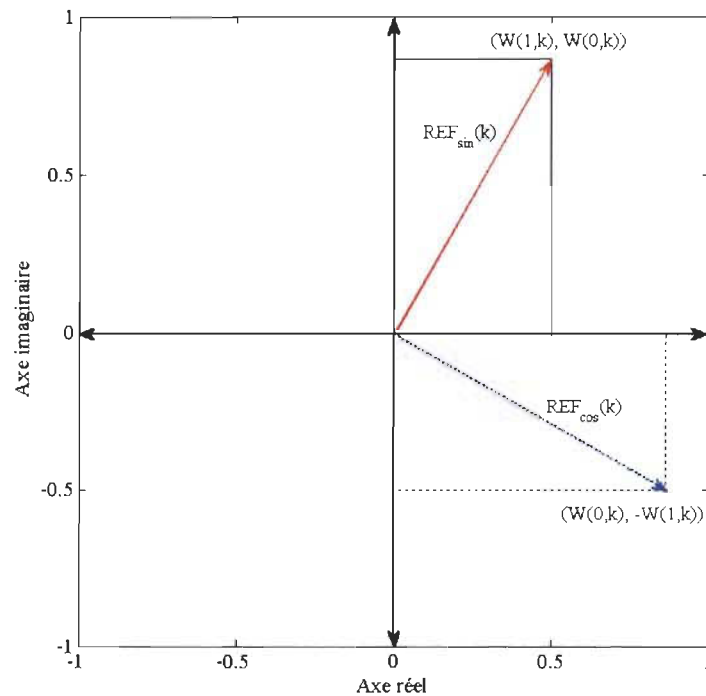


Figure 4-12 Représentation vectorielle des signaux en quadrature.

Les principaux avantages de cette nouvelle méthode de génération des signaux orthogonaux, proposée dans cette thèse, par rapport aux méthodes classiques sont les suivants :

- ❖ Il n'y a aucun délai introduit par le processus de génération de la composante orthogonale.
- ❖ Les deux composants orthogonaux ont les mêmes caractéristiques sauf la différence de phase.

- ❖ Le processus de génération du deuxième signal ne requiert que deux produits (multiplieurs) et une différence (additionneur).

La figure 4-13 montre le schéma blocs de la structure proposée pour la génération des signaux orthogonaux avec ADALINE à fréquence fixe.

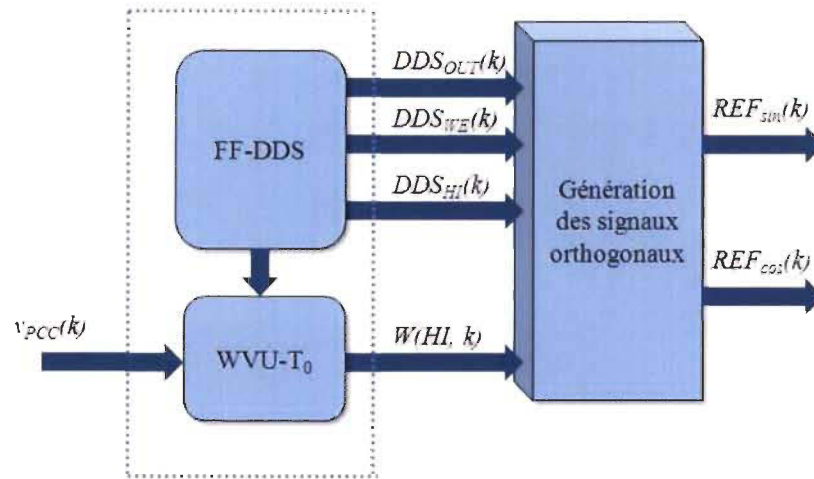


Figure 4-13 Diagramme simplifié de la structure proposée pour la génération des signaux orthogonaux avec la configuration du réseau ADALINE FF-DDS&WVU-T₀.

4.3.2 Génération des signaux orthogonaux avec ADALINE à fréquence variable

Dans le but de faire une poursuite de fréquence et une estimation plus exacte du contenu harmonique, deux structures d'implantation du réseau ADALINE pour la génération des signaux orthogonaux sont proposées.

Il faut souligner que le processus de génération des signaux orthogonaux avec ADALINE est réalisé de la même manière pour les schémas à fréquence fixe et à fréquence variable. C'est à partir de l'information des vecteur X et W suivant les équations (30) et (31).

Structure basée sur réseau ADALINE VF-DDS&WVU-T₀ avec rétroaction de fréquence : la première structure utilise un bloc additionnel pour réaliser le calcul de la fréquence moyenne des signaux orthogonaux générés. Cette information est utilisée dans un schéma de rétroaction comme entrée du bloc VF-DDS. La figure 4-14 montre un diagramme simplifié de cette première structure à fréquence variable.

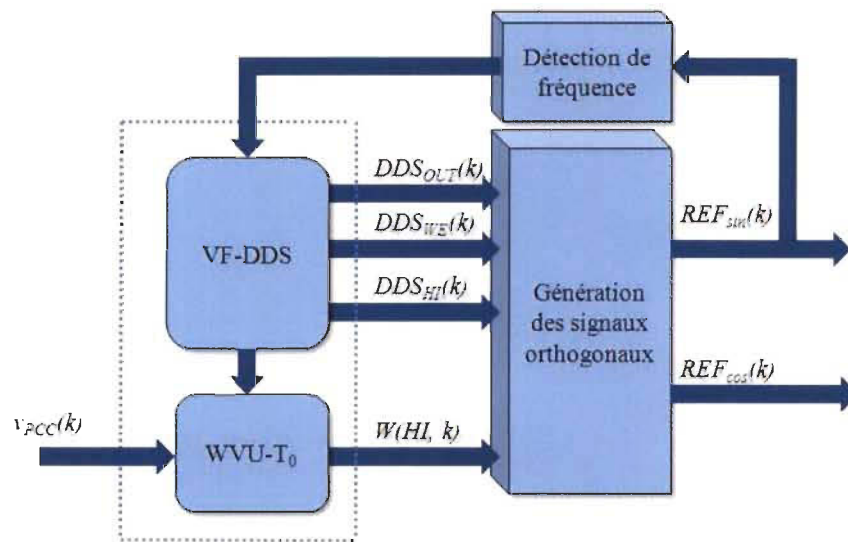


Figure 4-14 Diagramme simplifié de la structure proposée pour la génération des signaux orthogonaux avec la configuration du réseau ADALINE VF-DDS&WVU-T₀ avec rétroaction de fréquence.

Le calcul de la période moyenne est implémenté avec détecteur de passage par zéro, compteur binaire et registres à décalage tel que montré par la figure 4-15. L'implantation du bloc de calcul de moyenne est réalisée en gardant le même principe de moyenne mobile utilisé dans le chapitre 3 (Figure 3-26). La fréquence moyenne est calculée par inversion à partir de la période obtenue.

rétroaction pour l'ajustement de la fréquence du bloc OSG-SOGI et pour mettre à jour la fréquence du réseau ADALINE.

Même si le bloc OSG-SOGI permet de générer les signaux orthogonaux, les signaux orthogonaux utilisés pour le contrôle sont ceux générés à travers le bloc ADALINE. Le bloc OSG-SOGI permet dans cette structure d'accélérer la convergence de poursuite de fréquence. La Figure 4-17 montre le schéma bloc de l'implantation de cette deuxième structure proposée.

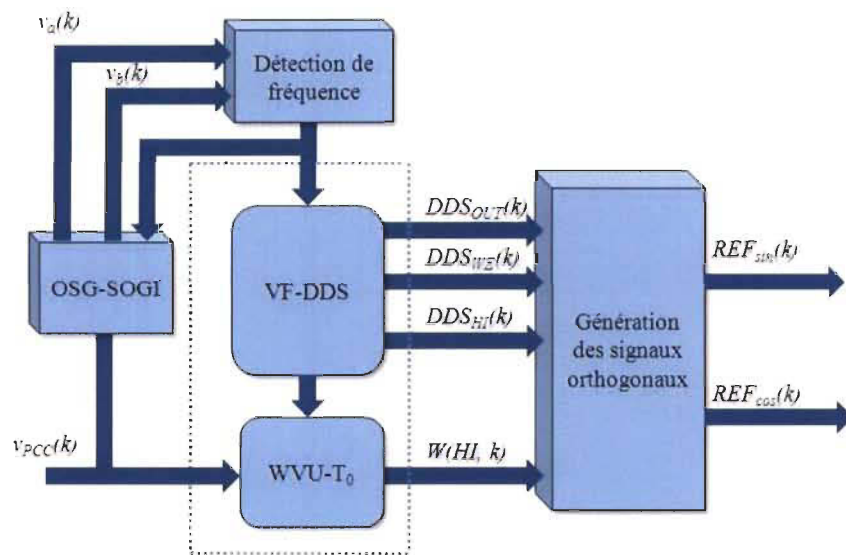


Figure 4-17 Diagramme simplifié de la structure proposée pour la génération des signaux orthogonaux avec la configuration du réseau ADALINE VF-DDS&WVU-T₀ avec OSG-SOGI auxiliaire.

L'implantation numérique du bloc OSG-SOGI est réalisée en utilisant l'intégrateur Tustin et en ajoutant un filtre passe-bas afin d'améliorer la qualité du signal en quadrature qui est normalement affectée par la présence de bruit et par la présence d'une composante continue dans le signal mesuré [54], [55], [56].

La Figure 4-18 montre la structure utilisée pour l'implantation du bloc OSG-SOGI et pour l'intégrateur Tustin. La constante K_1 est établie selon référence [57] pour obtenir un bon compromis entre la rapidité de la réponse (autour de 3 cycles électriques), le rejet du bruit et le dépassement dans l'estimation du signal fondamental. Le filtre passe-bas (LPF-Low Pass Filter) a été ajouté tel que proposé dans la référence [55].

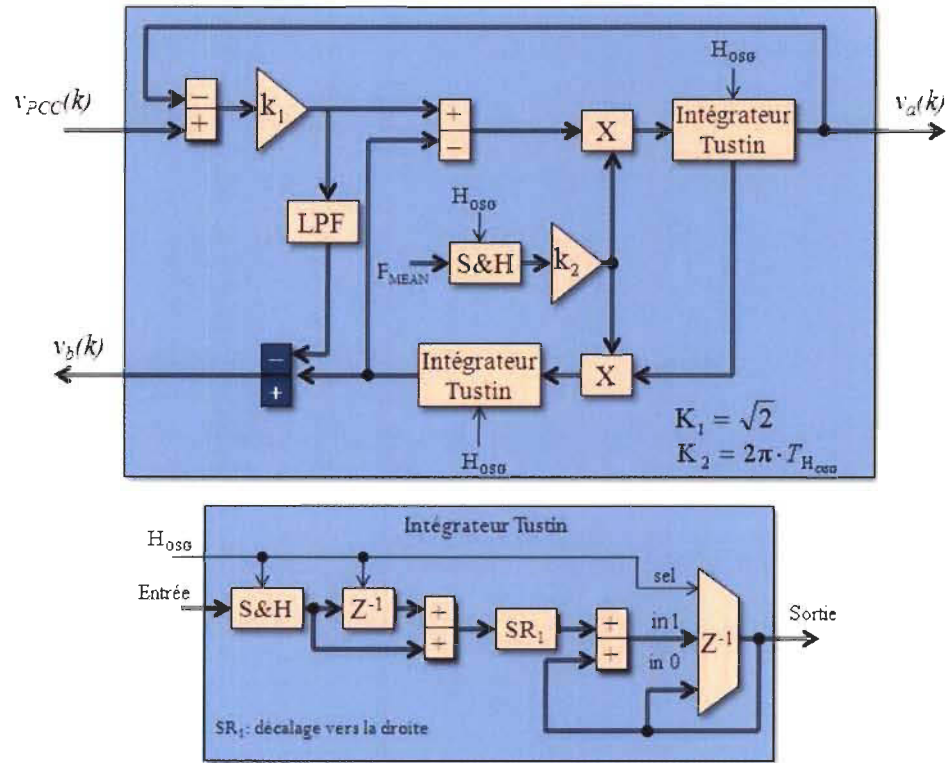


Figure 4-18 Diagramme d'implantation du bloc OSG-SOGI auxiliaire [55].

H_{OSG} et $T_{H_{OSG}}$ sont respectivement le signal et la période du signal d'horloge du bloc OSG-SOGI.

4.3.3 Implantation et résultats de simulation de la génération des signaux orthogonaux

Les trois schémas de génération des signaux de synchronisation ont été implantés avec « *System Generator* » et compilés pour le circuit FPGA Xilinx xc2vp30-7ff896. Les résultats du coût d'implantation en slices sont présentés dans la Figure 4-19.

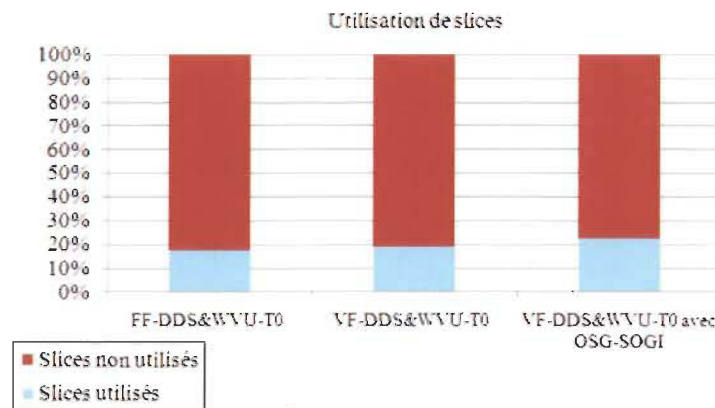


Figure 4-19 Utilisation de slices pour l'implantation des différentes structures de génération des signaux de synchronisation dans le circuit FPGA Xilinx xc2vp30-7ff896.

Ces résultats de compilation correspondent aux conditions suivantes :

- Nombre d'harmoniques analysés : 32
- Résolution et période d'échantillonnage des signaux : 12bits/10 μ s
- Résolution de multiplieurs entrée/sortie : 18bits/35bits
- Taux d'échantillonnage du VF-DDS : 1 μ s
- Taux d'échantillonnage du bloc OSG-SOGI: 10 μ s
- Horloge circuit FPGA : 10ns

Des résultats obtenus on observe que le coût d'implantation est très similaire dans les trois cas et que la structure avec OSG-SOGI est évidemment la plus coûteuse étant donné qu'elle comporte une complexité majeure.

Afin de tester la performance des méthodes par simulation, un signal type et une séquence de variations des caractéristiques du signal mesuré ont été définis.

Le signal type est défini selon l'équation (32) dans le but de reproduire le comportement typique des signaux de tension dans un réseau de basse tension.

$$\begin{aligned}
 v(t) = V \sin(2\pi ft + \theta) &+ 0.009V \sin(6\pi ft + \theta) \\
 &+ 0.017V \sin(10\pi ft + \theta) \\
 &+ 0.016V \sin(14\pi ft + \theta) \\
 &+ 0.0064V \sin(22\pi ft + \theta) \\
 &+ 0.0028V \sin(26\pi ft + \theta)
 \end{aligned} \tag{32}$$

Les séquences des variations de niveau, de fréquence et d'angle de phase du signal de test sont définies dans le tableau 9. Les trois schémas de synchronisation ont été simulés simultanément avec deux structures de PLL classique ajustées pour donner une réponse modérée et une réponse rapide afin de comparer leur performance.

Tableau 9 Séquence de variations du signal de test pour la validation par simulation des structures de génération des signaux orthogonaux.

Variable	Intervalle de temps				
	0-0.3s	0.3-0.6s	0.6-0.9s	0.9-1.2s	1.2-1.5s
V	120	120	115	118	123
F	60	60.4	60.4	59.45	60
θ	45	45	45	30	30

Les figures 4-20 à 4-24 montrent les résultats de simulation pour le début de chaque intervalle défini au tableau 9. Les trajectoires des figures correspondent au logarithme en base 10 (\log_{10}) de l'erreur quadratique (e^2) résultant de comparer le signal théorique de synchronisation et le signal généré par la méthode de synchronisation. Le signal théorique

de synchronisation est défini comme la composante fondamentale du signal de tension divisé par son amplitude.

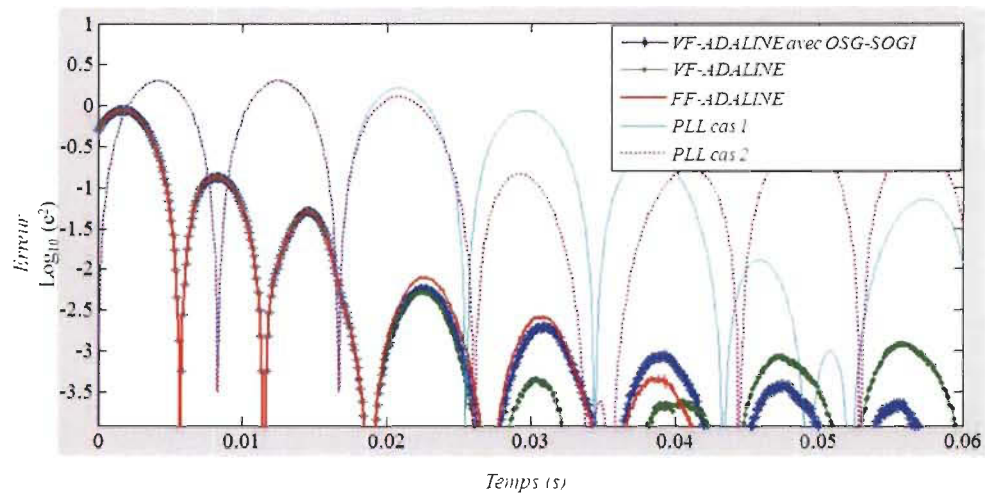


Figure 4-20 Résultats de simulation de la réponse au démarrage de l'estimation. Tension efficace 120V, fréquence 60Hz, angle de phase 45°. (Début de l'intervalle 0 à 0.3s).

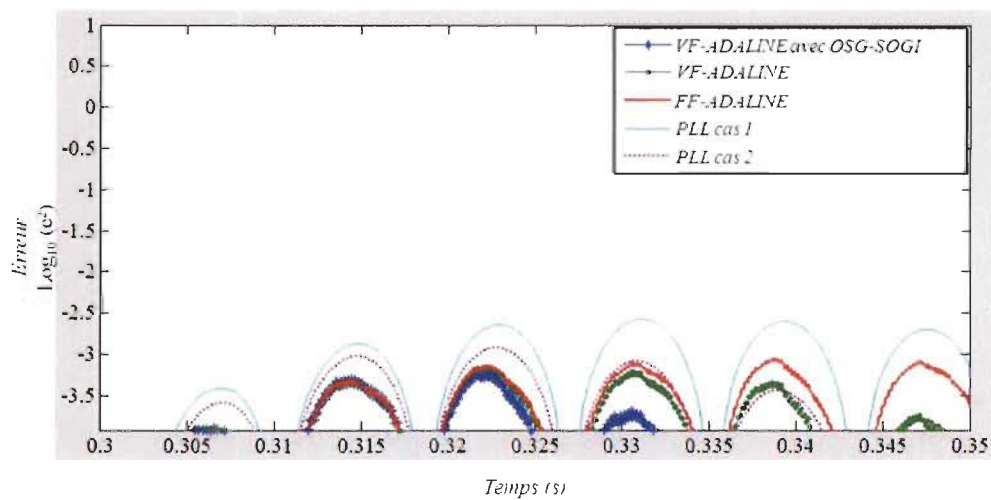


Figure 4-21 Résultats de simulation de la réponse à une variation de fréquence de 60Hz à 60.4Hz. Tension efficace 120V, angle de phase 45°. (Début de l'intervalle 0.3 à 0.6s).

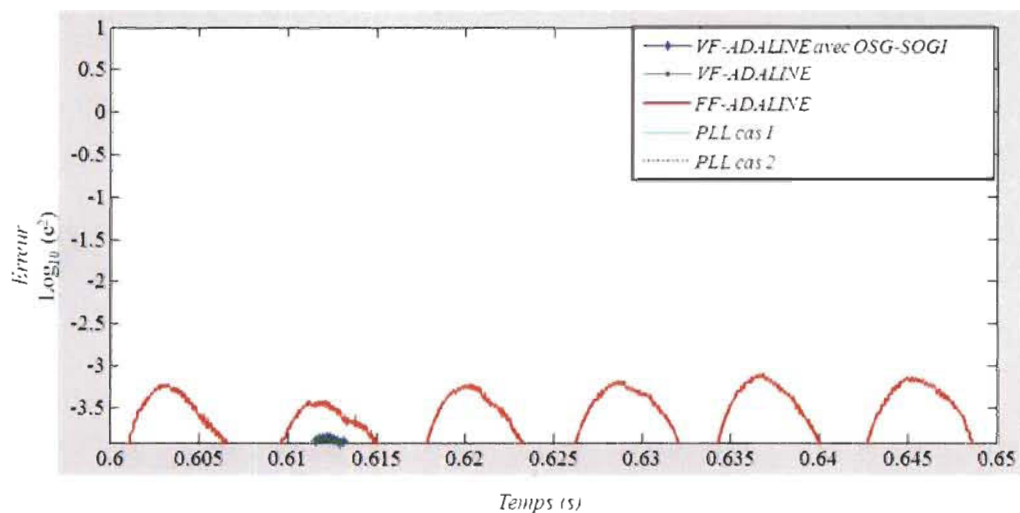


Figure 4-22 Résultats de simulation de la réponse face à une variation de l'amplitude du signal de tension, la tension varie de 120V à 115V efficaces. Fréquence 60.4Hz, angle de phase 45°. (Début de l'intervalle 0.6 à 0.9s).

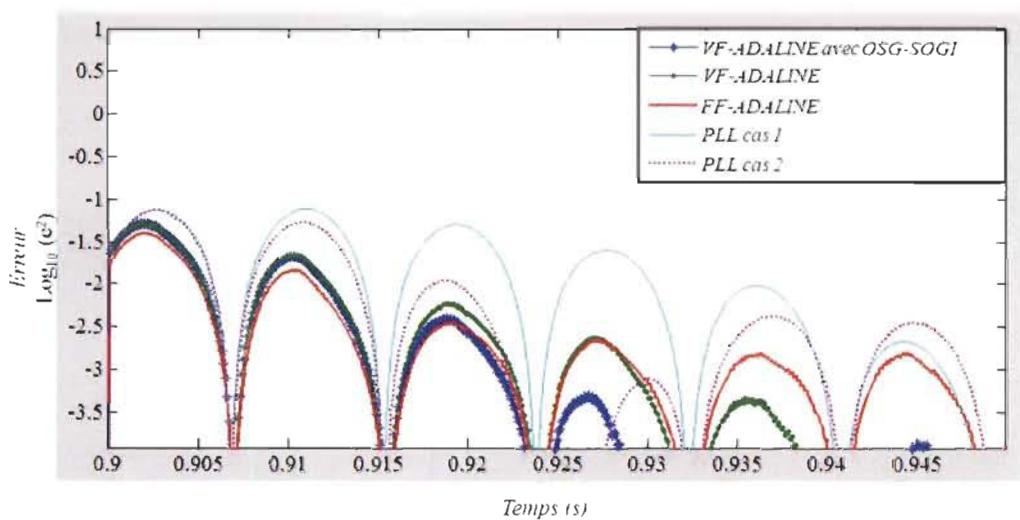


Figure 4-23 Résultats de simulation de la réponse face à une variation simultanée de l'amplitude, de l'angle de phase et de la fréquence du signal de tension. La tension varie de 115V à 118V efficaces, l'angle de 45° à 30° et la fréquence varie de 60.4Hz à 59.45Hz. (Début de l'intervalle 0.9 à 1.2s).

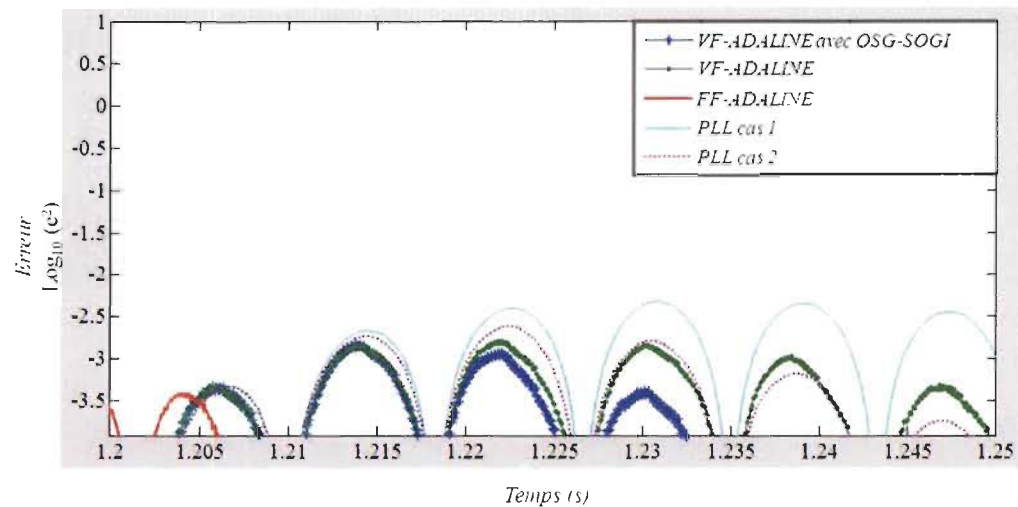


Figure 4-24 Résultats de simulation de la réponse face à une variation simultanée de l'amplitude et de la fréquence du signal de tension. La tension varie de 118V à 123V efficaces, et la fréquence varie de 59.45Hz à 60Hz. Angle de phase 30°. (Début de l'intervalle 1.2 à 1.5s).

La figure 4-25 montre les premiers cycles des signaux générés par les méthodes proposées et le signal normalisé de tension de test.

Des résultats de simulation obtenus il est possible de tirer les conclusions et observations suivantes :

- ❖ La réponse des PLL est affectée principalement par les variations de l'angle de phase et de la fréquence du signal de tension.
- ❖ Les trois méthodes de génération des signaux orthogonaux offrent une meilleure réponse que la méthode traditionnelle de synchronisation basée sur le PLL.
- ❖ Des trois méthodes proposées, celle qui utilise ADALINE à fréquence variable avec OSG-SOGI auxiliaire permet d'obtenir une meilleure réponse face aux transitoires.

- ❖ Lorsque le signal de tension a une fréquence près de 60Hz, la méthode à fréquence fixe offre les meilleurs résultats.

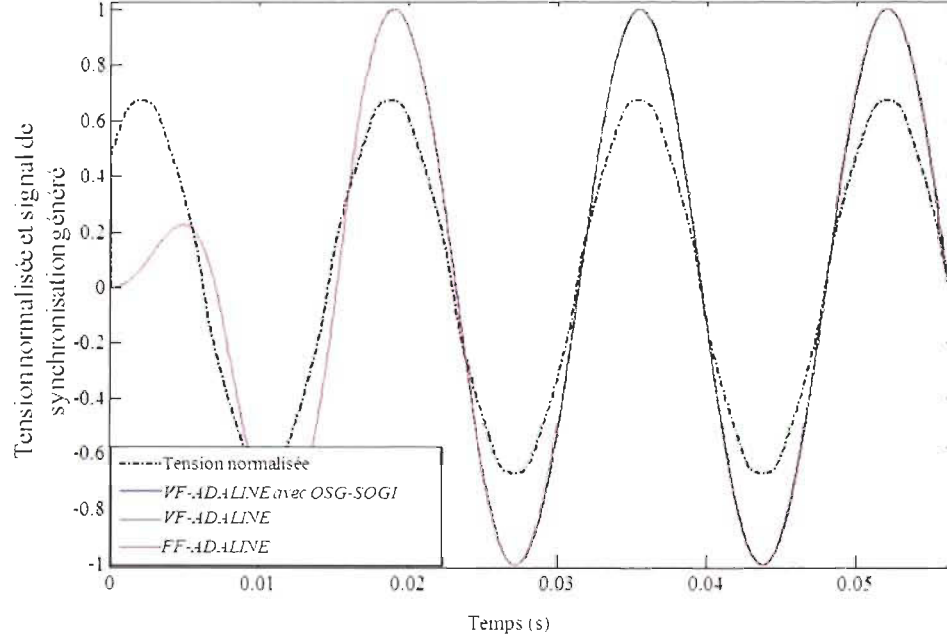


Figure 4-25 Résultats de simulation des trajectoires des signaux générés et de signal de tension au démarrage de l'estimation. (Début de l'intervalle 0 à 0.3s).

4.4 Contrôle de puissance du convertisseur

Le signal de consigne de courant de sortie de l'onduleur peut être calculé à partir des signaux orthogonaux et des consignes de puissance en utilisant l'expression (33).

$$i_{VSI1ref}(k) = \frac{2p_{1ref}}{|v_{PCC1}|} REF_{\sin}(k) + \left(\frac{-2q_{1ref}}{|v_{PCC1}|} + \omega C_0 |v_{PCC1}| \right) REF_{\cos}(k) \quad [A] \quad (33)$$

où p_{lref} et q_{lref} sont les consignes de puissance active et réactive respectivement du convertisseur, C_0 est la capacité du filtre de sortie de l'onduleur et $|v_{PCC1}|$ est l'amplitude fondamentale du signal de tension du réseau.

La Figure 4-26 montre un schéma bloc simplifié de la structure proposée pour le contrôle de puissance du convertisseur.

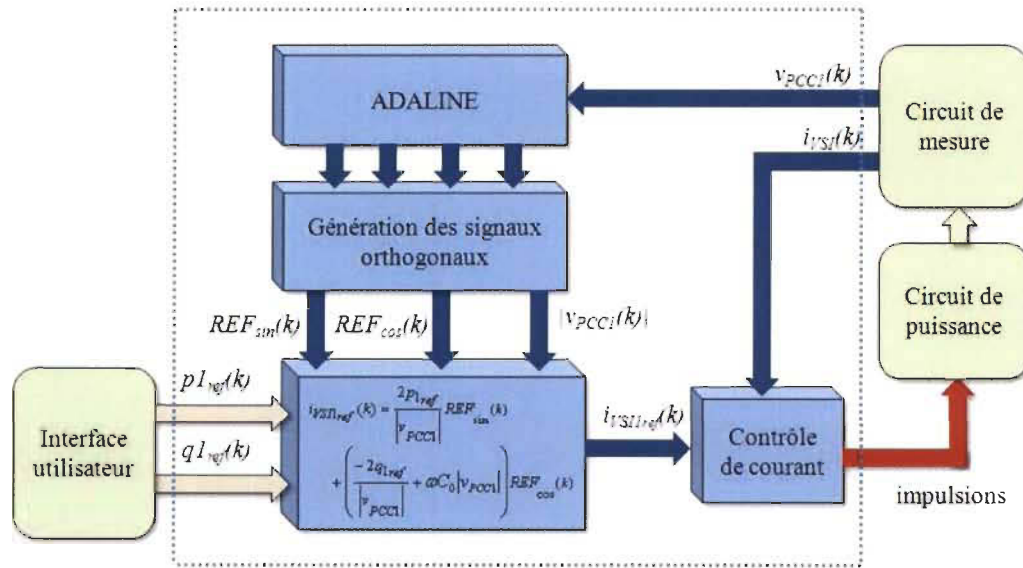


Figure 4-26 Diagramme simplifié du contrôle de puissance du convertisseur.

Le diagramme présenté par la Figure 4-26 ne fait pas référence à une structure de génération des signaux de référence en particulier et il peut être implanté avec ADALINE à fréquence fixe ou avec ADALINE à fréquence variable, avec ou sans OSG-SOGI auxiliaire. Même si différents schémas d'implantation du réseau ADALINE pour la génération des signaux de synchronisation sont considérés, le principe de fonctionnement du contrôle de puissance ne change pas.

Le contrôle de courant est implanté avec la technique de modulation par hystérésis classique, mais il peut être implanté avec des techniques plus avancées.

4.5 Analyse de puissance et de la qualité de l'onde

L'analyse de la puissance et de la qualité de l'onde peut être réalisée à partir de l'information des vecteurs W correspondant aux signaux de la tension du réseau mesurée et du courant de sortie du convertisseur appelés ci-après W_{TENS} et W_{COUR} respectivement.

Les puissances fondamentales active et réactive du convertisseur à l'instant k ($p_{l_{vSI}}(k)$ et $q_{l_{vSI}}(k)$) peuvent être calculées à partir des premiers coefficients des vecteurs W selon l'expression (34).

$$\begin{aligned} p_{l_{vSI}}(k) &= \frac{1}{2}(W_{TENS}(1,k) \cdot W_{COUR}(1,k) + W_{TENS}(0,k) \cdot W_{COUR}(0,k)) \\ q_{l_{vSI}}(k) &= \frac{1}{2}(W_{TENS}(1,k) \cdot W_{COUR}(0,k) - W_{TENS}(0,k) \cdot W_{COUR}(1,k)) \end{aligned} \quad (34)$$

Il est bien de se rappeler que les coefficients correspondants aux composants sinus sont ceux dont l'indice harmonique est $HI=0$ et les coefficients correspondant aux composants cosinus sont ceux dont l'indice harmonique est $HI=1$. Dans (34) la puissance active est calculée à partir de la sommation des produits des coefficients des signaux de courant et de tension qui sont en phase, et la puissance réactive à partir de la sommation des produits des coefficients des signaux de courant et de tension qui sont en quadrature.

Les taux de distorsion harmonique de tension et de courant, $TDH_{TENS}(k)$ et $TDH_{COUR}(k)$ respectivement, peuvent être aussi calculés à partir de l'information des vecteurs W_{TENS} et W_{COUR} selon les expressions (35) et (36).

$$TDH_{TENS}(k) = \frac{\sqrt{\sum_{h=2}^{2N-1} \{W_{TENS}(h,k)\}^2}}{\sqrt{\sum_{h=0}^1 \{W_{TENS}(h,k)\}^2}} \quad (35)$$

$$TDH_{COUR}(k) = \frac{\sqrt{\sum_{h=2}^{2N-1} \{W_{COUR}(h,k)\}^2}}{\sqrt{\sum_{h=0}^1 \{W_{COUR}(h,k)\}^2}} \quad (36)$$

D'autres indices de qualité dérivés de l'information détaillée des harmoniques de courant et de tension peuvent être calculés. À cet effet, l'information des harmoniques de tension et de courant est envoyée via le lien JTAG vers l'interface utilisateur dans le but de réaliser les analyses nécessaires.

4.6 Résultats de simulation du schéma de contrôle de puissance

Dans le but de vérifier par simulation le fonctionnement du système proposé intégrant l'estimation des signaux de tension et de courant, de même que la génération des signaux de synchronisation et contrôle de la puissance du convertisseur, le schéma de contrôle présenté dans la Figure 4-26 a été implanté sous « *Xilinx/System Generator* » et MATLAB/Simulink.

Le circuit électrique incluant la source à courant continu et le convertisseur a été implanté sous SimPowerSystems.

Les Figures 4-27 à 4-30 montrent les résultats de simulation de l'opération du convertisseur connecté au réseau utilisant le schéma de contrôle proposé avec les caractéristiques suivantes :

Structure de synchronisation VF-ADALINE avec OSG-SOGI auxiliaire.

Nombre d'harmoniques analysés : 16

Résolution et période d'échantillonnage des signaux : 12bits/10 μ s

Résolution de multiplieurs entrée/sortie : 18bits/35bits

Taux d'échantillonnage du VF-DDS : 1 μ s

Taux d'échantillonnage du bloc OSG-SOGI: 10 μ s

Horloge circuit FPGA : 10ns

Contrôle de courant de l'onduleur par hystérésis classique.

Bande d'hystérésis : ± 250 mA.

Temps mort entre impulsions: 4 μ s.

Circuit de puissance.

Tension bus à courant continu : 195V.

Onduleur de tension en pont monophasé avec IGBT et diode de roue libre.

Filtre de sortie LC : 17mH, 1 μ F.

Puissance absorbée par la charge : $p=900$ W.

Source principale : 120V/60Hz.

La Figure 4-27 montre les trajectoires de tension mesurée, estimée et fondamentale pendant 3 cycles électriques. Un agrandissement des courbes est présenté autour de $t=170$ ms.

La Figure 4-28 montre les résultats de simulation correspondant aux trajectoires de courant de sortie de l'onduleur mesuré et estimé, du courant tiré par la charge et du courant du réseau pendant l'opération de l'onduleur sous différentes conditions de puissance de sortie ($pI_{ref} = 500, 700$ et 900 W). La Figure 4-29 montre les trajectoires de courant pendant 3 cycles électriques lorsque l'onduleur fournit une puissance de 500W. La Figure 4-30 montre en détail les résultats d'estimation de courant de sortie de l'onduleur. Finalement, la Figure 4-31 montre les résultats concernant l'estimation de puissance active et réactive fournies par l'onduleur.

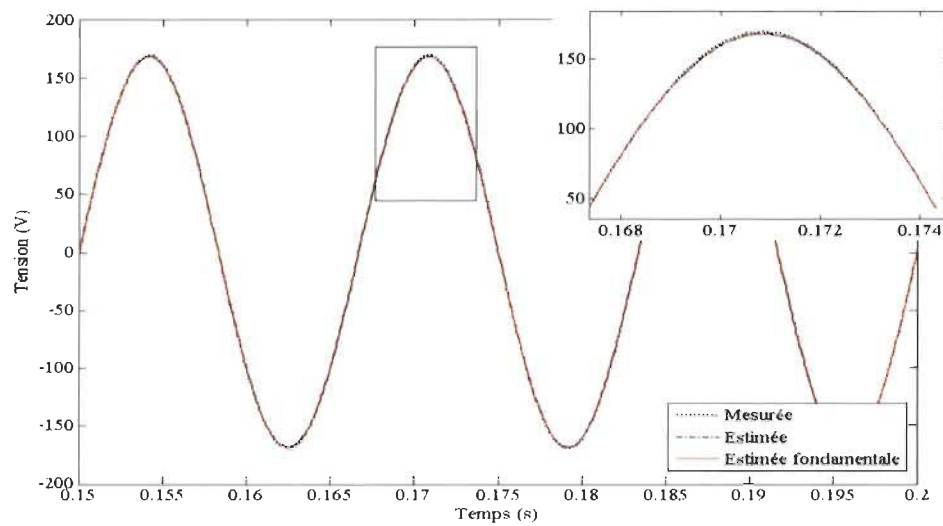


Figure 4-27 Résultats de simulation opération onduleur de tension connecté au réseau. Trajectoires de tension pendant 3 cycles et autour de $t=170\text{ms}$.

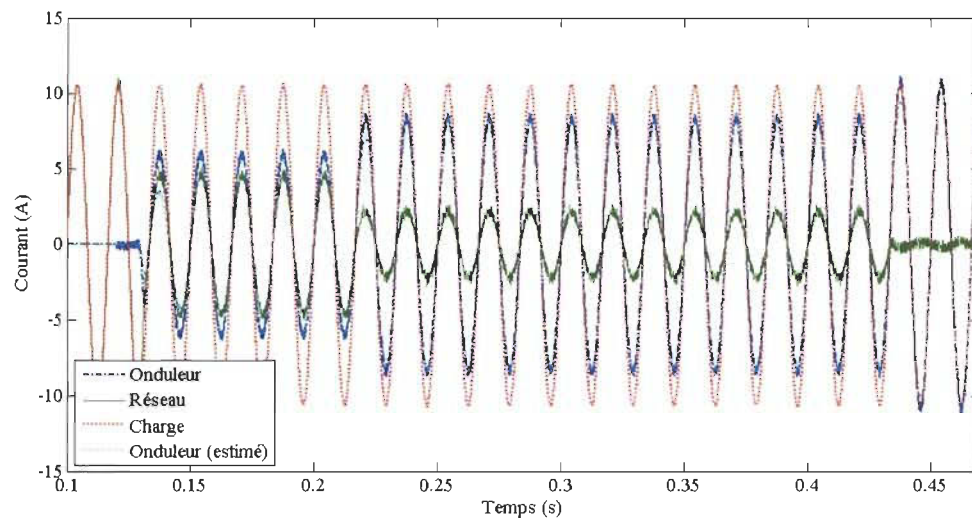


Figure 4-28 Résultats de simulation opération onduleur de tension connecté au réseau. Trajectoires de courant pour différentes conditions de puissance de sortie de l'onduleur ($p_{l_{ref}} = 500, 700$ et 900W).

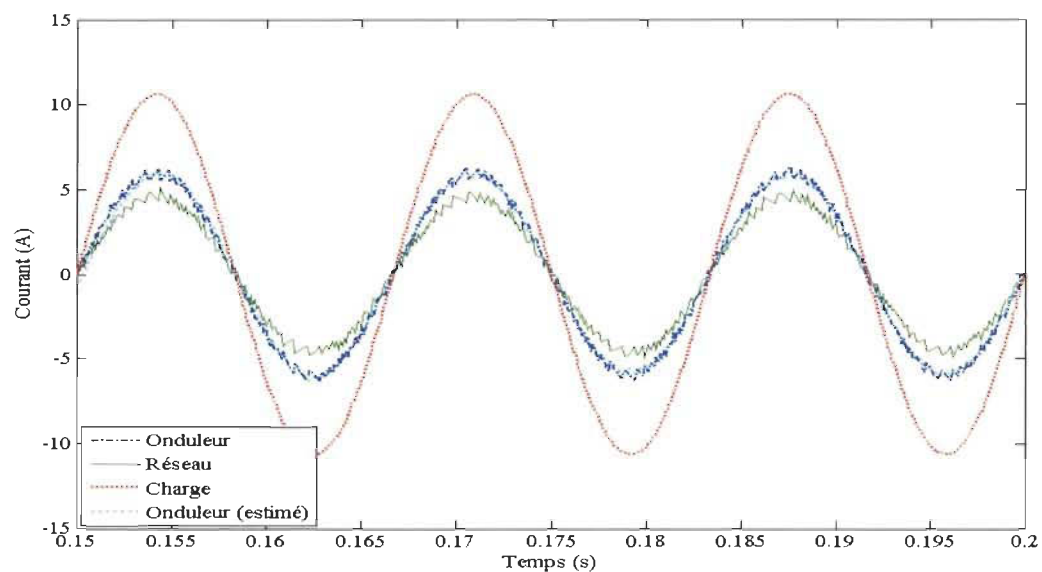


Figure 4-29 Résultats de simulation opération onduleur de tension connecté au réseau. Trajectoires de courant pendant 3 cycles électriques lorsque la puissance de consigne est $pI_{ref}=500W$.

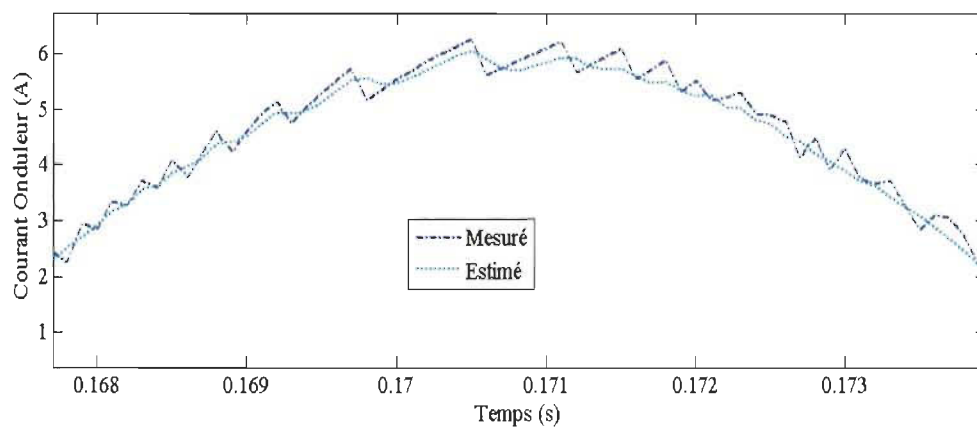


Figure 4-30 Résultats de simulation opération onduleur de tension connecté au réseau. Détail de l'estimation de courant de sortie de l'onduleur lorsque la puissance de consigne est $pI_{ref}=500W$.

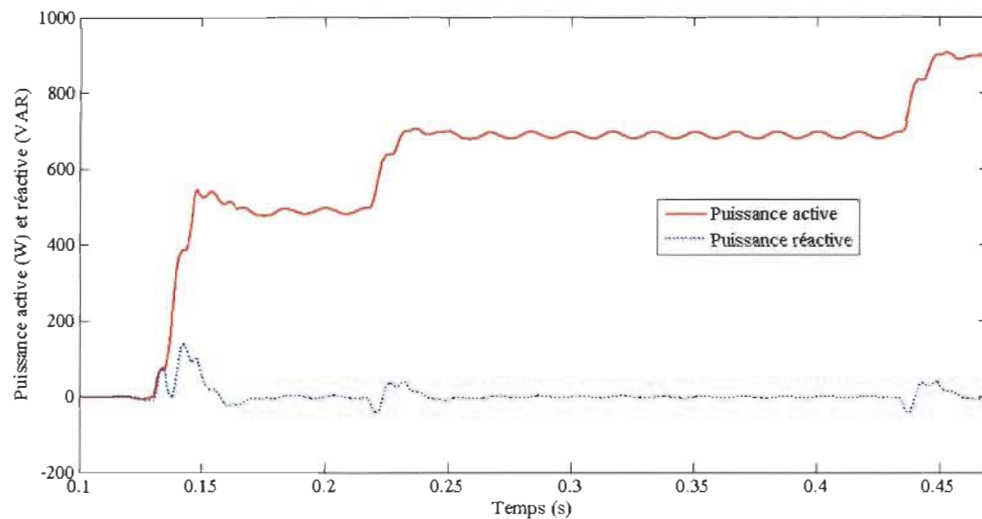


Figure 4-31 Résultats de simulation opération onduleur de tension connecté au réseau. Puissance estimée.

Des résultats obtenus il est possible de tirer les conclusions et observations suivantes :

- ❖ Les résultats concernant l'estimation des signaux de tension et de courant sont très satisfaisants. Plus particulièrement, la détection des signaux de courant avec contenu harmonique de haute fréquence produit par les paramètres de la technique de modulation implantée est réalisée correctement;
- ❖ La méthode proposée est avantageuse car elle permet de faire une décomposition des signaux de tension et courant dans leurs composantes harmoniques et à la fois de gérer le fonctionnement de l'onduleur de tension connecté au réseau public;
- ❖ Les résultats obtenus démontrent la validité des propositions pour la synchronisation, le contrôle et l'analyse de puissance des onduleurs de tension.

4.7 Conclusion

Dans ce chapitre, le développement d'un système de contrôle et d'analyse de puissance basé sur l'implantation matérielle du réseau ADALINE a été présenté. Différentes possibilités d'implantation ont été proposées et analysées du point de vue du coût de l'implantation et des résultats préliminaires de simulation. Ces propositions comportent principalement :

- ❖ la génération des signaux harmoniques avec différentes structures d'implantation matérielle des DDS;
- ❖ l'utilisation de schémas d'implantation matérielle du réseau ADALINE à fréquence fixe et à fréquence variable pour l'identification des composants harmoniques des signaux;
- ❖ la génération des signaux de synchronisation requis pour le contrôle de puissance des onduleurs de tension connectés au réseau public.

La pertinence des méthodes proposées pour la décomposition harmonique des signaux de tension et de courant, pour la synchronisation et pour le contrôle des interfaces d'électronique de puissance utilisées pour la connexion au réseau public des sources de production décentralisée a été démontrée par simulation.

Chapitre 5 - Banc d'essais pour l'émulation des systèmes multisources

Ce chapitre présente une description de la proposition du banc d'essais pour l'émulation des systèmes multisources. Dans cette description, quelques aspects du développement et de son utilisation sont présentés.

5.1 Description générale du banc d'essais

L'idée de développer un banc d'essais est née du besoin de faire une validation expérimentale des algorithmes proposés pour l'analyse de la qualité de l'onde, le contrôle de la puissance et les protections contre-îlotage des unités de production décentralisée interconnectées au réseau public.

Dans ce sens, le banc d'essais doit permettre entre autres de réaliser :

- ❖ Le contrôle de l'opération des unités de production décentralisée à travers des circuits d'électronique de puissance;
- ❖ La modification, l'ajustement de paramètres et la mise à jour des algorithmes proposés ou en développement;
- ❖ L'analyse en temps-réel du comportement du système;
- ❖ Le stockage d'information de l'opération du système et des principales variables et quantités électriques;

- ❖ L'émulation d'une ou de plusieurs unités de production décentralisée et leur système d'interconnexion.

La Figure 5-1 montre le schéma de blocs simplifié du banc d'essais pour l'émulation de systèmes de production décentralisée multisources.

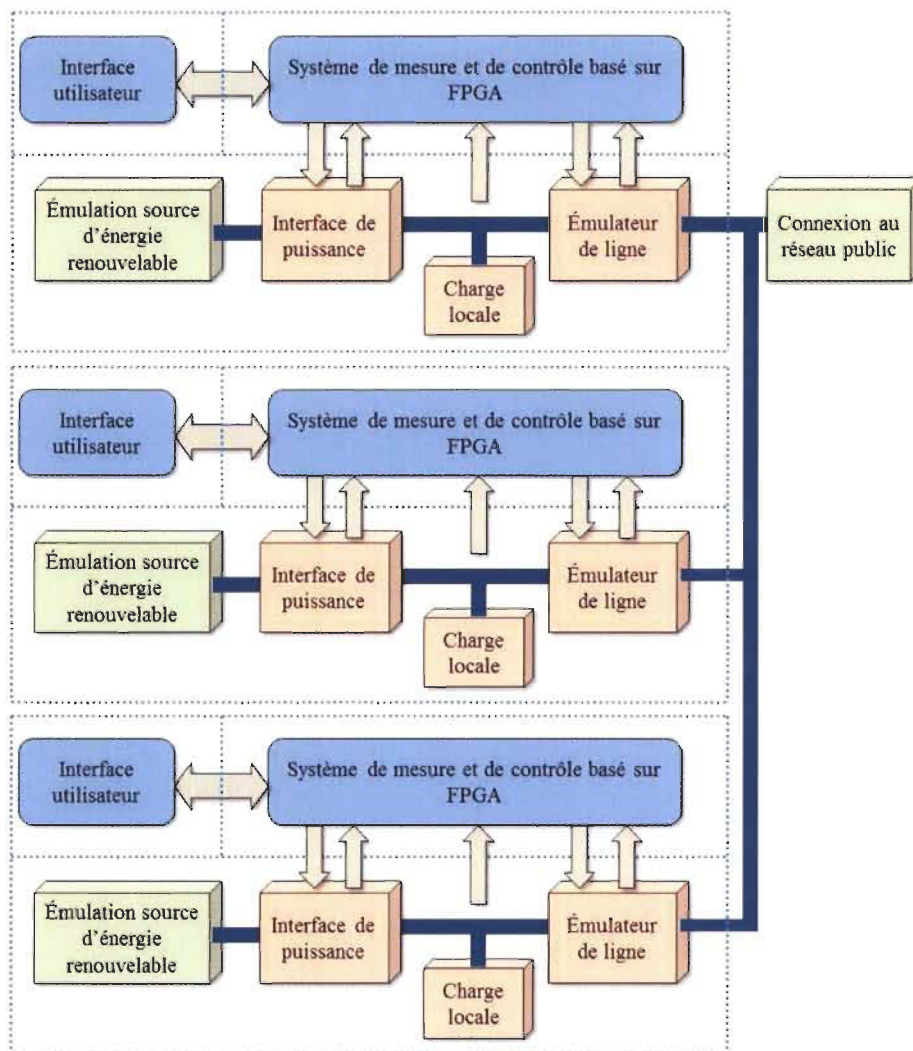


Figure 5-1 Diagramme simplifié du banc d'essais pour l'émulation de systèmes de production décentralisée multisources.

Le schéma de la Figure 5-1 présente trois systèmes d'émulation de production décentralisée. Chaque système inclut les circuits de puissance, mesure et contrôle. Ces trois systèmes peuvent être interconnectés entre eux et avec le réseau public afin de conformer un système multisources avec impédances de ligne et configurations différentes.

Les principaux éléments de chaque système d'émulation de production décentralisée sont :

- Interface de puissance;
- Système d'émulation de source de production décentralisée;
- Charge locale variable;
- Émulateur de ligne électrique;
- Système de mesure et de contrôle basé sur FPGA;
- Interface utilisateur.

5.2 Implantation du banc d'essais

Dans cette section, une description des principaux éléments du banc d'essais et de son implantation est présentée.

D'abord, l'interface de puissance utilisée pour la connexion au réseau public, tel que montré par le schéma de la Figure 5-2, est constituée d'un module de pont triphasé à IGBT avec circuits de pilotage (*driver IC*) et de protection thermique intégrés, des circuits d'isolation galvanique pour sa commande, des condensateurs du circuit auto-élevateur (*bootstrap circuit*) et du filtre de sortie (filtre LC).

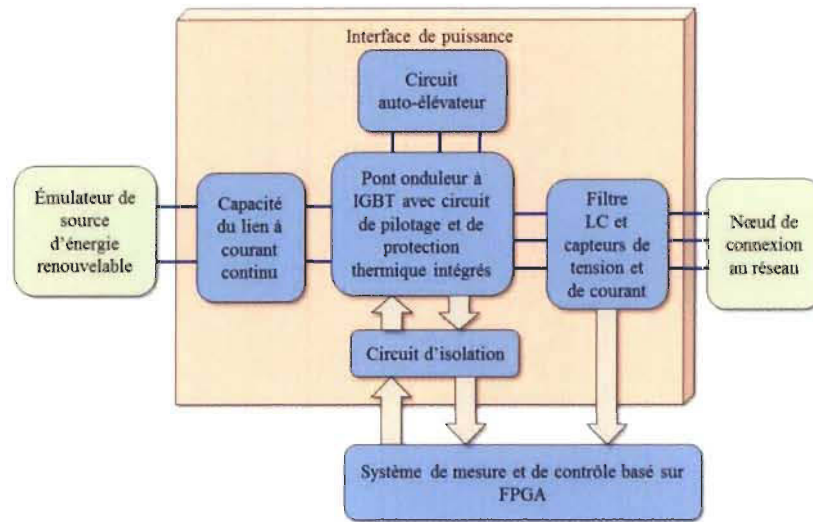


Figure 5-2 Diagramme simplifié de l'interface de puissance.

L'interface de puissance conçue et implantée est montrée par la Figure 5-3. La version de la photo utilise des IGBT à 600V/16A (IRAMX16UP60A), mais elle peut aussi utiliser des ponts à 20A (IRAMX20UP60A) qui ont la même distribution de broches de connexion. Les condensateurs du lien à courant continu (lien c.c.) sont installés sur la même plaquette de circuit imprimé et des condensateurs en polypropylène sont ajoutés en parallèle afin de réduire les effets inductifs du câblage. Des condensateurs en polypropylène sont aussi utilisés pour le circuit auto-élevateur. Les circuits d'isolation utilisent des photocoupleurs (coupleur opto-électronique) à haute vitesse (HCPL2631). Une source locale isolée par transformateur, avec deux sorties à courant continu de 15V et de 5V, est utilisée pour alimenter le circuit d'amorçage du pont onduleur. Les signaux de mesure et de contrôle sont câblés à deux connecteurs (DB9 et DB25) afin de faciliter la connexion au système de mesure et de contrôle.

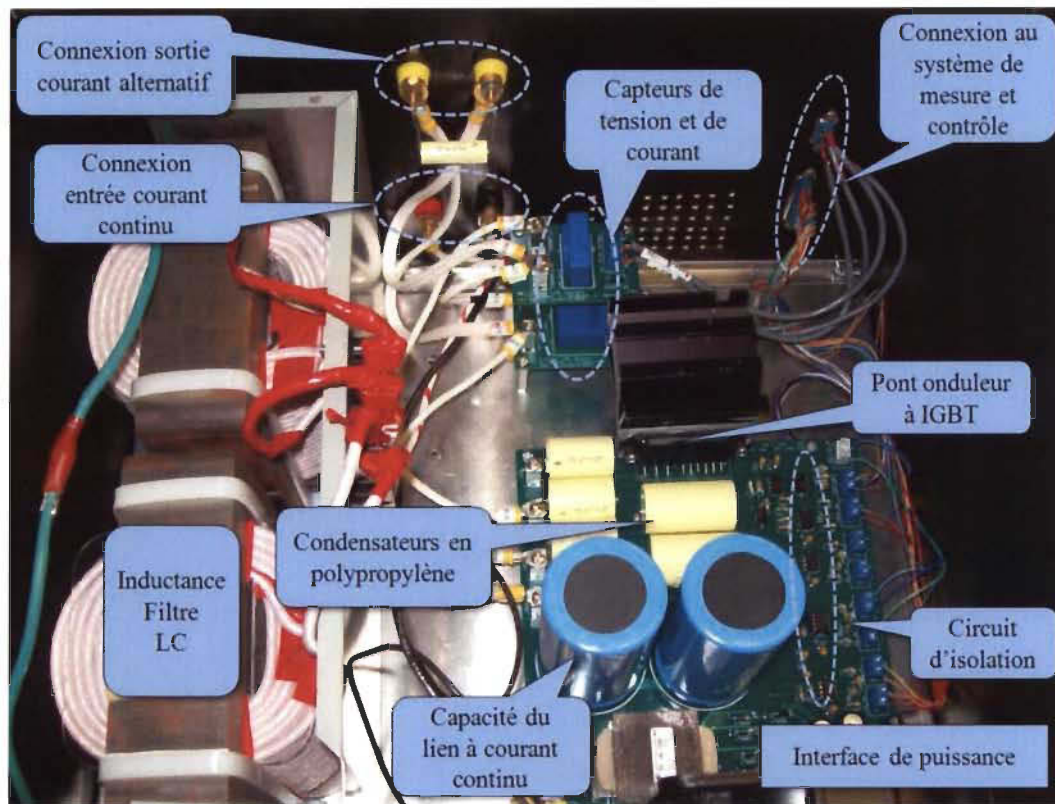


Figure 5-3 Implantation physique de l'interface de puissance.

Afin de réaliser l'émulation des sources de production décentralisée, des sources à courant continu sont utilisées. Les sources dans cette première version du banc d'essais sont des sources alimentées par le réseau public et qui fournissent une tension variable entre 0 et 195V c.c. Un schéma de blocs fonctionnels de la source proposée est présenté dans la Figure 5-4. Un transformateur d'isolation est utilisé afin de séparer la masse de la source c.c. de celle de l'alimentation du système de mesure et de contrôle. Un autotransformateur (120V à 0-140V c.a.) est utilisé pour permettre de varier la tension c.a. à l'entrée du pont redresseur à diodes. La tension de sortie du pont redresseur est filtrée pour obtenir une tension qui peut varier entre 0 et 195V c.c.

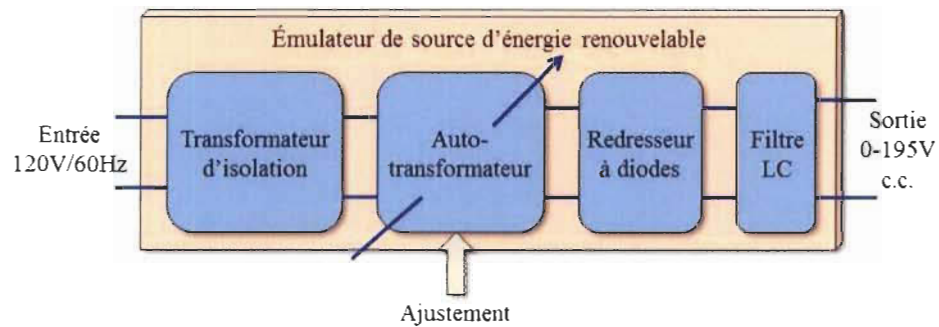


Figure 5-4 Diagramme simplifié de la source de tension continue.

Le système d'émulation de ligne électrique est réalisé avec des inductances et des résistances de puissance en série de manière à reproduire le comportement d'une ligne électrique de basse ou de moyenne tension dont leurs modèles simplifiés sont présentés dans la Figure 5-5.

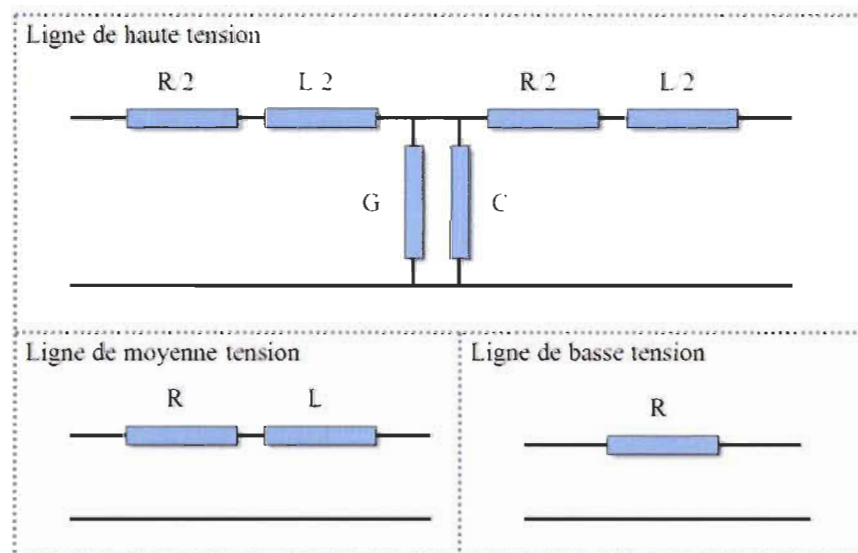


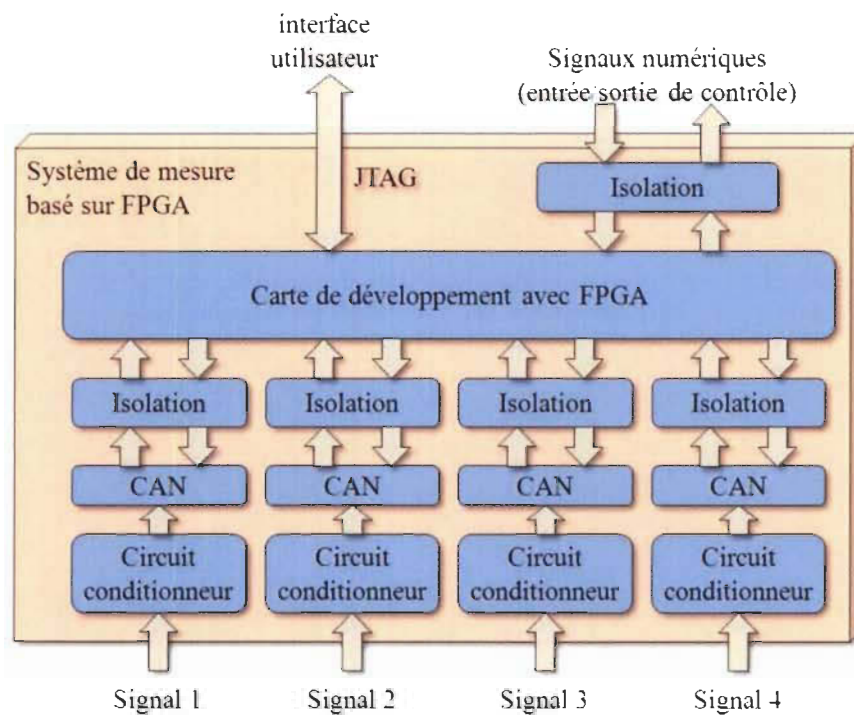
Figure 5-5 Modèles classiques des lignes électriques.

Les circuits d'émulation de ligne électrique ont été calculés pour reproduire en échelle avec une puissance de charge de 1kW le comportement de la tension dans une installation

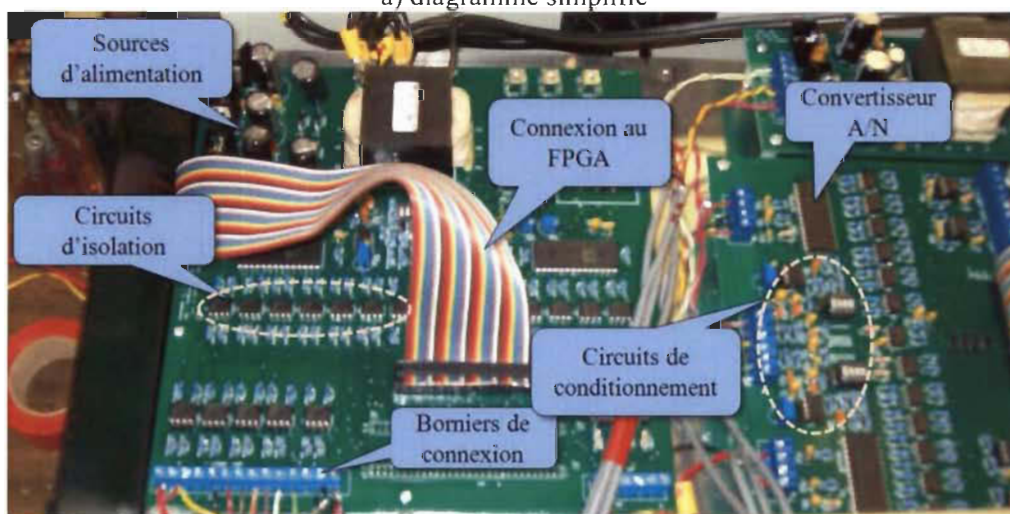
résidentielle à 120V avec une charge de 100A utilisant des conducteurs selon la norme canadienne. Les paramètres de résistance et d'inductance ont été pris directement des fiches techniques des conducteurs émulsés.

Le système de mesure basé sur FPGA présenté dans la Figure 5-6 est constitué principalement :

- ❖ Des circuits de conditionnement de signal utilisés pour permettre le changement d'échelle de mesure et pour l'adaptation des niveaux de tension à l'entrée des circuits de conversion analogique/numérique à $\pm 5V$;
- ❖ Des circuits de conversion analogique/numérique (A/N) utilisés pour réaliser la conversion des signaux analogiques des mesures de tension et de courant à format binaire à 12 bits et pour envoyer cette information au circuit FPGA (chaque circuit de conversion A/N est contrôlé séparément par le circuit FPGA);
- ❖ Des circuits d'isolation pour séparer les circuits de mesure du circuit FPGA afin de protéger ce dernier;
- ❖ Des sources de tension pour alimenter les circuits de conversion, de conditionnement et d'isolation;
- ❖ Carte de développement Xilinx FPGA Virtex-II-Pro avec lien JTAG (*Joint Test Action Group*) [87]. Le lien JTAG permet de faire le routage (programmation) du dispositif FPGA avec les algorithmes proposés, d'envoyer les signaux de consigne et paramètres de fonctionnement et de recevoir de l'information de l'opération et des variables du système.



a) diagramme simplifié



b) Aperçu des circuits implantés

Figure 5-6 Diagramme simplifié et aperçu des circuits implantés du système de mesure basé sur FPGA.

L'interface utilisateur est constituée d'un ordinateur avec Windows XP, des logiciels et outils suivants :

MATLAB Version 7.5 (R2007b)
 Simulink Version 7.0 (R2007b)
 SimPowerSystems Version 4.5 (R2007b)
 Xilinx System Generator Version 10.1.3
 Xilinx Integrated Software Environment (ISE) version 10.1

Les principales fonctions de cette interface utilisateur sont :

- ❖ Implantation, édition et mise à jour du code des algorithmes proposés;
- ❖ Validation par simulation et par co-simulation pas-à-pas et en temps-réel des algorithmes proposés;
- ❖ Affichage en temps-réel des variables du système;
- ❖ Analyse des résultats de simulation et co-simulation.

Un exemple d'interface utilisateur utilisée pour le contrôle d'un onduleur connecté au réseau est présenté dans la Figure 5-7.

Dans cet exemple d'interface les signaux envoyés vers le circuit d'application sont : le mode d'opération de l'onduleur (interconnecté ou déconnecté du réseau), la consigne de puissance active et réactive (pour l'opération en mode interconnecté), la consigne de tension (pour l'opération en déconnecté) et la bande d'hystérésis utilisée pour le contrôle de puissance. D'autre part, l'information des signaux de la tension à la charge (mesurée et estimée), du courant de sortie de l'onduleur (mesuré et estimé), la décomposition harmonique de chaque signal, la fréquence de la tension à la charge, la puissance active et réactive est affichée en temps réel. Cette information est stockée pour des fins d'analyse après les essais.

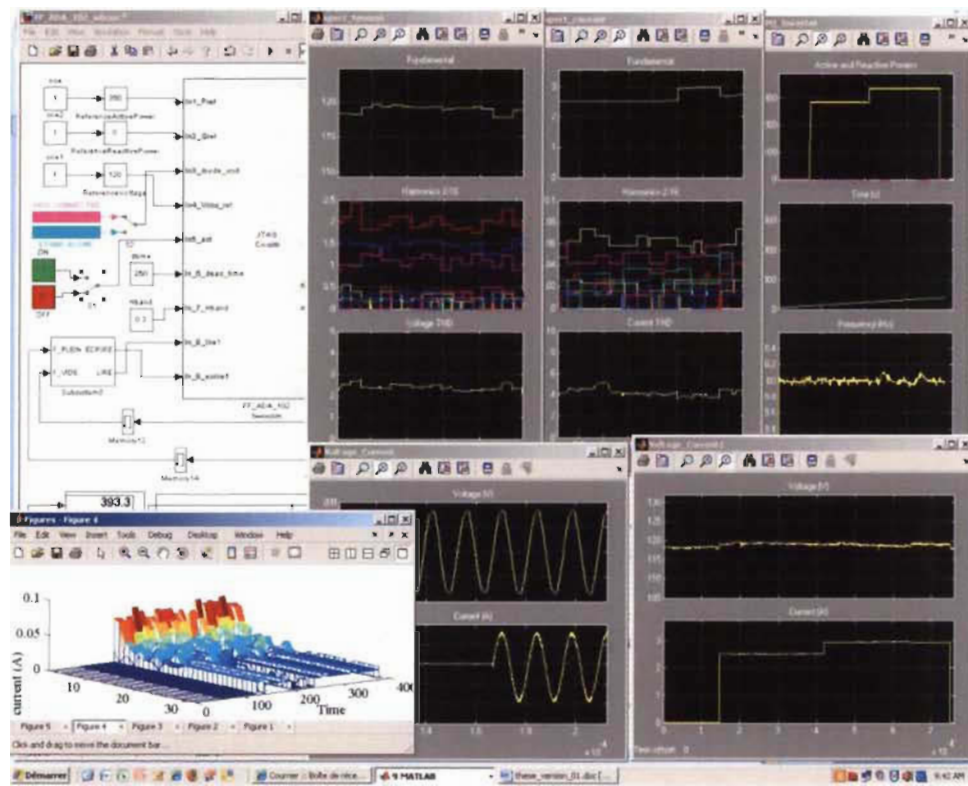


Figure 5-7 Exemple d'interface utilisateur pour le contrôle d'un onduleur connecté au réseau public.

5.3 Conclusion

Dans ce chapitre la proposition de développement du banc d'essais pour l'émulation des systèmes multisources a été présentée. Cette présentation inclut une description abrégée de chaque composant du système.

Le banc d'essais proposé offre les avantages des systèmes de prototypage rapide où les modifications et ajustements des algorithmes peuvent être réalisés et facilement testés par simulation et par co-simulation avec ou sans les circuits de puissance.

Ce banc d'essais permet d'émuler le comportement d'un système de production décentralisée comportant plusieurs sources qui peuvent ou non être connectées au réseau

public centralisé. D'autre part, le banc d'essais peut être aussi utilisé pour l'évaluation des algorithmes de gestion de microréseaux.

Chapitre 6 - Résultats expérimentaux

Ce chapitre est dédié à la présentation des principaux résultats expérimentaux obtenus concernant les propositions pour l'estimation de signal, pour la synchronisation, le contrôle et l'analyse de puissance des onduleurs de tension connectés au réseau public et de la méthode de détection d'îlotage pour les systèmes multisources.

6.1 Estimation des signaux de tension et de courant avec l'implantation matérielle dans FPGA de la méthode ADALINE

Dans cette section, les résultats de l'évaluation expérimentale de l'estimation de signaux avec fort et faible contenu harmonique et sous différentes conditions et caractéristiques d'implantation du réseau ADALINE, sont présentés.

6.1.1 Estimation des signaux avec faible contenu harmonique.

Dans un système de production décentralisée, les signaux alternatifs avec faible contenu harmonique correspondent principalement aux signaux de tension du réseau et aux signaux de courant absorbés par les charges linéaires alimentées avec une tension avec faible contenu harmonique.

Les Figures 6-1 et 6-2 montrent les résultats de l'estimation du signal de la tension du réseau avec le schéma ADALINE à fréquence fixe utilisant (WVU- T_0) avec implantation à 8 et 16 harmoniques ($N=8$ et $N=16$). Selon les résultats obtenus, dans les deux cas le signal est correctement estimé. Ces résultats confirment que lorsque le signal estimé n'a pas un contenu harmonique important il est possible de réaliser une bonne estimation sans avoir besoin d'augmenter le rang harmonique de l'implantation.

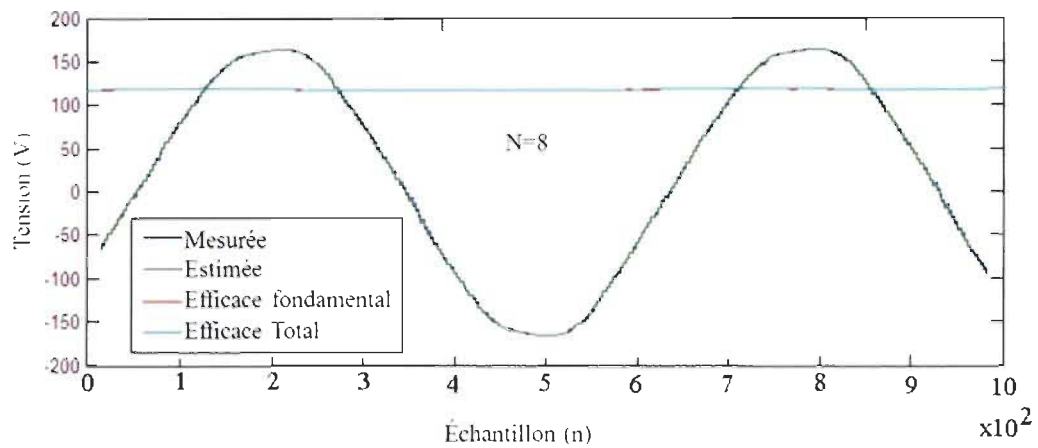


Figure 6-1 Résultats expérimentaux de l'estimation d'un signal de tension du réseau. Estimation utilisant le schéma ADALINE avec $N=8$.

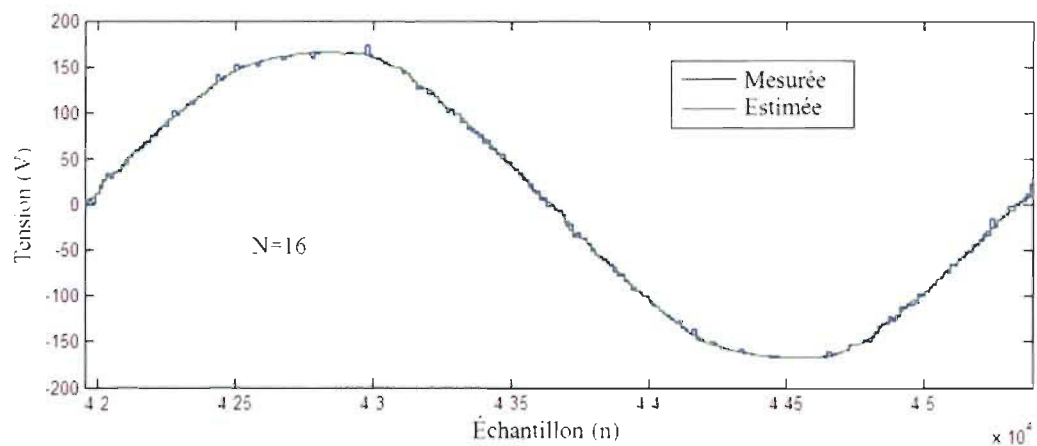


Figure 6-2 Résultats expérimentaux de l'estimation d'un signal de tension du réseau. Estimation utilisant le schéma ADALINE avec $N=16$.

6.1.2 Estimation des signaux avec fort contenu harmonique.

Les signaux alternatifs avec fort contenu harmonique correspondent principalement aux signaux de tension et de courant de sortie des redresseurs et aux signaux de courant absorbé par les charges non linéaires.

La Figure 6-3 montre les résultats expérimentaux de l'estimation du signal de courant tiré par un redresseur à diodes qui alimente une charge résistive. Afin de comparer l'effet du rang harmonique du schéma implanté sur le processus d'estimation, trois différentes implantations du schéma ADALINE à fréquence fixe ont été considérées : la première avec $N=8$, la deuxième avec $N=16$ et la troisième avec $N=32$.

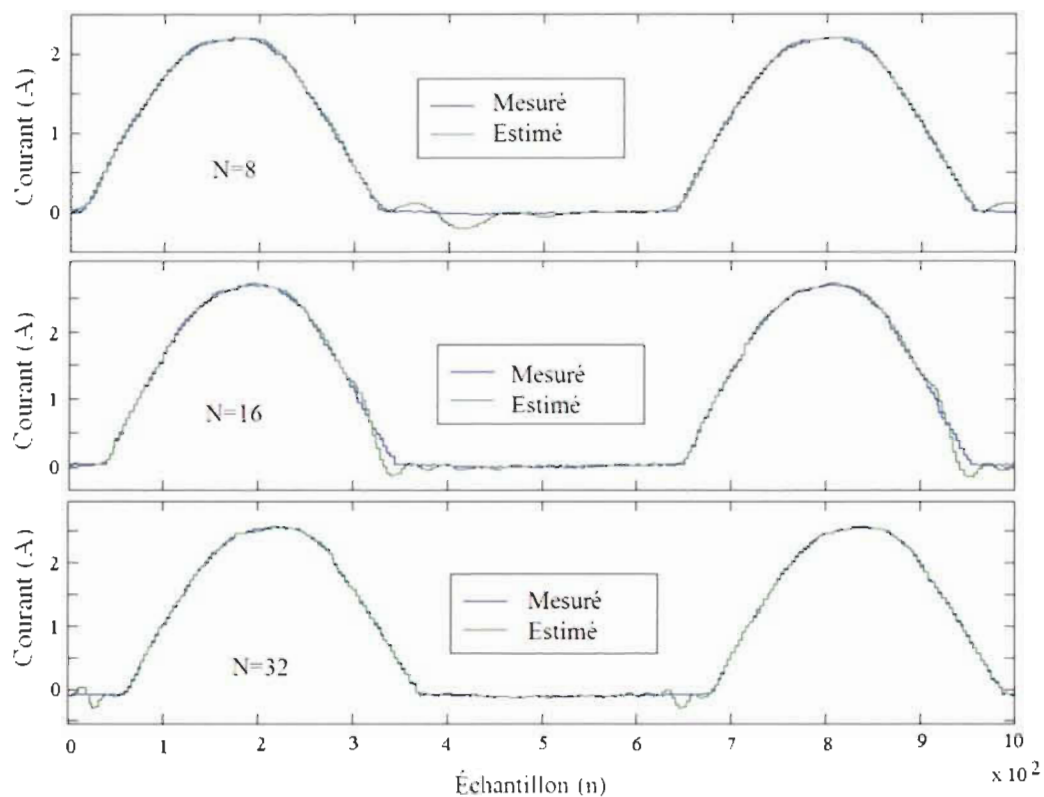


Figure 6-3 Résultats expérimentaux de l'estimation de signal de courant tiré par un redresseur à diodes alimentant une charge résistive. Estimation utilisant trois différentes implantations du réseau ADALINE avec différents rangs harmoniques (N).

Contrairement à l'estimation des signaux avec faible contenu harmonique, dans le cas ici considéré, l'estimation est affectée par le rang harmonique utilisé pour l'implantation du réseau ADALINE. On observe un meilleur suivi du signal mesuré lorsque $N=32$ et une

augmentation de l'erreur d'estimation lorsque $N=8$. Même si les meilleurs résultats sont obtenus avec $N=32$, le schéma avec $N=16$ semble donner des résultats acceptables pour l'estimation des signaux ayant un fort contenu harmonique.

Le courant tiré par les blocs d'alimentation utilisés couramment dans les appareils électroniques, par exemple dans les ordinateurs, est considéré un signal à fort contenu harmonique. Le schéma proposé du réseau ADALINE à fréquence fixe a été testé pour l'estimation du signal tiré par le bloc d'alimentation d'un ordinateur de table. Les résultats pour un schéma avec $N=32$ sont présentés par la Figure 6-4.

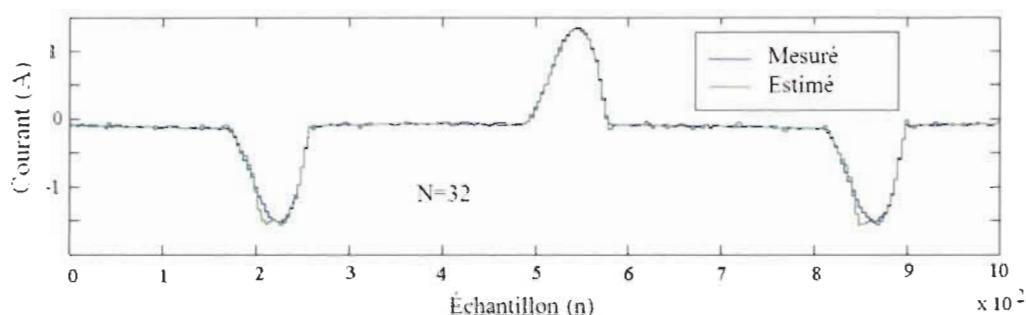


Figure 6-4 Résultats expérimentaux de l'estimation de signal de courant tiré par le bloc d'alimentation d'un ordinateur. Estimation utilisant le schéma FF-ADALINE avec $N=32$.

Un autre essai a été réalisé pour l'estimation du courant résultant de la mise en parallèle d'une charge résistive avec le bloc d'alimentation d'un ordinateur avec les résultats présentés par la Figure 6-5. Dans ce cas, l'estimation est aussi réalisée utilisant un schéma avec $N=32$.

Dans les deux cas, même avec le fort contenu harmonique et la faible amplitude du signal dans le cas de la Figure 6-4, les résultats confirment la validité de la proposition d'implantation matérielle du réseau ADALINE et l'avantage de pouvoir augmenter le rang

harmonique du réseau ADALINE utilisé pour l'estimation afin d'améliorer la qualité des résultats.

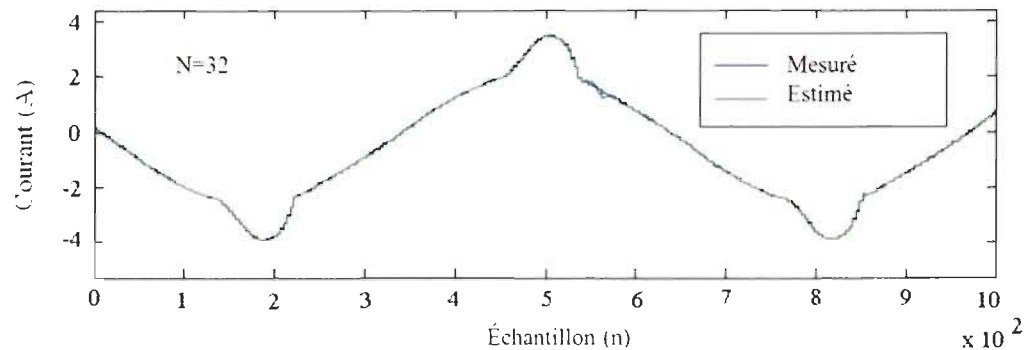


Figure 6-5 Résultats expérimentaux de l'estimation de signal de courant tiré par un ordinateur en parallèle avec une charge résistive. Estimation utilisant le schéma FF-ADALINE avec $N=32$.

Les onduleurs de tension avec contrôle de courant par hystérésis sont un bon exemple de source de signaux avec une distribution spectrale variable. Dans ce cas-ci, la distribution spectrale du courant de sortie de l'onduleur dépend principalement de la bande d'hystérésis utilisée, du temps mort entre impulsions et de l'amplitude du signal fondamental.

La Figure 6-6 montre les résultats de l'estimation du courant de sortie d'un onduleur contrôlé par hystérésis avec une bande de $\pm 150\text{mA}$, un temps mort de $3\mu\text{s}$ et un courant efficace fondamental de consigne de 1A . L'estimation est réalisée avec un schéma FF-ADALINE avec $N=16$. Ces résultats permettent de confirmer l'applicabilité de l'implantation proposée pour l'analyse des signaux avec harmoniques de rang faible ou élevé comme dans les applications d'électronique de puissance. Cette analyse s'avère très importante pour la vérification de la qualité de l'onde de sortie des onduleurs interconnectés au réseau et de la tension fournie par le système centralisé qui doivent toujours rester dans les limites établies par les normes et recommandations [9], [73], [74].

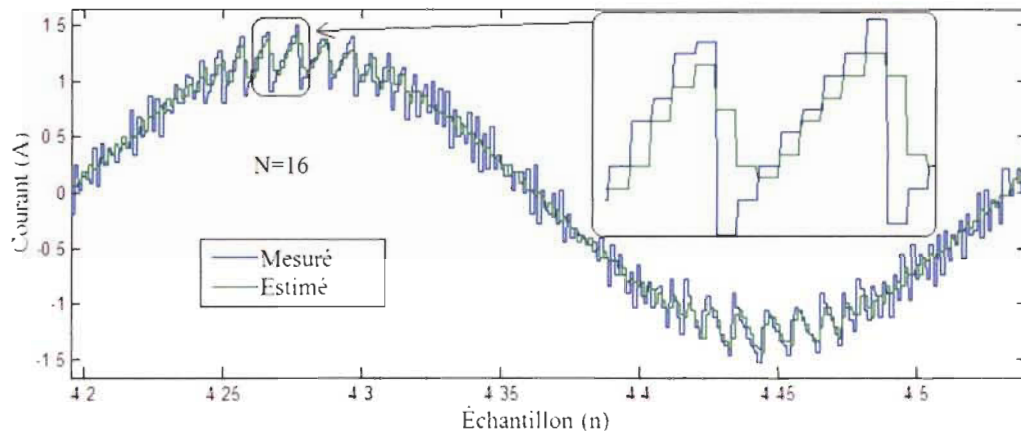


Figure 6-6 Résultats expérimentaux de l'estimation d'un signal de courant de sortie d'un onduleur avec contrôle de courant par hystérésis. Estimation utilisant le schéma ADALINE avec $N=16$.

6.2 Analyse de puissance et de la qualité de l'onde

L'analyse de puissance et de la qualité de l'onde proposée dans cette thèse est basée sur la décomposition des signaux de tension et de courant dans leurs coefficients harmoniques. Cette décomposition permet d'établir facilement la puissance active et réactive, les taux de distorsion harmonique de tension et de courant, les distributions spectrales de tension et de courant, et d'autres indices de qualité pouvant être calculés à partir du contenu harmonique et des variations des composantes fondamentales.

Dans cette section les résultats d'analyse de puissance et qualité de l'onde sont présentés à titre d'exemple pour trois cas différents des charges alimentées avec la tension du réseau public:

- ❖ Charge avec faible contenu harmonique et facteur de puissance unitaire;
- ❖ Charge avec fort contenu harmonique et facteur de puissance unitaire;
- ❖ Charge avec faible contenu harmonique et facteur de puissance non unitaire (FP=0.81 capacitif).

Les résultats expérimentaux dans les trois cas correspondent à l'estimation des signaux avec un schéma VF-ADALINE avec WVU- T_0 implanté avec une structure à $N=32$ utilisant OSG-SIGI auxiliaire.

Une charge programmable a été utilisée afin d'émuler le comportement d'une charge avec différents contenus harmoniques et différents facteurs de puissance. Dans les trois cas analysés la puissance de la charge a été fixée à 250W, cependant après vérification avec des appareils de mesure industriels elle varie entre 253 et 256W en fonction des variations de la tension du réseau. La tension nominale du réseau est 120V/60Hz, cependant au point de connexion de la charge elle varie autour de 115V.

Les résultats obtenus pour le premier cas sont présentés dans les figures 6-7 à 6-11. Dans la Figure 6-7, les trajectoires des signaux mesurés sont présentées.

Les trajectoires de l'évolution des valeurs estimées de la puissance active et réactive, de la fréquence de la tension du réseau, des taux de distorsion harmonique de la tension du réseau et du courant de la charge sont présentées dans la Figure 6-8.

Les trajectoires de l'évolution des distributions spectrales de la tension du réseau et du courant de la charge sont présentées dans les Figure 6-9 et 6-10. Dans ces figures seulement les valeurs efficaces des composantes harmoniques de rang supérieur ou égal à 2 sont présentées.

Les trajectoires de l'évolution des valeurs efficaces des composantes fondamentales de tension et de courant sont présentées dans la Figure 6-11.

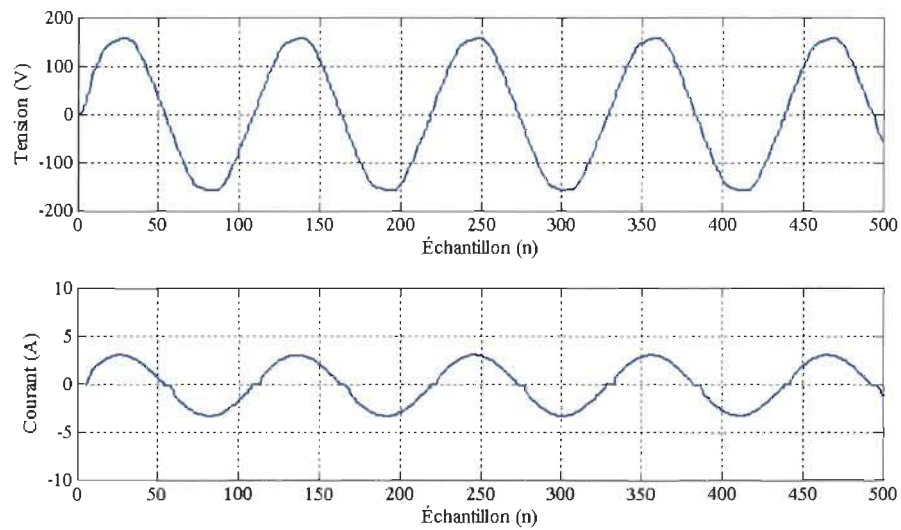


Figure 6-7 Signaux de tension et courant mesurés. Charge avec faible contenu harmonique et facteur de puissance unitaire.

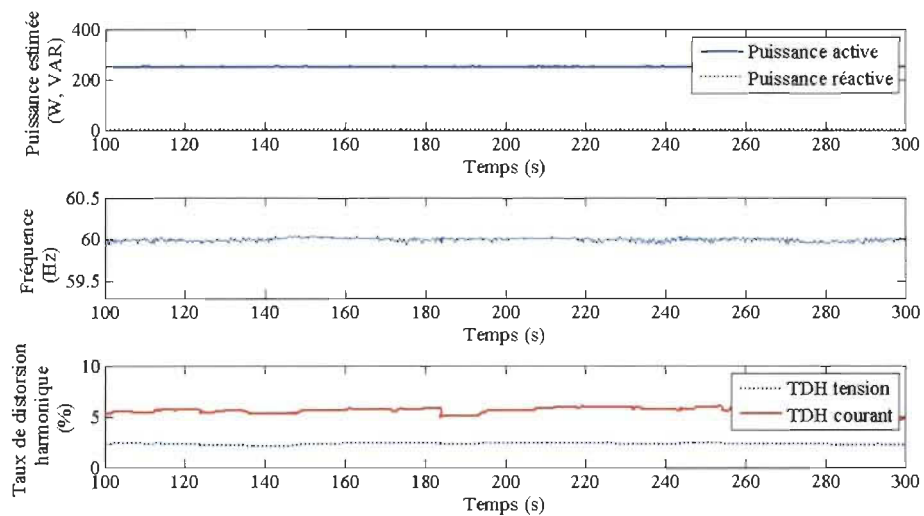


Figure 6-8 Évolution des valeurs estimées de la puissance active et réactive, de la fréquence et du taux de distorsion harmonique de tension et de courant. Charge avec faible contenu harmonique et facteur de puissance unitaire.

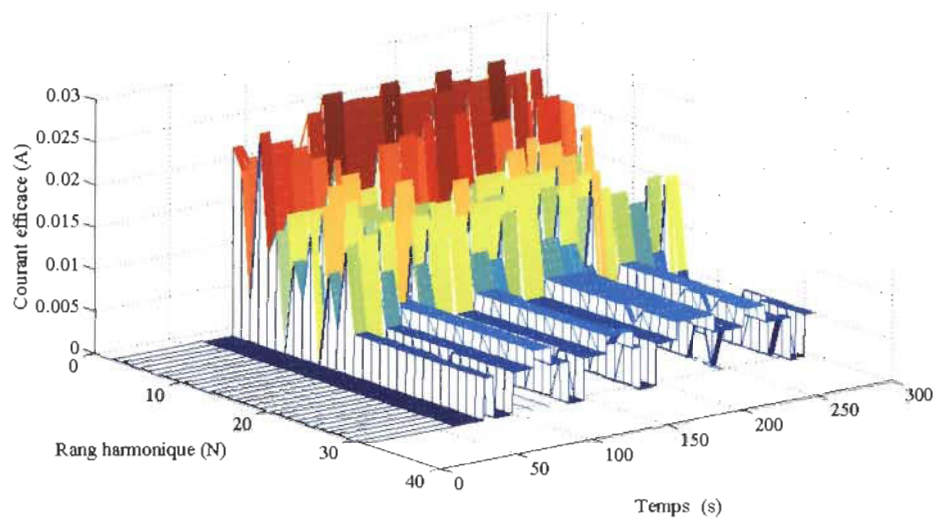


Figure 6-9 Évolution de la distribution spectrale de tension ($2 \leq N \leq 32$). Charge avec faible contenu harmonique et facteur de puissance unitaire.

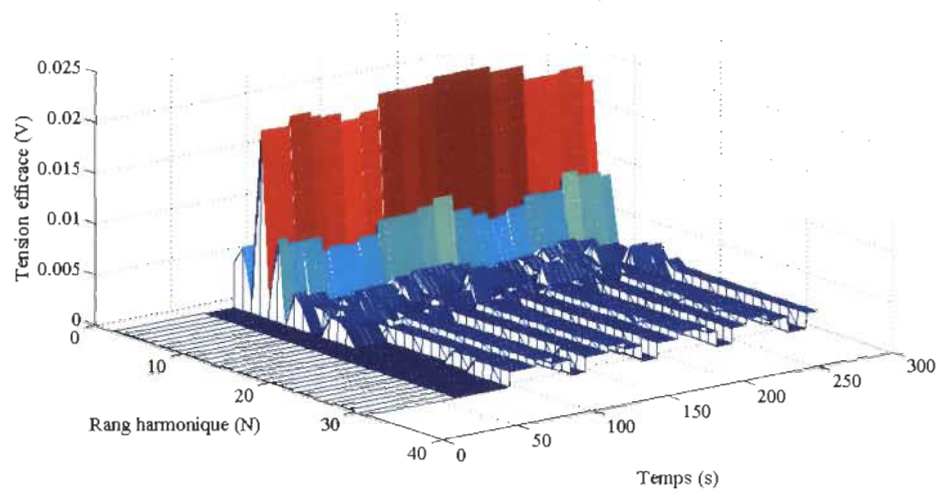


Figure 6-10 Évolution de la distribution spectrale de courant ($2 \leq N \leq 32$). Charge avec faible contenu harmonique et facteur de puissance unitaire.

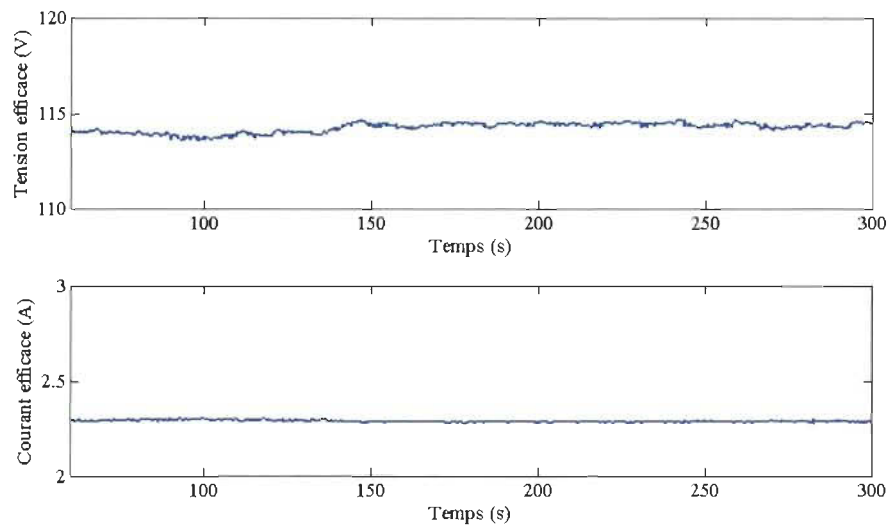


Figure 6-11 Évolution de la valeur efficace estimée des composantes fondamentales de tension et de courant. Charge avec faible contenu harmonique et facteur de puissance unitaire.

Les résultats obtenus dans les estimations ont été vérifiés à l'aide des analyseurs de puissance industriels avec une erreur inférieure à 1% dans les valeurs efficaces de tension et de courant et dans les valeurs de la puissance estimées.

L'évolution des distributions harmoniques n'a pas été validée en raison de la non disponibilité au laboratoire des appareils permettant d'enregistrer cette quantité de données. Cependant la valeur moyenne de la composante fondamentale et de certains harmoniques a été vérifiée avec des analyseurs de puissance industriels.

Les Figures 6-12 à 6-16 montrent les résultats obtenus dans le cas où le signal de courant a un fort contenu harmonique et la charge a un facteur de puissance unitaire. De même que dans le cas précédent, les résultats obtenus expérimentalement ont été vérifiés à l'aide des analyseurs de puissance afin de confirmer la validité de l'information obtenue.

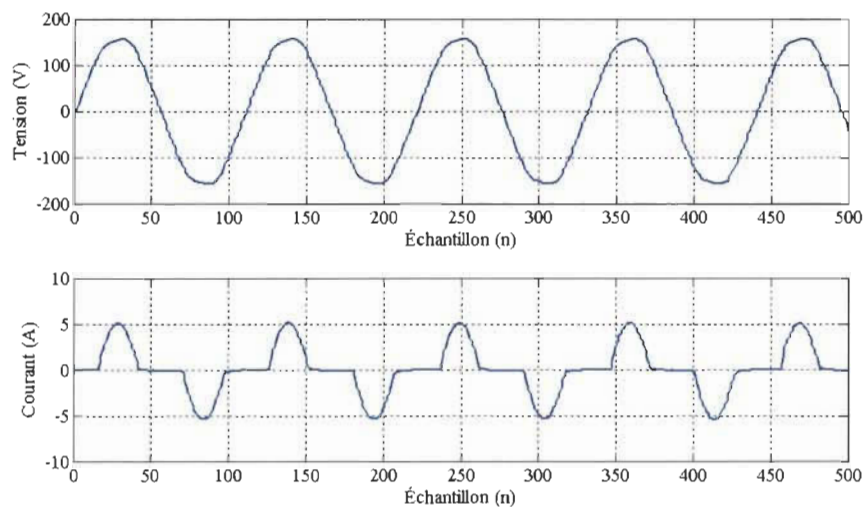


Figure 6-12 Signaux de tension et courant mesurés. Charge avec fort contenu harmonique et facteur de puissance unitaire.

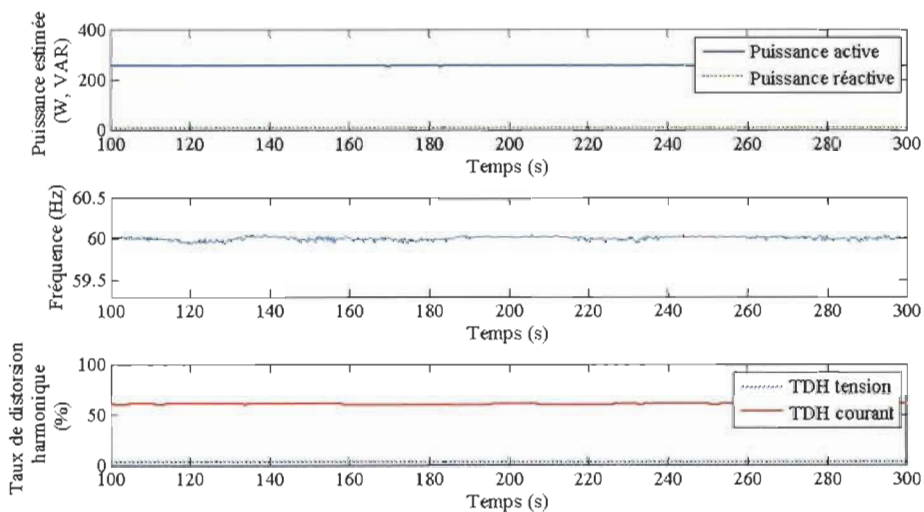


Figure 6-13 Évolution des valeurs estimées de la puissance active et réactive, de la fréquence et du taux de distorsion harmonique de tension et de courant. Charge avec fort contenu harmonique et facteur de puissance unitaire.

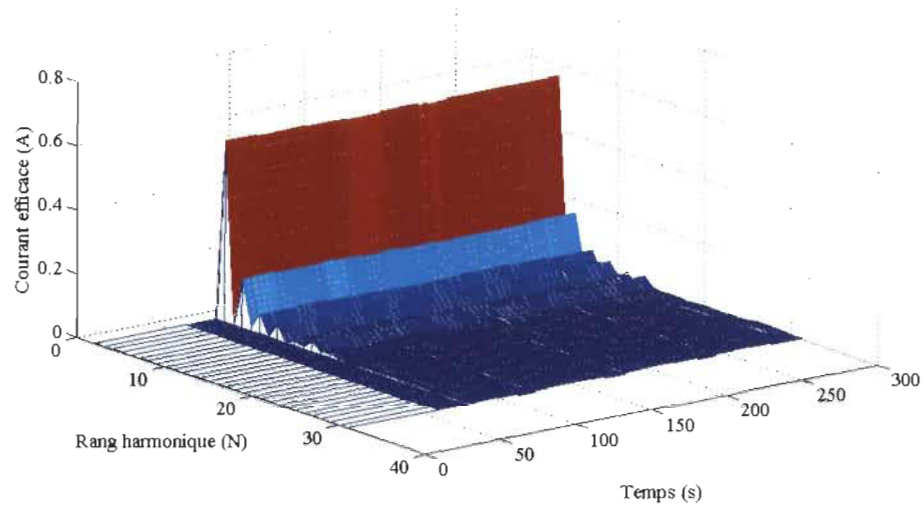


Figure 6-14 Évolution de la distribution spectrale de courant ($2 \leq N \leq 32$). Charge avec fort contenu harmonique et facteur de puissance unitaire.

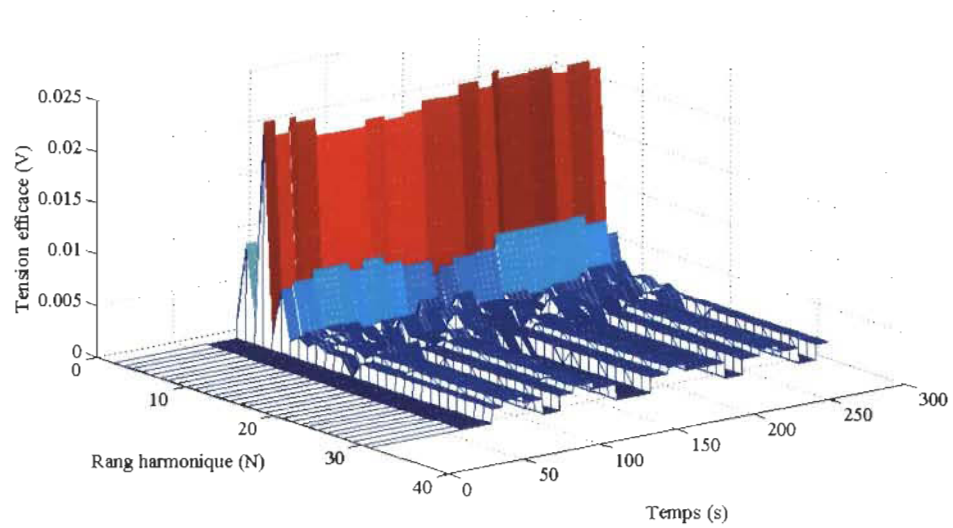


Figure 6-15 Évolution de la distribution spectrale de tension ($2 \leq N \leq 32$). Charge avec fort contenu harmonique et facteur de puissance unitaire.

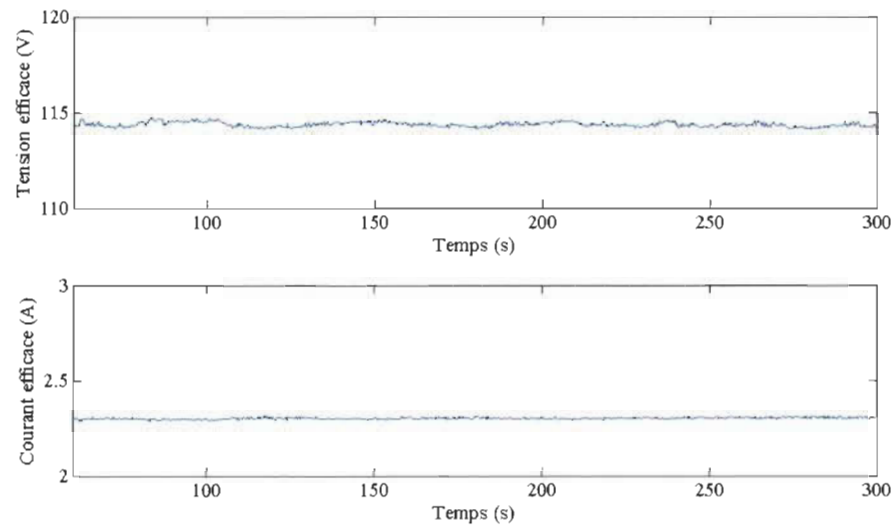


Figure 6-16 Évolution de la valeur efficace estimée des composantes fondamentales de tension et de courant. Charge avec fort contenu harmonique et facteur de puissance unitaire.

Les Figures 6-17 à 6-21 montrent les résultats obtenus dans le cas où le signal de courant a un fort contenu harmonique et un facteur de puissance non unitaire ($FP=0.81$ capacitif).

Dans la Figure 6-17, le déphasage en avance du signal de courant par rapport au signal de tension est évident, de même que l'augmentation de l'amplitude crête du courant par rapport au signal de courant de la Figure 6-12. Ces différences sont aperçues aussi dans les Figures 6-18 où la puissance réactive est non nulle et dans la Figure 6-21 où la valeur efficace du courant fondamental a été augmentée par rapport à celle de la Figure 6-16.

Ce type d'analyse après les tests expérimentaux dans les systèmes électriques et la disponibilité de toute l'information dans le processeur numérique utilisé pour des fins de contrôle sont très importants pour les activités de recherche et développement, notamment dans les nouvelles interfaces de puissance où des fonctions complémentaires au contrôle de puissance sont requises.

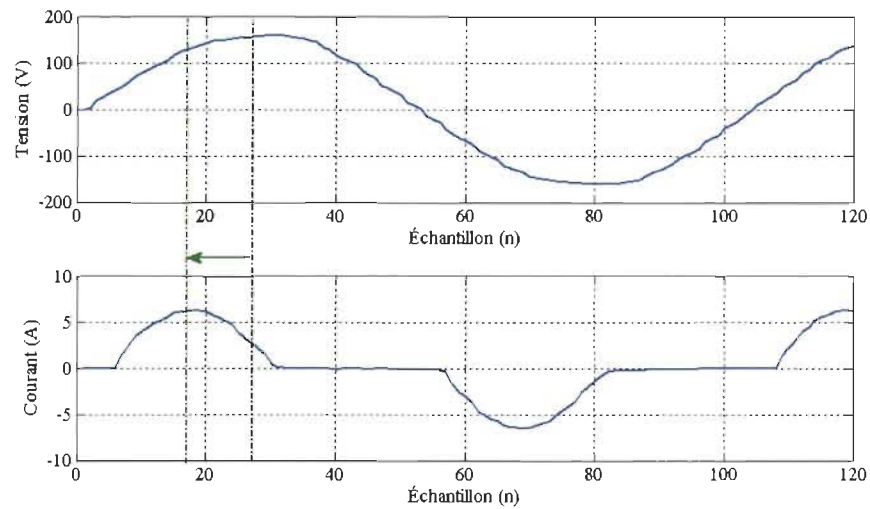


Figure 6-17 Signaux de tension et courant mesurés. Charge avec fort contenu harmonique et facteur de puissance non unitaire ($FP=0.81$ capacitif).

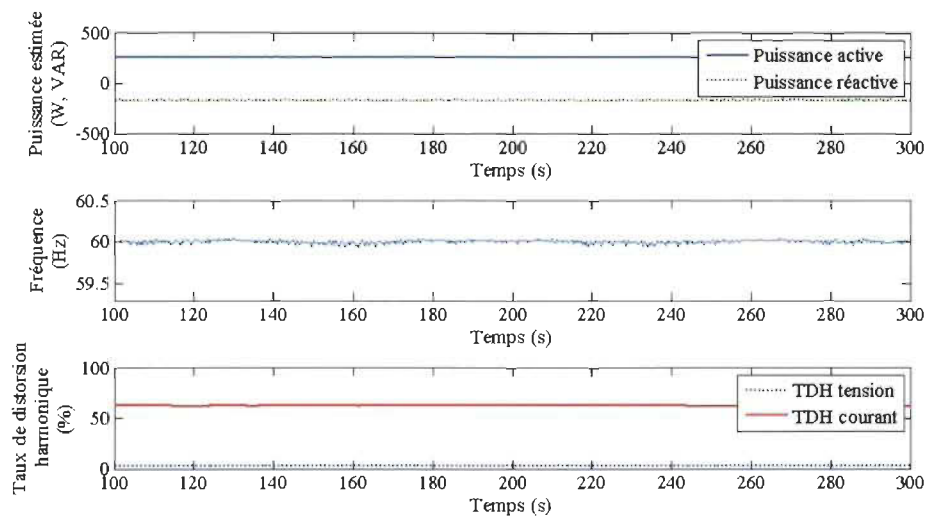


Figure 6-18 Évolution des valeurs estimées de la puissance active et réactive, de la fréquence et du taux de distorsion harmonique de tension et de courant. Charge avec fort contenu harmonique et facteur de puissance non unitaire ($FP=0.81$ capacitif).

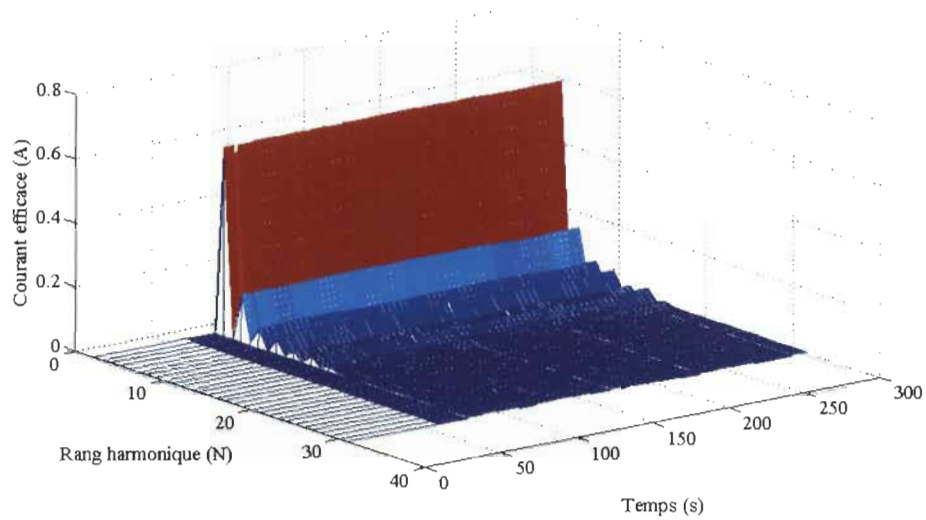


Figure 6-19 Évolution de la distribution spectrale de courant ($2 \leq N \leq 32$). Charge avec fort contenu harmonique et facteur de puissance unitaire (FP=0.81 capacitif).

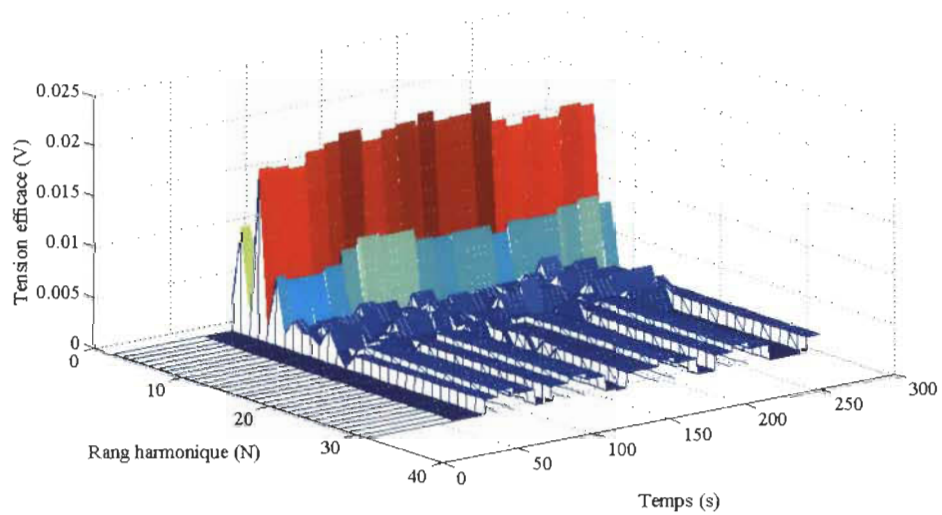


Figure 6-20 Évolution de la distribution spectrale de tension ($2 \leq N \leq 32$). Charge avec fort contenu harmonique et facteur de puissance unitaire (FP=0.81 capacitif).

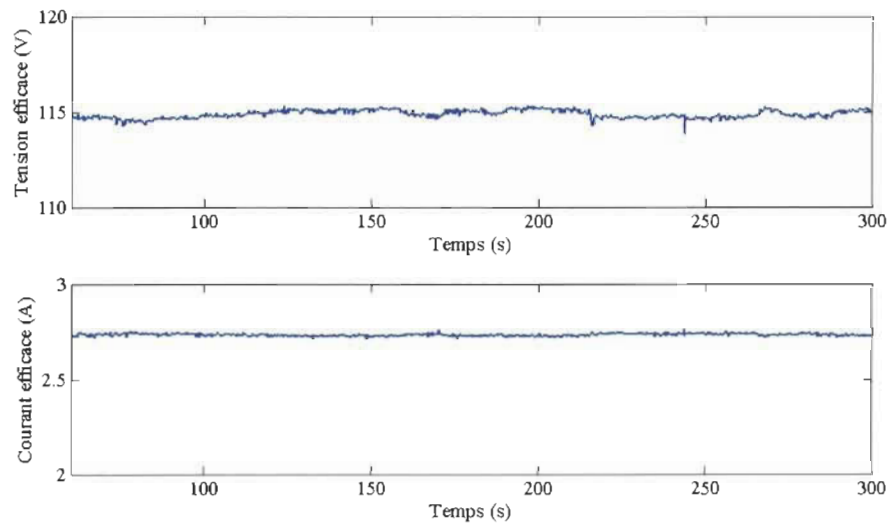


Figure 6-21 Évolution de la valeur efficace estimée des composantes fondamentales de tension et de courant. Charge avec faible contenu harmonique et facteur de puissance non unitaire ($FP=0.81$ capacitif).

6.3 Synchronisation et contrôle de puissance pour les onduleurs connectés au réseau

Dans cette section, les résultats de la génération des signaux de synchronisation pour les onduleurs connectés au réseau public sont présentés. Des résultats de contrôle de puissance utilisant les structures de synchronisation proposées à fréquence fixe et à fréquence variable sont fournis comme preuve de la validité des propositions pour la synchronisation et le contrôle de puissance.

6.3.1 Résultats expérimentaux de la génération des signaux de synchronisation en présence de variations de fréquence du signal de tension.

Afin de valider les propositions de synchronisation basées sur des structures du réseau ADALINE avec fréquence fixe et fréquence variable, les trois différentes propositions présentées dans la section 4.3 (FF-ADALINE, VF-ADALINE et VF-ADALINE avec OSG-

SOGI) ont été implantées en parallèle dans le même circuit FPGA et testées sous différentes conditions.

Une source programmable a été utilisée pour générer un signal de 120V avec fréquence variable entre 59.3 et 60.5Hz avec pas de variation de 0.1Hz.

L'erreur d'estimation de signal, les signaux générés en phase avec le signal de tension et les valeurs de fréquence des signaux générés pour chaque méthode sont envoyés à l'interface utilisateur et enregistrés afin de faire l'analyse de performance de chaque méthode proposée en regardant le temps de convergence de fréquence et l'erreur en régime établi dans l'estimation du signal de tension mesuré.

Le temps de convergence dans le suivi de fréquence est considéré comme le temps pris par la méthode pour produire des signaux ayant une fréquence avec une différence inférieure à 0.05Hz par rapport à la fréquence du signal de tension.

L'erreur d'estimation est calculée à partir de la différence moyenne entre le signal de tension mesuré et le signal estimé. Cette erreur est exprimée en pourcentage.

Les Figures 6-22 et 6-23 montrent un résumé des résultats expérimentaux concernant le temps de convergence et l'erreur moyenne d'estimation en régime établi pour différentes fréquences du signal de tension et pour les trois méthodes proposées.

La Figure 6-24 montre l'évolution des fréquences des signaux de synchronisation générés au démarrage considérant des fréquences du signal de tension de 60.5Hz, 60Hz et 59.3Hz.

La Figure 6-25 montre la réponse du suivi de fréquence des méthodes proposées suite à une variation de fréquence de 60Hz à 60.1Hz. La Figure 6-26 présente les résultats

expérimentaux du suivi de fréquence pour différentes variations de la fréquence du signal de tension entre 59.3Hz et 60.5Hz.

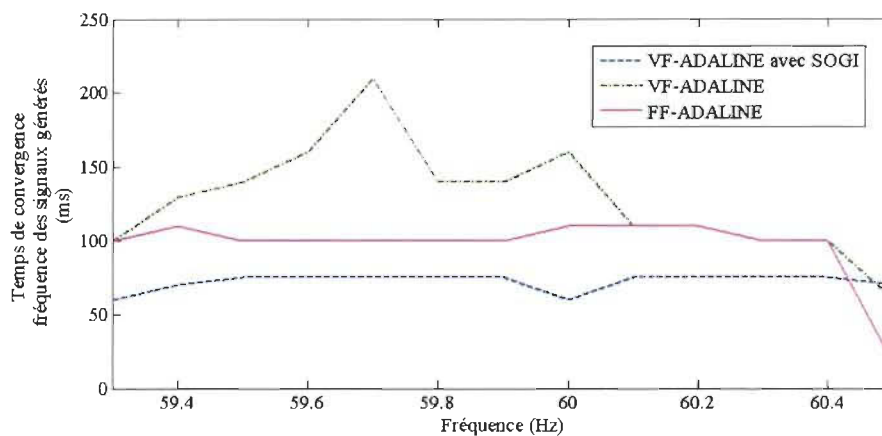


Figure 6-22 Résultats expérimentaux de la convergence de fréquence des signaux orthogonaux générés par les méthodes de synchronisation.

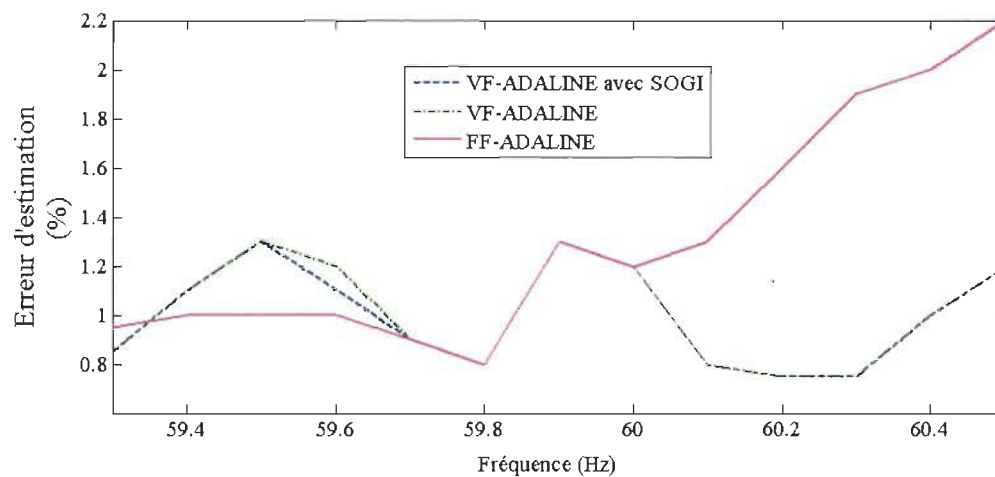


Figure 6-23 Résultats expérimentaux de l'erreur d'estimation de tension en régime établi utilisant les méthodes de synchronisation proposées.

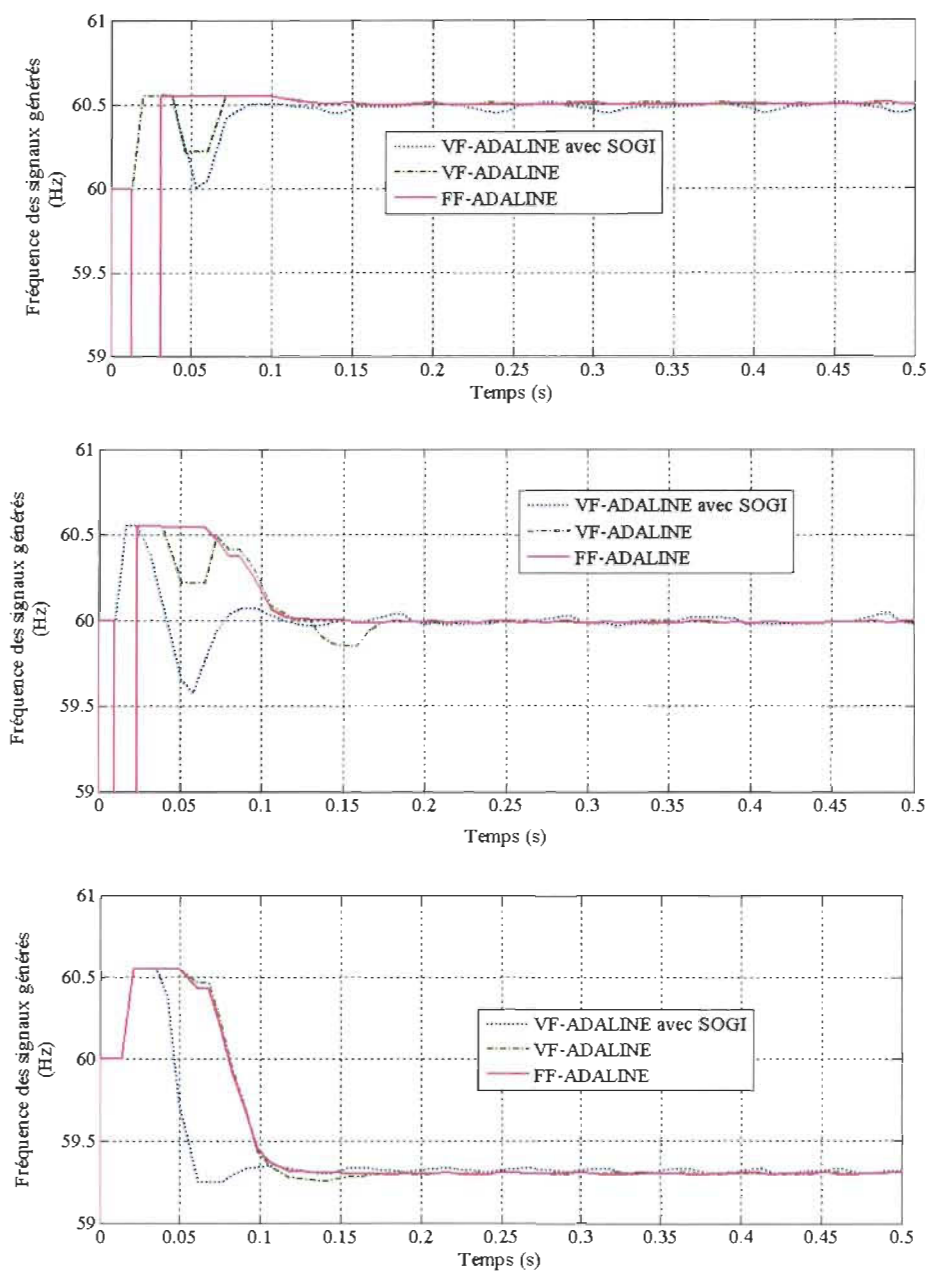


Figure 6-24 Résultats expérimentaux du suivi de fréquence utilisant les méthodes de synchronisation proposées. Réponse au démarrage avec un signal de tension avec fréquence de 60.5Hz, 60Hz et 59.3Hz.

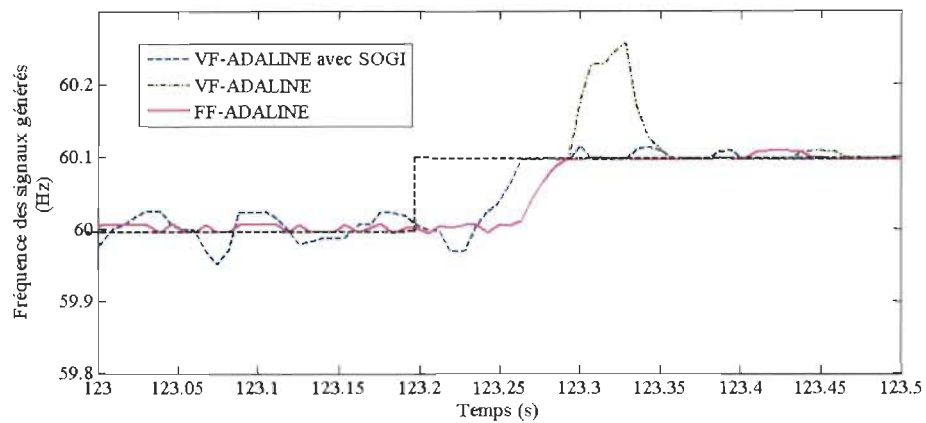


Figure 6-25 Résultats expérimentaux du suivi de fréquence utilisant les méthodes de synchronisation proposées suite à une variation de la fréquence du signal de tension de 60Hz à 60.1Hz.

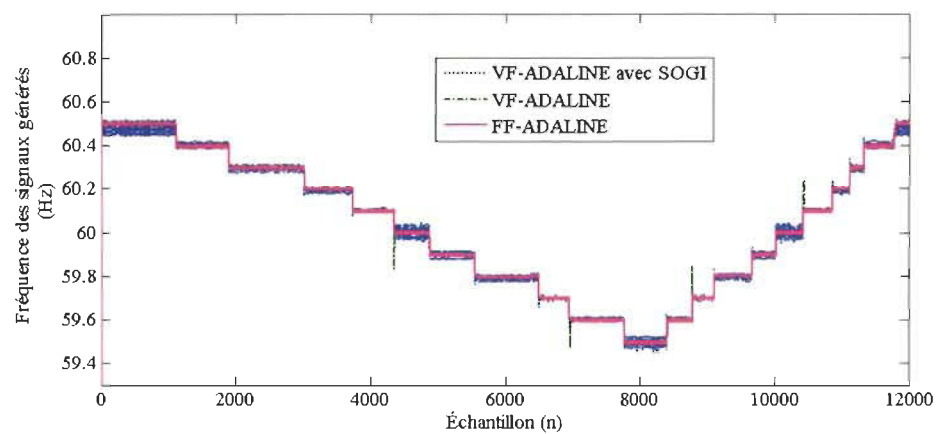


Figure 6-26 Résultats expérimentaux du suivi de fréquence utilisant les méthodes de synchronisation proposées. Variations de la fréquence du signal de tension entre 59.5 et 60.5Hz avec pas de variation de 0.1Hz.

Selon les résultats obtenus et en analysant la vitesse dans le suivi de la fréquence et dans l'erreur de l'estimation du signal de tension, il est possible de tirer les conclusions et observations suivantes :

- ❖ Les trois méthodes offrent des bons résultats et peuvent être utilisées pour la génération des signaux de synchronisation (temps de convergence inférieur à 200ms et erreur moyenne d'estimation inférieure à 2.2%);
- ❖ La meilleure méthode de synchronisation parmi les trois méthodes proposées est celle avec ADALINE à fréquence variable avec OSG-SOGI auxiliaire car elle offre une réponse plus rapide avec une plus faible erreur d'estimation (temps de convergence inférieur à 75ms et erreur moyenne d'estimation inférieure à 1.3%);
- ❖ La méthode avec fréquence fixe (FF-ADALINE) est la méthode la plus stable concernant la fréquence des signaux générés. Cependant, lorsque la fréquence du signal de tension est augmentée l'erreur d'estimation moyenne est aussi augmentée;
- ❖ La méthode avec ADALINE à fréquence variable est une solution intermédiaire entre les méthodes FF-ADALINE et VF-ADALINE avec SOGI. Cette méthode offre une faible erreur d'estimation cependant le temps de convergence pour le suivi de fréquence est plus long ou bien ce suivi peut présenter des dépassements importants tel que montré dans les Figure 6-25 et 6-26.

6.3.2 *Résultats expérimentaux de la génération des signaux de synchronisation en conditions réelles de la tension du réseau public.*

Les trois méthodes ont été comparées pour la génération des signaux de synchronisation dans le cas où le signal de tension mesuré correspond au signal de la tension du réseau public.

Dans ce cas, les trois méthodes présentent des résultats très similaires concernant le temps de convergence qui est inférieur à 100ms pour les méthodes FF-ADALINE et VF-ADALINE avec SOGI et inférieur à 150ms pour la méthode VF-ADALINE tel que montré dans la Figure 6-27.

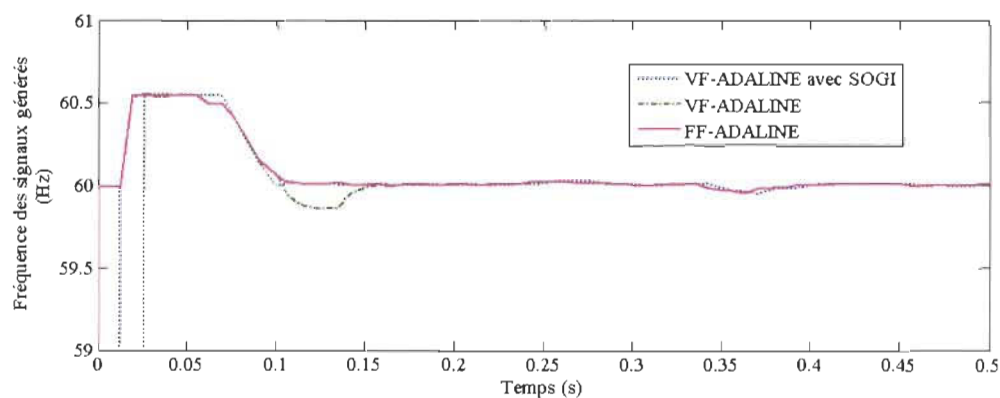


Figure 6-27 Résultats expérimentaux du suivi de fréquence utilisant les méthodes de synchronisation proposées. Signal de tension du réseau public.

L'erreur moyenne d'estimation en régime établi est autour de 1% pour les méthodes FF-ADALINE et VF-ADALINE avec SOGI et d'environ 0,5% pour la méthode VF-ADALINE. L'évolution de l'erreur instantanée de l'estimation au démarrage est présentée dans la Figure 6-28. Le signal de la tension mesurée et les signaux de synchronisation générés lors du démarrage du système sont présentés dans la Figure 6-29.

Les résultats obtenus avec la tension du réseau confirment ceux obtenus dans les cas où une source programmable est utilisée pour émuler la tension du réseau avec une forme d'onde sinusoïdale (Figures 6-22 et 6-23). Dans les résultats obtenus avec la tension du réseau l'erreur en régime établi est plus faible que dans le cas de la source programmable.

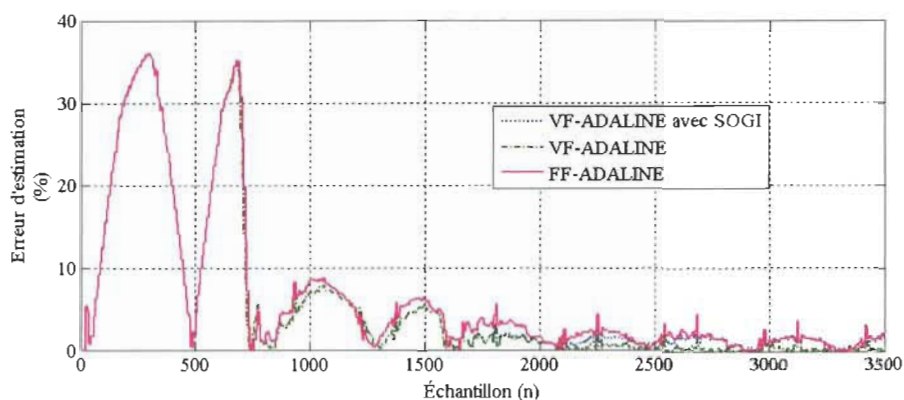


Figure 6-28 Résultats expérimentaux de l'erreur d'estimation au démarrage utilisant les méthodes proposées. Signal de tension du réseau public.

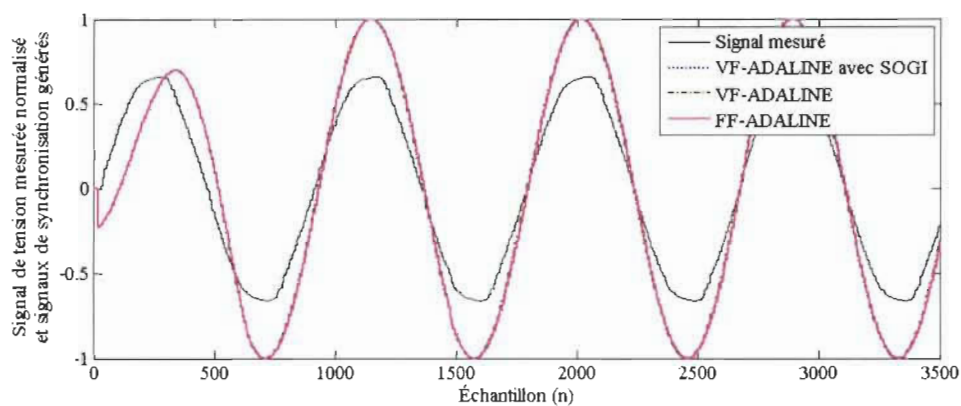


Figure 6-29 Résultats expérimentaux du démarrage de la génération des signaux de synchronisation utilisant les méthodes proposées. Signal de tension du réseau public.

La Figure 6-30 montre le démarrage du processus de génération des signaux orthogonaux avec la méthode VF-ADALINE avec OSG-SOGI lorsque la tension du réseau public est utilisée comme signal d'entrée de l'algorithme de synchronisation. Dans cet essai, le démarrage du processus est programmé au premier passage par zéro détecté dans le signal mesuré. Ces résultats permettent de confirmer la bonne qualité des deux signaux orthogonaux générés.

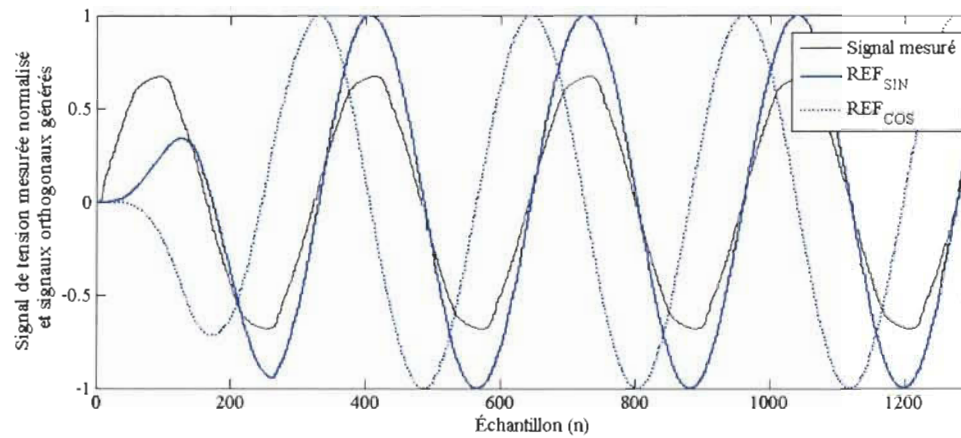


Figure 6-30 Résultats expérimentaux du démarrage de la génération des signaux orthogonaux de synchronisation utilisant la méthode VF-ADALINE avec OSG-SOGI. Démarrage de l'estimation au premier passage par zéro du signal de tension du réseau public.

6.3.3 Résultats expérimentaux du contrôle de puissance d'un onduleur de tension connecté au réseau public

Dans cette section, les résultats de validation expérimentale des algorithmes de synchronisation proposés appliqués au contrôle de puissance d'un onduleur de tension connecté au réseau public sont présentés.

Les trois schémas de contrôle suivant les trois schémas de synchronisation ont été testés avec la même interface de puissance (onduleur de tension) et l'interface utilisateur décrites précédemment (Au chapitre 5).

La procédure de test employée est la suivante :

- Le système de mesure est mis en marche, la tension du réseau est connectée.
- Une charge est connectée à l'aide d'un interrupteur.

- Le signal de mise en marche de l'onduleur est envoyé à travers l'interface utilisateur avec une consigne de puissance zéro.
- La consigne de puissance est variée à travers l'interface utilisateur.
- On arrête le fonctionnement de l'onduleur et ensuite le système.

Les résultats obtenus dans les trois cas concernant les valeurs efficaces de tension au nœud d'interconnexion (à la charge) et du courant de sortie de l'onduleur sont présentés dans les Figures 6-31 à 6-33. La Figure 6-31 montre les résultats avec le schéma à fréquence fixe (FF-ADALINE) pour différentes consignes de puissance. D'abord la consigne de puissance est fixée à 300W, ensuite à 400W, à 450W et finalement à 350W.

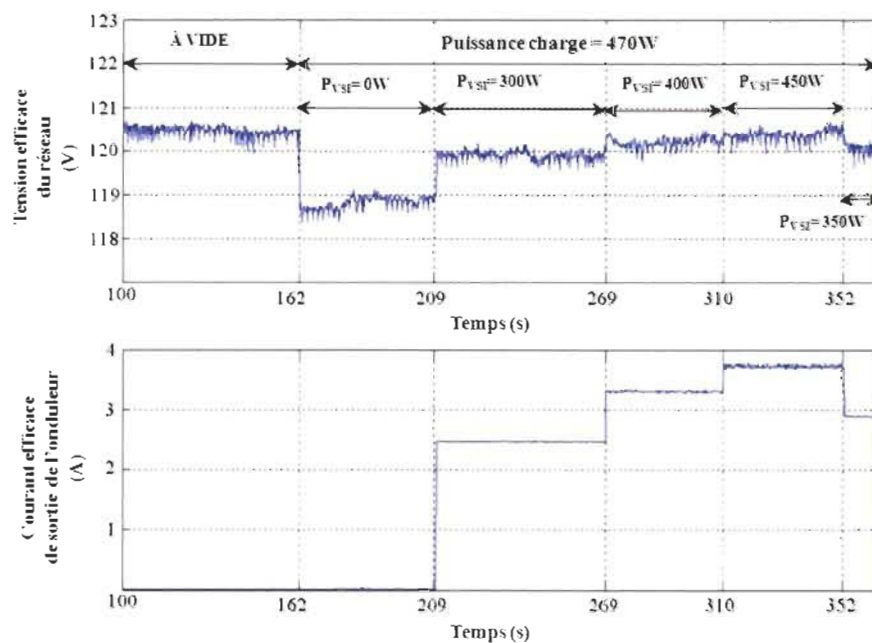


Figure 6-31 Résultats expérimentaux de tension et courant efficaces. Contrôle de puissance utilisant la méthode FF-ADALINE. Consigne de puissance variable, puissance charge 470W, $H/2=300\text{mA}$.

On observe que les variations de la tension efficace, celles qui sont normalement présentes dans la tension du réseau et celles provoquées par la variation de la puissance de sortie de l'onduleur, n'ont pas d'effets négatifs dans le suivi de la consigne de puissance envoyée à travers l'interface utilisateur. Suivant la théorie, la tension efficace à la charge est minimale lorsque la puissance fournie par le système de production décentralisée est nulle et qu'elle s'approche de sa valeur à vide lorsque la puissance de sortie de l'onduleur s'approche de celle absorbée par la charge locale.

La même séquence de test a été employée pour le système utilisant le schéma à fréquence variable (VF-ADALINE) avec des résultats très similaires qui sont présentés dans la Figure 6-32.

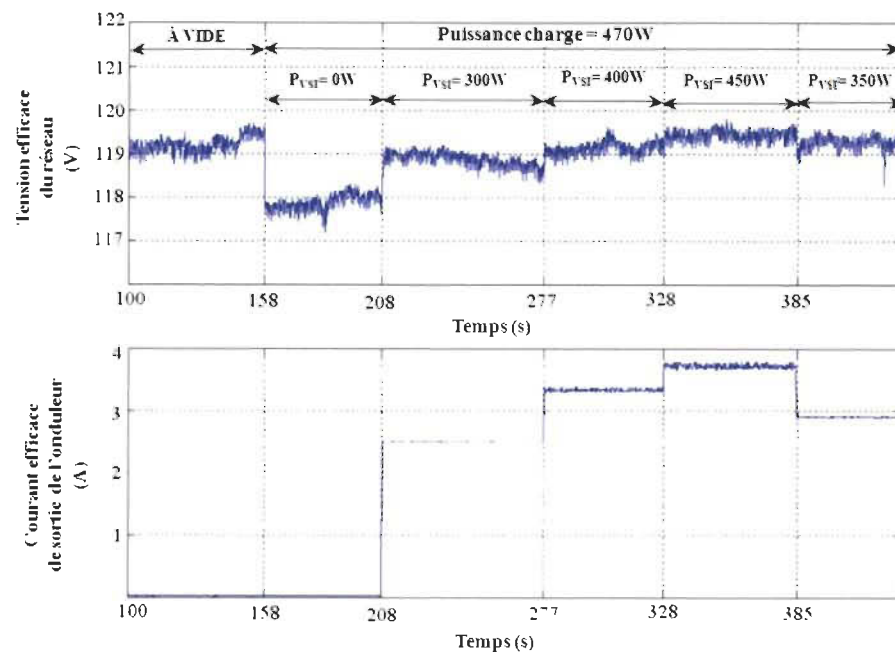


Figure 6-32 Résultats expérimentaux de tension et courant efficaces. Contrôle de puissance utilisant la méthode VF-ADALINE. Consigne de puissance variable, puissance charge 470W, $H/2=300\text{mA}$.

Les résultats pour le système avec schéma de synchronisation à fréquence variable avec OSG-SOGI auxiliaire sont présentés dans la Figure 6-33. Dans ce cas-ci, la séquence de fonctionnement a été modifiée. D'abord une consigne de puissance de zéro a été envoyée, ensuite des consignes de 500W, 250W, 500W et 600W ont été imposées au système à travers l'interface utilisateur.

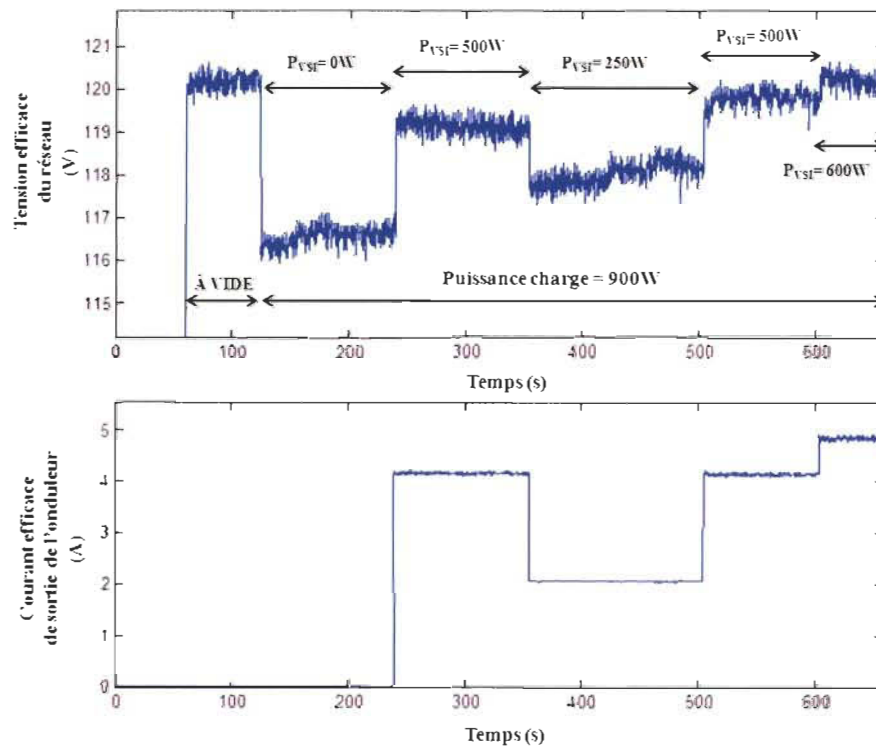


Figure 6-33 Résultats expérimentaux de tension et courant efficaces. Contrôle de puissance utilisant la méthode VF-ADALINE avec OSG-SOGI. Consigne de puissance variable, puissance charge 900W, $H/2=300mA$.

Tel que prévu les trois systèmes de synchronisation sont fonctionnels et offrent un bon suivi de la consigne de puissance avec une bonne stabilité. Dans les résultats expérimentaux, les signaux de synchronisation générés avec les trois méthodes sont similaires car la fréquence d'opération du système durant les essais est restée près de 60Hz.

Cependant, le système utilisant le schéma à fréquence variable avec OSG-SOGI auxiliaire est celui qui s'adapte mieux aux différentes conditions de la tension du réseau.

La Figure 6-34 montre les résultats de l'estimation de la puissance active et réactive et de la fréquence de la tension au nœud d'interconnexion lorsque le schéma de synchronisation VF-ADALINE avec SOGI est utilisé avec une consigne de puissance de 500W.

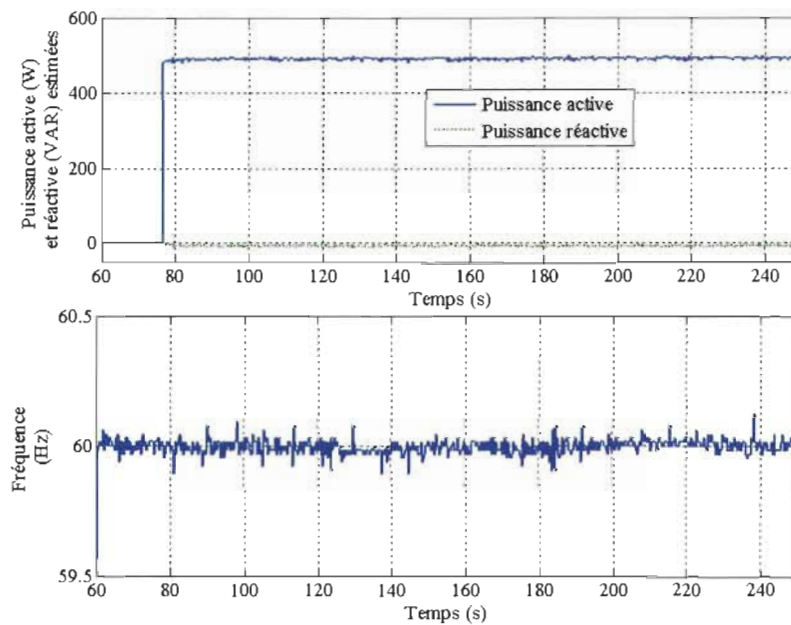


Figure 6-34 Résultats expérimentaux de puissance et fréquence estimées. Contrôle de puissance utilisant la méthode VF-ADALINE avec OSG-SOGI. Consigne de puissance 500W, puissance charge 900W, $H/2=300\text{mA}$.

Une vue plus détaillée de la puissance active estimée est présentée dans la Figure 6-35. Dans cette vue détaillée une différence de quelques Watts est observée entre la puissance estimée et celle de la consigne. Dans le cas du système proposé cette différence qui est toujours inférieure à 1.6% est considérée mineure et permisible.

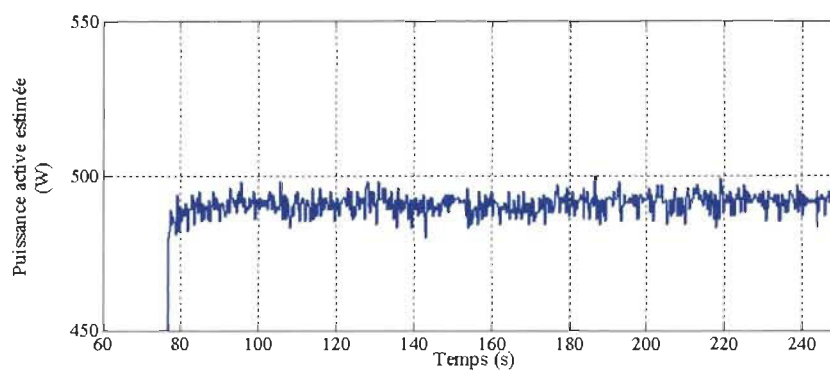


Figure 6-35 Détail des résultats expérimentaux de la puissance estimée. Contrôle de puissance utilisant la méthode VF-ADALINE avec OSG-SOGI. Consigne de puissance 500W, puissance charge 900W, $H/2=300\text{mA}$.

Les trajectoires de la tension au nœud d'interconnexion et du courant de sortie de l'onduleur sont présentées dans la Figure 6-36.

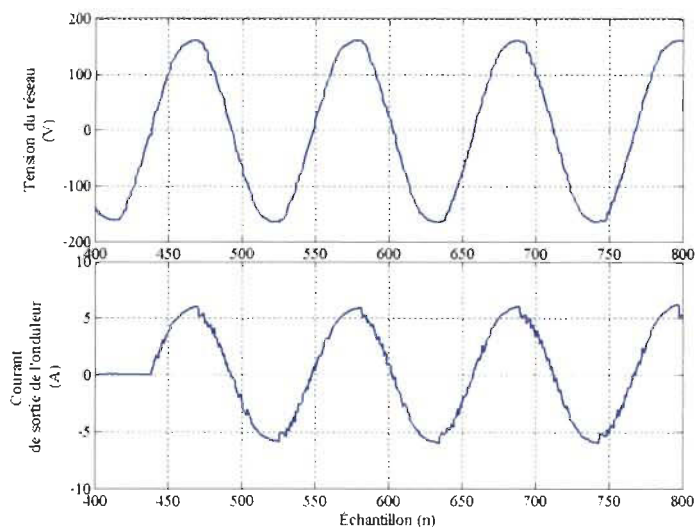


Figure 6-36 Trajectoires de tension et du courant mesurés. Contrôle de puissance utilisant la méthode VF-ADALINE avec OSG-SOGI. Consigne de puissance 500W.

Dans ces résultats expérimentaux le taux de distorsion harmonique maximal de la tension au nœud d'interconnexion est de 2.5% et le taux de distorsion harmonique maximal du

courant de sortie de l'onduleur est de 3.3% ce qui est dans les limites d'opération des systèmes de production décentralisée [9].

Des meilleurs résultats peuvent être obtenus en réduisant la bande d'hystérésis du contrôleur de courant ou en utilisant des schémas prédictifs de modulation par hystérésis ou à fréquence constante [88], [89].

6.4 Détection d'îlotage avec la méthode proposée

Dans cette section les résultats de la validation expérimentale de la méthode de détection d'îlotage sont présentés. D'abord pour la détection dans les systèmes avec une seule source et après pour les systèmes avec multiples sources.

6.4.1 Résultats expérimentaux de la détection d'îlotage dans systèmes avec un onduleur alimentant une charge résistive.

Dans le but de tester la fonctionnalité de la méthode de détection, des essais ont été réalisés pour différentes conditions de puissance de sortie de l'onduleur et pour différents types de charge en sachant que les cas les plus difficiles à détecter sont ceux où la puissance de l'onduleur est très proche ou égale à celle absorbée par la charge. Dans ce cas, si l'onduleur fournit la même puissance absorbée par la charge au moment de la déconnexion, la probabilité de déclenchement des protections de basse/haute tension ou de basse/haute fréquence est faible pour ne pas dire nulle.

Les résultats expérimentaux de la détection d'îlotage dans un système composé d'un onduleur connecté au réseau public qui alimente une charge résistive et qui fournit la totalité de la puissance absorbée par la charge sont présentés dans les Figures 6-37 et 6-38.

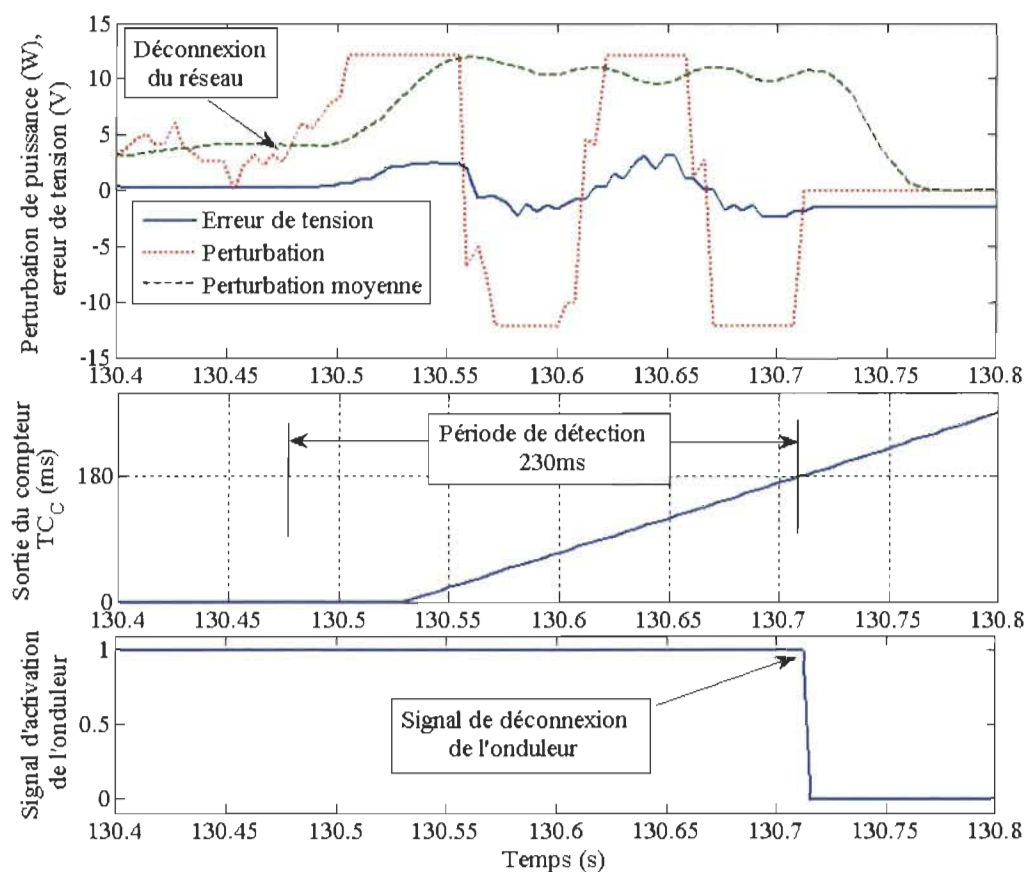


Figure 6-37 Résultats expérimentaux de la détection d'îlotage. Système avec un onduleur, facteur de puissance unitaire, puissance onduleur égale à la puissance absorbée par la charge. Charge résistive (25Ω), tension nominale du réseau 110V.

Dans la Figure 6-37 on observe que suite à la déconnexion de la tension du réseau l'erreur de tension est minimale tel qu'attendu dans le cas d'égalité des puissances de l'onduleur et de la charge. Quelques cycles après la déconnexion de la tension du réseau, l'algorithme de détection d'îlotage introduit une perturbation de puissance active qui permet de réaliser la confirmation de la condition d'îlotage et de générer le signal de déconnexion de l'onduleur dans un délai de 230ms (13.8 cycles électriques).

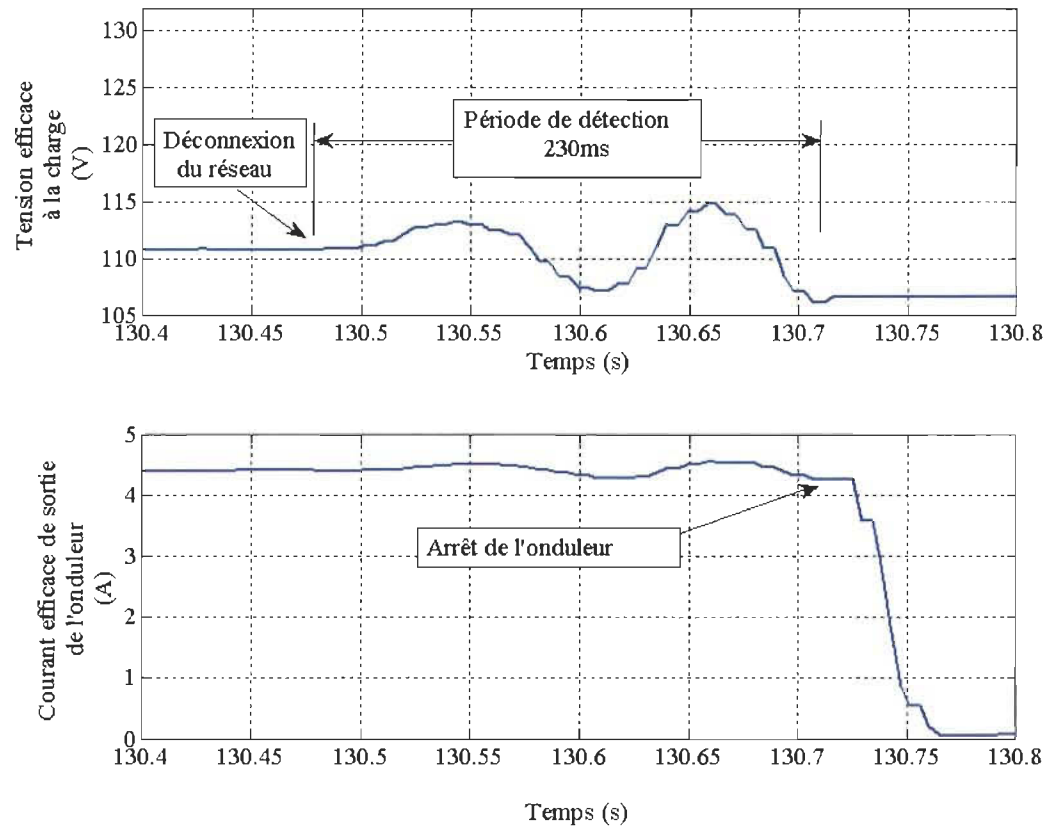


Figure 6-38 Résultats expérimentaux des variations de tension et courant lors de la détection d'îlotage. Système avec un onduleur, facteur de puissance unitaire, puissance onduleur égale à la puissance absorbée par la charge. Charge résistive (25Ω), tension nominale du réseau 110V.

La Figure 6-38 présente les courbes de la tension efficace à la charge et du courant efficace de sortie de l'onduleur pendant la période de détection (introduction de la perturbation de puissance active). On peut observer l'effet de la perturbation de puissance active sur le niveau de tension mesurée à la charge.

Dans les cas où la puissance de l'onduleur est supérieure ou inférieure à la puissance absorbée par la charge, la confirmation de la condition d'îlotage est réalisée bien avant les 230ms. Les résultats concernant le temps requis pour la confirmation de la condition

d'îlotage pour différents rapports de puissance ($P_{\text{onduleur}}/P_{\text{charge}}$) sont présentés dans la Figure 6-39. Dans ce cas-ci, la puissance de la charge est calculée en considérant une tension nominale du réseau de 110V ($P_{\text{charge}} = (110\text{V})^2 / 25\Omega = 484\text{W}$).

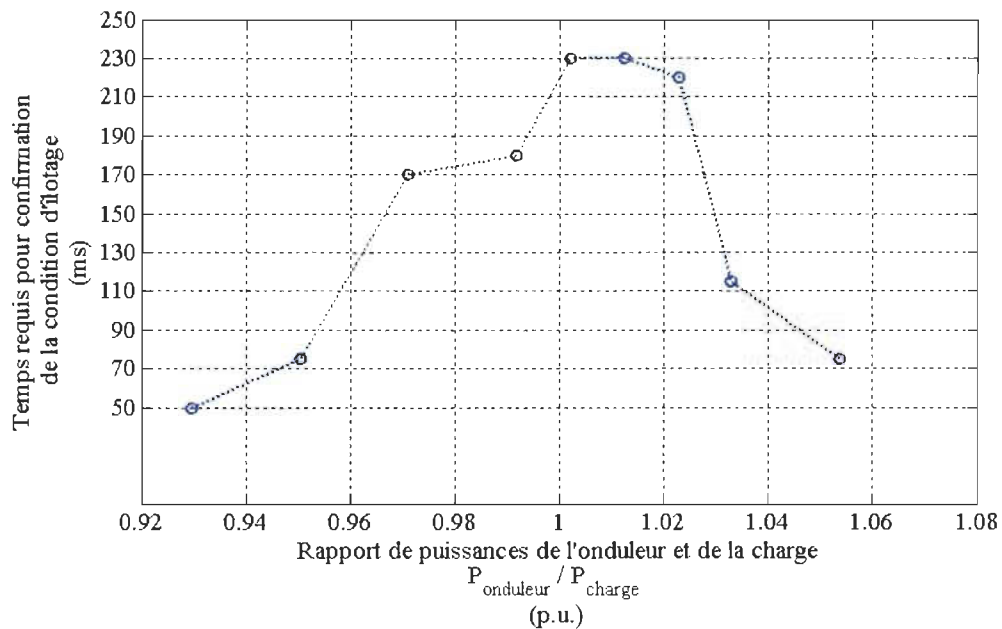


Figure 6-39 Résultats expérimentaux du temps requis pour la confirmation de la condition d'îlotage en fonction du rapport de puissances de l'onduleur et de la charge. Système avec un onduleur, facteur de puissance unitaire. Charge résistive (25Ω), tension nominale du réseau 110V.

6.4.2 Résultats expérimentaux de la détection d'îlotage dans les systèmes multisources

La détection d'îlotage dans un système composé de deux onduleurs interconnectés alimentant une charge commune a été vérifiée expérimentalement pour différentes conditions de puissance de sortie des onduleurs.

Dans ce cas-ci, une charge résistive totale de 15 ohms ($P = (120\text{V})^2 / 15\Omega = 960\text{W}$) a été utilisée. Dans la séquence de test, dans un premier temps le réseau public alimente la

charge, et ensuite chacun des onduleurs est activé avec une puissance qui varie autour de la moitié de la puissance absorbée par la charge. Un diagramme simplifié des topologies de test employées est présenté dans la Figure 6-40.

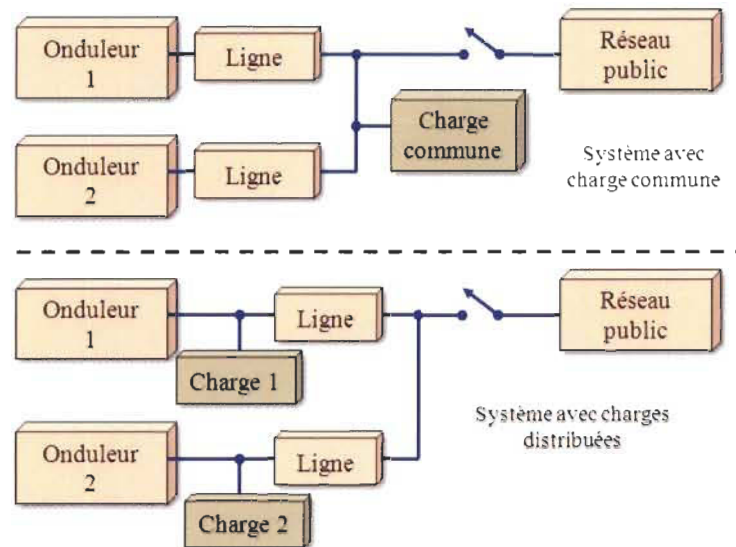


Figure 6-40 Diagramme simplifié des topologies de système avec deux onduleurs de tension interconnectés au réseau public alimentant une charge commune et des charges distribuées.

Tel que montré par la figure 6-40, deux différentes topologies ont été employées afin de vérifier les possibles effets de la ligne de transmission sur la méthode de détection d'îlotage dans les systèmes multisources. Dans le premier cas toute la charge est connectée au même nœud et dans le deuxième cas la charge est répartie dans deux nœuds différents.

Dans les deux cas et tel que obtenu par simulation :

- les résultats sont similaires et confirment que l'algorithme de détection proposé permet de réaliser une détection et une confirmation de la condition d'îlotage en dedans de 240ms dans les systèmes multisources,

- l'alignement des variations de tension et des perturbations de puissance générées par les deux onduleurs s'est produit toujours en dedans de trois cycles électriques,
- les signaux de déconnexion ne sont pas générés de façon simultanée dans le cas où la charge est distribuée, alors qu'ils le sont de manière simultanée lorsque les onduleurs alimentent une seule charge. Dans le cas des charges distribuées le signal de déconnexion produit en premier génère l'arrêt de l'onduleur respectif et le déclenchement des protections de l'autre onduleur.

La Figure 6-41, présente l'évolution des valeurs efficaces du courant de sortie de l'onduleur numéro 1 et de la tension mesurée à charge. On peut apercevoir l'augmentation de la valeur efficace de tension suite à l'entrée en fonctionnement de chaque onduleur, et la réduction de la valeur efficace du courant de sortie de l'onduleur numéro 1 suite à l'entrée en fonctionnement de l'onduleur numéro 2.

La Figure 6-42 montre les variations de la perturbation de puissance introduites par l'algorithme de détection d'îlotage en fonction des variations de la tension du réseau. Il est à noter que pour cette puissance d'opération (480W par onduleur) la perturbation moyenne est inférieure à 5W. Suite à une forte variation de la tension efficace, comme par exemple l'entrée en opération de l'onduleur numéro 2, on observe une perturbation supérieure à 10W pendant quelques cycles, une fois la tension stabilisée la perturbation revient aux valeurs minimales.

La Figure 6-43 présente les courbes correspondant à la détection de la condition d'îlotage de l'onduleur numéro 1, et les courbes correspondant à l'évolution des valeurs efficaces de tension à la charge et du courant de sortie de l'onduleur avant la déconnexion du réseau et

pendant la période de détection. Dans ce cas-ci, la confirmation de la condition d'ilotage est possible dans un délai de 220ms (13.2 cycles électriques).

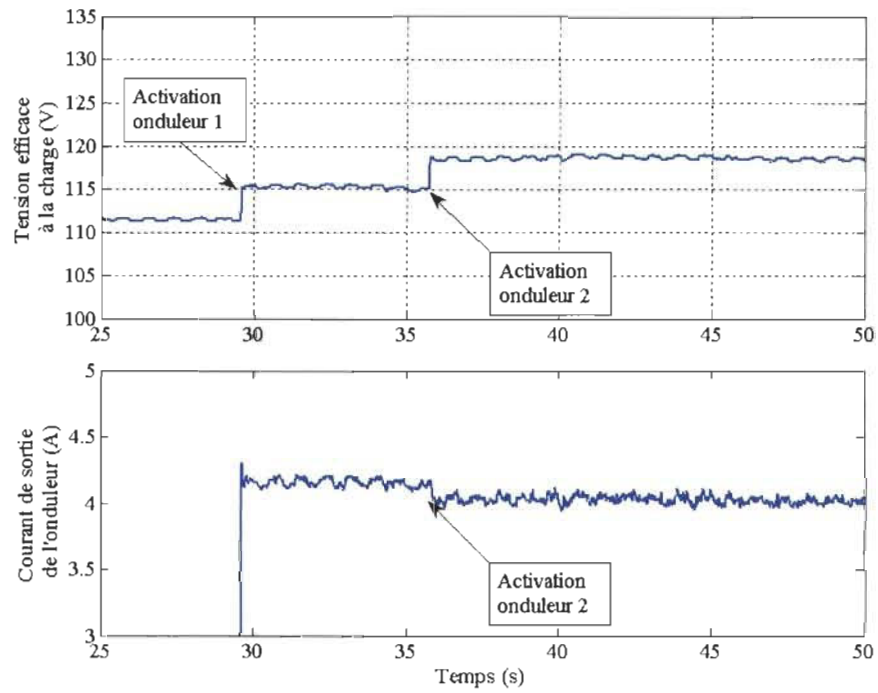


Figure 6-41

Résultats expérimentaux des variations de tension et courant en conditions normales d'opération. Système avec deux onduleurs, facteur de puissance unitaire, puissance des onduleurs égale à la puissance absorbée par la charge. Charge résistive (15Ω), tension nominale du réseau 120V.

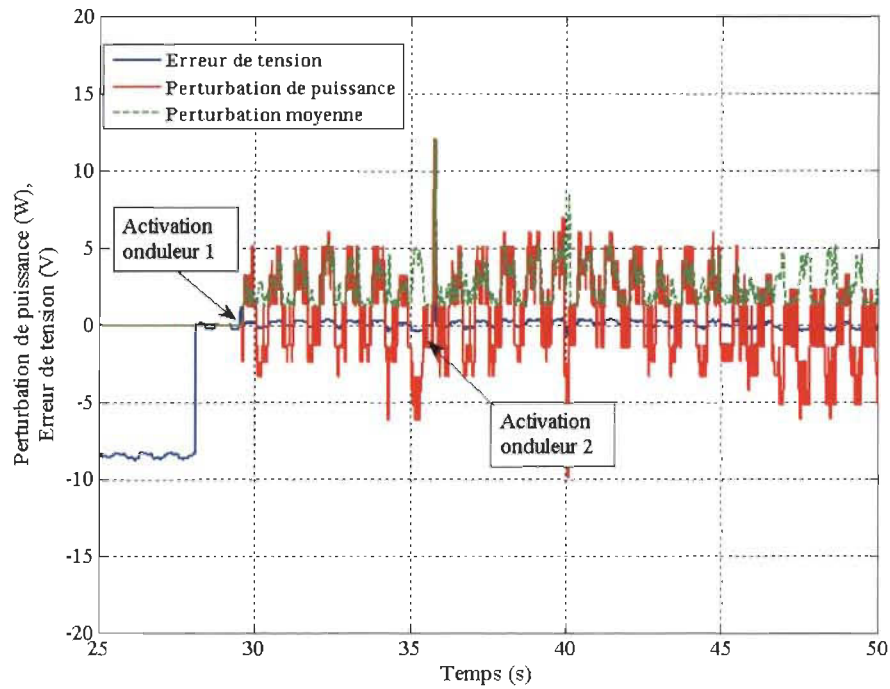


Figure 6-42 Résultats expérimentaux des variations de l'erreur de tension et perturbation de puissance en conditions normales d'opération. Système avec deux onduleurs, facteur de puissance unitaire, puissance des onduleurs égale à la puissance absorbée par la charge. Charge résistive (15Ω), tension nominale du réseau 120V.

On observe que, tel qu'attendu pour le cas d'égalité de puissance, la variation de tension suite à la déconnexion du réseau est très faible et que pendant la période de détection une variation d'environ $\pm 2V$ est générée par l'algorithme de détection d'ilotage.

La Figure 6-44 montre le bilan des résultats obtenus concernant le temps requis pour la confirmation de la condition d'ilotage dans un système composé de deux onduleurs alimentant une charge distribuée. Le temps présenté dans la figure correspond au temps requis pour la génération du premier signal de déconnexion.

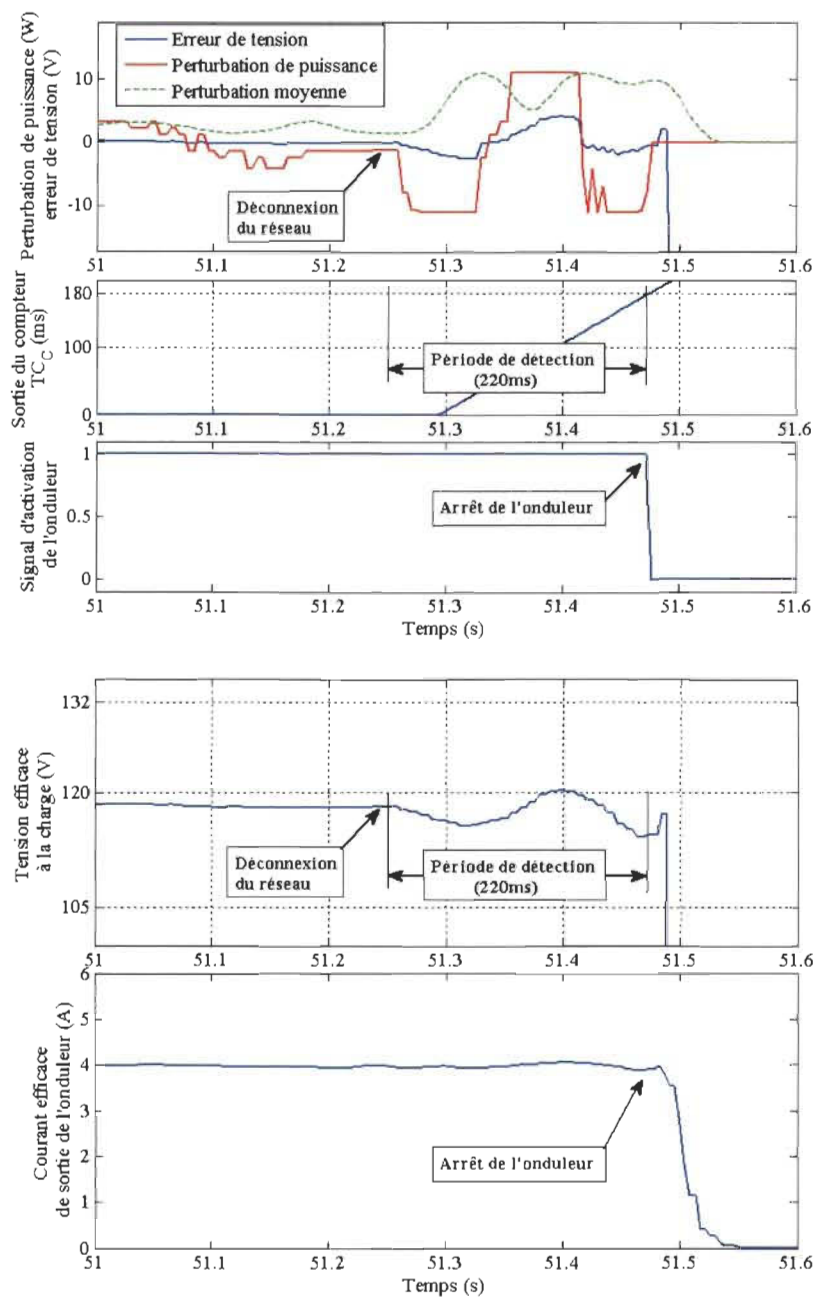


Figure 6-43 Résultats expérimentaux de la détection d'îlotage et des variations de tension et courant lors de la détection d'îlotage. Système avec deux onduleurs. Charge résistive (15Ω), tension nominale du réseau 120V. Puissance de sortie de chaque onduleur 470W.

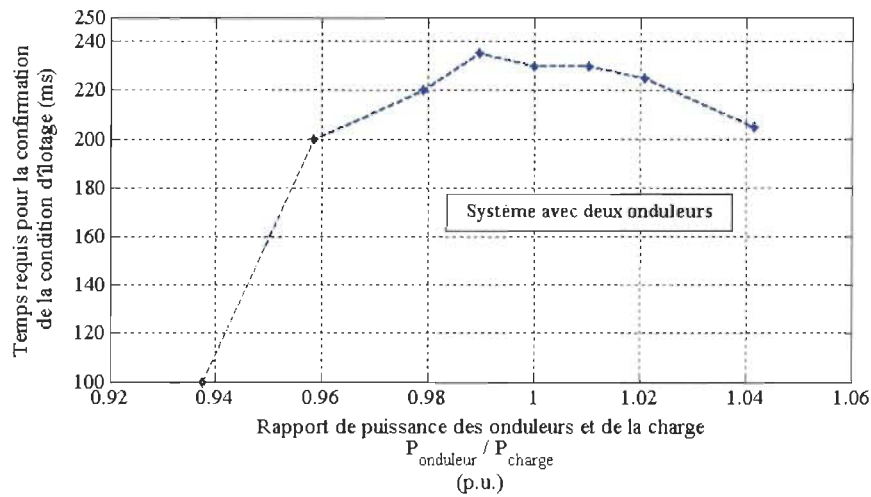


Figure 6-44 Résultats expérimentaux du temps requis pour la confirmation de la condition d'ilotage en fonction du rapport de puissances de l'onduleur et de la charge. Système avec deux onduleurs. Charge résistive (15Ω), tension nominale du réseau 120V.

6.4.3 Résultats expérimentaux de la détection d'ilotage dans systèmes avec un onduleur alimentant une charge résonante

Afin d'évaluer le comportement de la méthode dans conditions de résonance, une charge résonante a été implantée de manière à produire différents facteurs de qualité.

Le bilan des résultats concernant le temps requis pour la détection et la confirmation de la condition d'ilotage dans un système alimentant une charge résonante en fonction du facteur de qualité et en fonction du rapport des puissances de l'onduleur et de la charge est présenté dans la Figure 6-45.

Les résultats de la Figure 6-45 montrent que la détection et confirmation de la condition d'ilotage sont toujours réalisées en dedans de 250ms, ce qui correspond à 15 cycles électriques. La détection est réalisée plus rapidement lorsque le facteur de qualité de la charge est plus bas, ce qui confirme la théorie et les résultats de simulation présentés dans

la section 3.2. En simulation pour un système avec un onduleur alimentant une charge avec $q_F=2.5$ le temps requis pour la confirmation de la condition d'îlotage est de 15.2 cycles (253ms), et pour une charge avec $q_F=1.0$ le temps requis est de 13.8 cycles (230ms), ce qui correspond bien aux résultats obtenus expérimentalement.

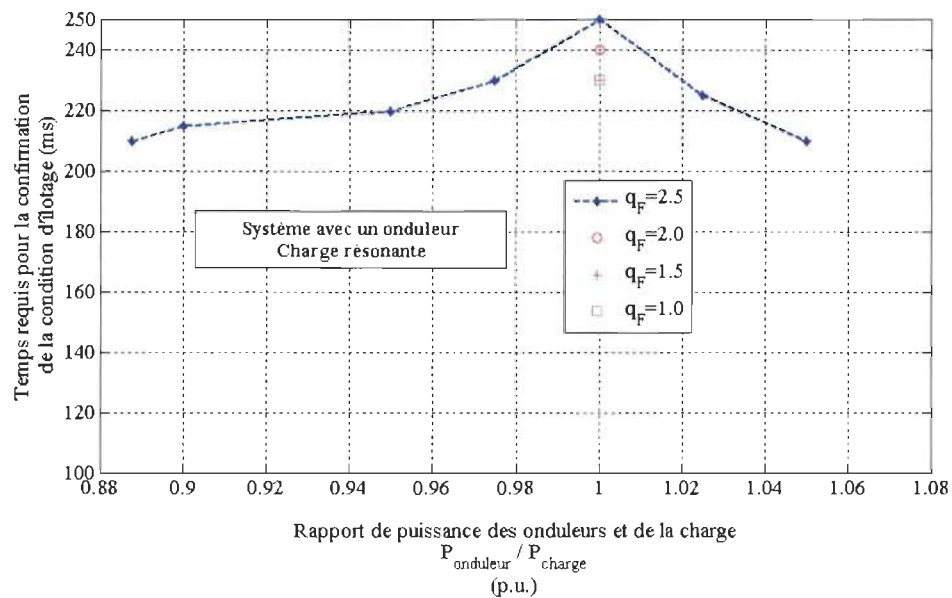


Figure 6-45 Résultats expérimentaux du temps requis pour la confirmation de la condition d'îlotage en fonction du rapport de puissances de l'onduleur et de la charge, et en fonction du facteur de qualité de la charge. Système avec un onduleur. Tension nominale du réseau 120V.

La Figure 6-46 présente les trajectoires correspondant aux résultats obtenus dans le cas le plus critique évalué expérimentalement, c'est-à-dire le cas où le système alimente une charge résonante avec facteur de qualité $q_F=2.5$ et l'onduleur fournit une puissance égale à celle absorbée par la charge. Dans ce cas, les résultats montrent que la variation de tension est très faible au début de la période de détection, ce qui retarde un peu la saturation de la perturbation de puissance. Ce ralentissement dans la variation de la tension est un effet de

la charge résonante. Malgré cet effet, la confirmation de la condition d'îlotage est possible dans un délai de 250ms.

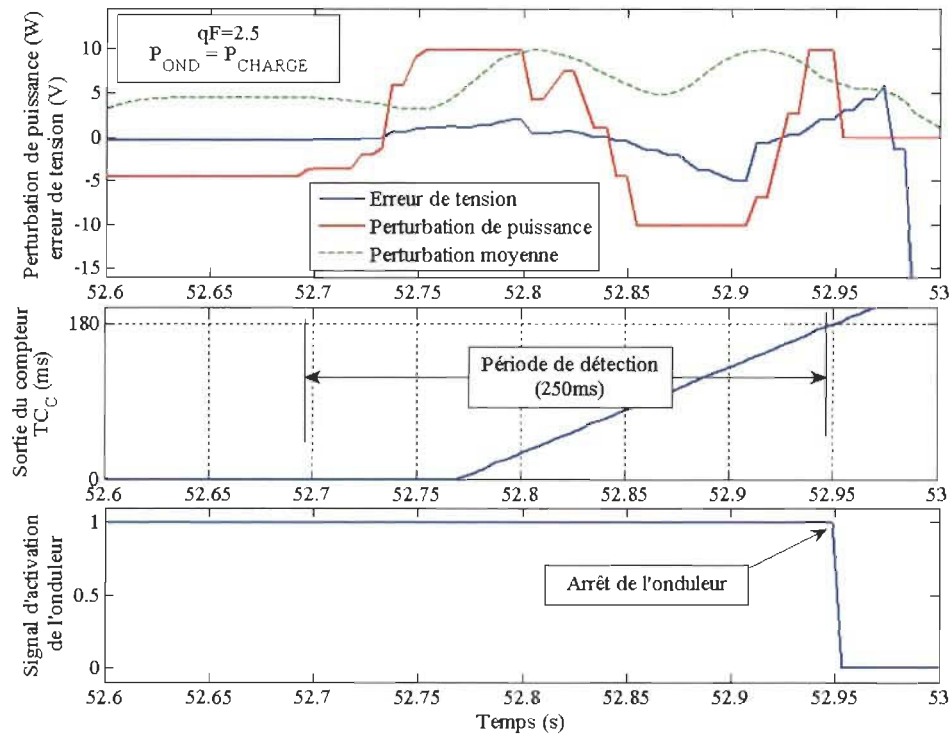


Figure 6-46 Résultats expérimentaux de la détection d'îlotage. Système avec un onduleur. Charge résonante ($qF=2.5$), tension nominale du réseau 120V. Puissance de sortie de l'onduleur égale à la puissance de la charge ($P_{CHARGE}=400W$).

6.5 Conclusion

Les propositions d'implantation matérielle des méthodes d'estimation de signal, de synchronisation, d'analyse et contrôle de puissance des onduleurs de tension connectés au réseau public ont été validées par la voie de l'expérimentation afin de vérifier les résultats déjà obtenus par la simulation et par co-simulation.

Ces méthodes proposées offrent des avantages importants concernant principalement :

- l'utilisation d'un seul processeur numérique pour l'implantation des différents algorithmes (contrôle et analyse de puissance). Ceci élimine les possibles pertes d'information liées aux problèmes dans la synchronisation/communication entre processeurs dans les solutions multiprocesseurs.
- la disponibilité de l'information relative à la qualité de l'onde en temps-réel.
- l'analyse des harmoniques avec rang élevé sans affecter le pas de calcul des algorithmes et le pas d'échantillonnage des signaux de tension et de courant.
- le correct suivi du niveau, de l'angle de phase et de la fréquence du signal de tension du réseau permettant une correcte synchronisation de l'onduleur et de cette manière un contrôle de la puissance de sortie de l'onduleur.

La méthode de détection d'îlotage proposée dans le chapitre 3 a été intégrée au système de contrôle de puissance, implantée matériellement dans technologie VLSI et testée dans plusieurs scénarios, incluant les cas critiques :

- condition d'égalité entre la puissance du système de production décentralisée et celle absorbée par la charge,
- charge résonante avec facteur de qualité élevé, et
- systèmes multisources

Dans les cas évalués expérimentalement les résultats obtenus correspondent à ceux obtenus par simulation, ce qui confirme la validité de la méthode de détection d'îlotage pour les systèmes multisources et permet d'augurer que des résultats similaires pourront être

obtenus dans les autres scénarios simulés qui n'ont pas été validés expérimentalement en raison des limitations matérielles.

Dans tous les cas validés expérimentalement la détection et la confirmation de la condition d'îlotage ont été possibles dans un délai égal ou inférieur à 250ms (15 cycles électriques).

Les propositions de détection d'îlotage et d'implantation matérielle du réseau ADALINE pour l'analyse harmonique et pour la synchronisation des onduleurs de tension connectés au réseau ont été comparées, après validation expérimentale, avec la littérature récente.

La figure 6-47 montre la comparaison de la méthode de détection d'îlotage proposée dans cette thèse avec deux versions améliorées de la méthode de rétroaction positive de tension publiées en 2010 [24] et en 2011 [25].

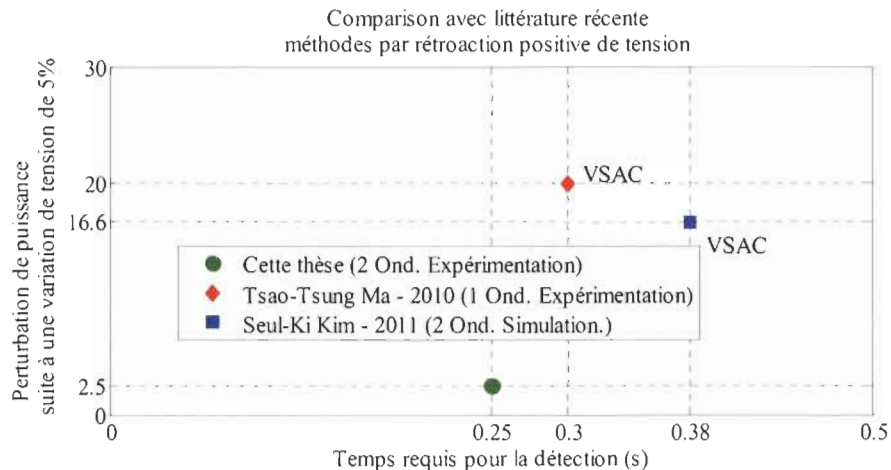


Figure 6-47 Comparaison de la méthode de détection d'îlotage proposée dans cette thèse avec des méthodes proposées dans la littérature récente.

Dans cette comparaison la perturbation de puissance introduite par chaque méthode suite à une variation de la tension du réseau de 5% et le temps requis pour la détection de la condition d'îlotage sont considérés afin d'évaluer l'impact de la méthode sur la qualité de

l'alimentation par rapport à la rapidité de la détection d'ilotage. Il est évident que le meilleur rapport est obtenu utilisant la méthode proposée dans cette thèse où dans tous les cas la perturbation de puissance introduite est limitée à 2.5% de la puissance de consigne et le temps requis pour la détection (et confirmation) est égal ou inférieur à 250ms.

La figure 6-48 montre la comparaison de la proposition d'implantation en technologie VLSI pour l'analyse de puissance avec quelques méthodes proposées dans la littérature et validées expérimentalement dont MOSOGI-FLL [57], RBFNN [90], DFT [49], et le filtre de Kalman [91].

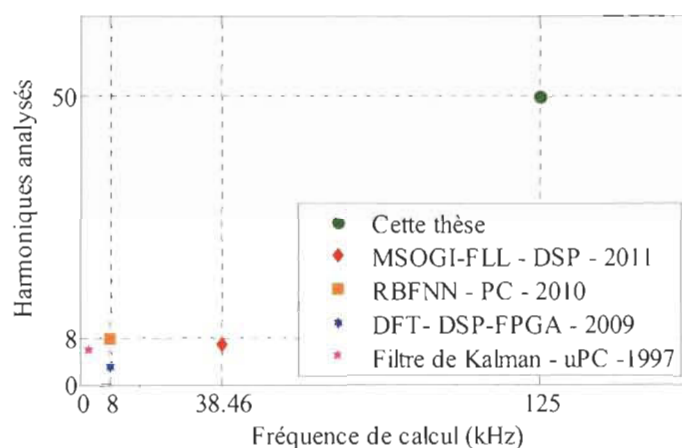


Figure 6-48 Comparaison de la méthode d'analyse de puissance (et synchronisation des onduleurs connectés au réseau) proposée dans cette thèse avec méthodes proposées dans la littérature.

Dans cette comparaison, le nombre d'harmoniques analysés et la fréquence de calcul sont utilisés comme paramètres d'examen de chaque proposition. Tel qu'on peut l'observer dans la figure, la proposition d'implantation matérielle en FPGA offre une fréquence de calcul plus élevée et une analyse harmonique plus étendue.

Chapitre 7 - Conclusion

La réalisation de cette thèse a permis de faire plusieurs contributions importantes en ce qui concerne l'intégration des systèmes de production décentralisée au réseau public centralisé. Ces contributions suivent le principal objectif du projet de recherche qui vise à améliorer la sécurité de l'intégration de sources décentralisées via la proposition d'un algorithme de détection d'îlotage pour les systèmes multisources, la proposition des algorithmes de contrôle des interfaces de puissance et la proposition des structures d'implantation matérielle des algorithmes proposés en technologie VLSI.

Une nouvelle méthode de détection d'îlotage a donc été proposée pour l'intégration des systèmes multisources. Cette méthode a été validée d'abord par simulation, puis par co-simulation et finalement par la voie de l'expérimentation avec des résultats satisfaisants dans différentes configurations et conditions de charge et de puissance. La méthode proposée offre une confirmation rapide de la condition d'îlotage, en deçà de 250ms (15 cycles électriques), avec un faible effet sur la qualité de l'onde et peut être employée dans des systèmes comportant plusieurs sources de production décentralisée.

D'autre part, des méthodes de synchronisation, de contrôle et d'analyse de puissance basées sur le réseau de neurones ADALINE ont été proposées pour les onduleurs de tension connectés au réseau. Des structures d'implantation matérielle en technologie VLSI ont été aussi proposées.

Les méthodes proposées et validées expérimentalement offrent des avantages importants, notamment la réduction du nombre de processeurs numériques requis pour les fonctions de détection d'îlotage, de contrôle et d'analyse de puissance en temps-réel qui, couramment, se font avec des schémas multiprocesseurs et qui, dans la proposition, sont implantées dans un seul circuit FPGA. D'autres avantages importants du système proposé sont la possibilité de maintenir un pas de calcul constant et indépendant du nombre de fonctions implantées dans le même processeur et la possibilité de réaliser une évaluation de la qualité de l'onde en temps-réel considérant un rang harmonique élevé.

Lors du développement de cette thèse, plusieurs communications et publications ont été réalisées afin de divulguer les différentes contributions [92] - [98].

Cette thèse a permis également de développer un banc d'essais expérimental composé des unités de contrôle basées sur FPGA, des systèmes de mesure et des interfaces de puissance. Ce banc d'essais, vu comme une contribution de cette thèse, pourra être utilisé dans des travaux de recherche futurs dans les domaines des microréseaux, des systèmes multisources de production décentralisée et des réseaux intelligents.

Quelques possibles travaux à venir dans les domaines reliés à cette thèse sont les suivants :

- Évaluation expérimentale de la compatibilité de méthodes de détection d'îlotage dans les systèmes multisources.
- Analyse et compensation des harmoniques et de puissance réactive dans un système de production décentralisée comportant plusieurs sources et éléments de stockage à court et long terme.
- Développement des interfaces de puissance intelligentes pour l'intégration de la production décentralisée.

Références

- [1] B. Kroposki, R. Lasseter, T. Ise, S. Morozumi, S. Papathanassiou, N. Hatziargyriou, "Making microgrids work," *IEEE Power and Energy Magazine*, Vol. 6, No.3, pp. 40-53, 2008.
- [2] K. Agbossou, M. Kolhe, J. Hamelin, T. K. Bose, "Performance of a Stand-Alone Renewable Energy System Based on Energy Storage as Hydrogen," *IEEE Transactions on Energy Conversion*, Vol. 19, No. 3, pp. 633-640, 2004.
- [3] Ali Ipakchi, Farrokh Albuyeh, "Grid of the Future: Are We Ready to Transition to a Smart Grid?," *IEEE Power and Energy Magazine*, Vol. 7, No.2, pp. 52-62, 2009.
- [4] S. Massoud Amin, B F Wollenberg, "Toward a smart grid: power delivery for the 21st century," *IEEE Power and Energy Magazine*, Vol. 3, No. 5, pp. 34 - 41, 2005.
- [5] N. Hatziargyriou, H. Asano, R. Iravani, C. Marnay, "Microgrids," *IEEE Power and Energy Magazine*, Vol. 5, No. 4, pp. 78 – 94, 2007.
- [6] F. Katiraei, R. Iravani, N. Hatziargyriou, A. Dimeas, "Microgrids management: controls and operation aspects of microgrids," *IEEE Power and Energy Magazine*, Vol. 6, No. 3, pp. 54 – 65, 2008.
- [7] G. Venkataramanan, C. Marnay, "A larger role for microgrids," *IEEE Power and Energy Magazine*, Vol. 6, No. 3, pp. 78 – 82, 2008.
- [8] W. Bower, M. Roop, Evaluation of islanding detection methods for utility-interactive inverters in photovoltaic systems, Sandia Report- SAND2002-3591, 2002.
- [9] 1547- IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems, IEEE Standards; in Standards Coordinating Committee 21 on Fuel Cells, Photovoltaics, Dispersed Generation, and Energy Storage, 28 July 2003.
- [10] P. Mahat, C. Zhe, B. Bak-Jensen, "Review of islanding detection methods for distributed generation," in Proc. Third International Conference on Electric Utility Deregulation and Restructuring and Power Technologies- DRPT-2008, 2008 pp. 2743 – 2748.
- [11] W. Xu, K. Mauch, S. Martel, An Assessment of DG Islanding Detection Methods and Issues for Canada, Report # CETC-Varennnes 2004-074 (TR), CANMET Energy Technology Centre–Varennnes, Natural Resources Canada, 2004.

- [12] M. E. Ropp, M. Begovic and A. Rohatgi, "Prevention of Islanding in Grid-connected Photovoltaic Systems," *Progress in photovoltaics: Research and Applications*, Vol. 7, pp. 39-59, 1999.
- [13] W. Xu, G. Zhang, C. Li, W. Wang, G. Wang, J. Kliber, "A Power Line Signaling Based Technique for Anti-Islanding Protection of Distributed Generators—Part I: Scheme and Analysis," *IEEE Transactions on Power Delivery*, Vol. 22, No. 3, pp. 1758 - 1766, 2007.
- [14] M. Ropp, D. Larson, S. Meendering, D. McMahon, J. Ginn, J. Stevens, W. Bower, S. Gonzalez, K. Fennell, L. Brusseau, "Discussion of a power line carrier communication based anti-islanding scheme using a commercial automatic meter reading system," in Proc. IEEE 4th World Conference on Photovoltaic Energy Conversion, Conference Record of the 2006, 2006, pp. 2351 – 2354.
- [15] W. Freitas, W. Xu, C. M. Affonso, and Z. Huang, "Comparative Analysis Between ROCOF and Vector Surge Relays for Distributed Generation Applications," *IEEE Transactions on Power Delivery*, Vol. 20, No. 2, pp. 1315-1324, 2005.
- [16] S.I. Jang, K.H. Kim, "An islanding detection method for distributed generations using voltage unbalance and total harmonic distortion of current," *IEEE Transactions on Power Delivery*, Vol. 19, No. 2, pp. 745-752, 2004.
- [17] P. Sanchis, L. Marroyo, J. Coloma, "Design Methodology for the Frequency Shift Method of Islanding Prevention and Analysis of its Detection Capability," *Progress in Photovoltaics: Research and Applications*, Vol. 13, pp. 409-428, 2005.
- [18] L.A.C. Lopes, Y. Zhang, "Islanding Detection Assessment of Multi-Inverter Systems With Active Frequency Drifting Methods," *IEEE Transactions on Power Delivery*, Vol. 23, No. 1, pp. 480 - 486, 2008.
- [19] Y. Jung, B. Yu, J. So, "A Novel Active Frequency Drift Method of Islanding Prevention for the grid-connected Photovoltaic Inverter," in Proc. IEEE 36th Power Electronics Specialists Conference- PESC-05, 2005, pp. 1915 - 1921.
- [20] Q. Ding, Z. Xu, Y.C Li, "A modified Active Frequency Drift method for anti-islanding of grid-connected PV systems," in Proc. Third International Conference on Electric Utility Deregulation and Restructuring and Power Technologies-DRPT-2008, 2008, pp. 2730 - 2733.
- [21] B. Singam, L.Y. Hui, "Assessing SMS and PJD Schemes of Anti-Islanding with Varying Quality Factor," in Proc. IEEE International Power and Energy Conference PECon '06, 2006, pp. 196-201.
- [22] Z. Ye, R. Walling, L. Garces, R. Zhou, L. Li, T. Wang, "Study and Development of Anti-Islanding Control for Grid-Connected Inverters," General Electric Global Research Center Niskayuna, New York, NREL/SR-560-36243, 2004.
- [23] Z. Ye, L. Li, L. Garces, C. Wang, R. Zhang, M. Dame, R. Walling, N. Miller, "A new family of active anti-islanding schemes based on DQ implementation for grid-connected inverters," in Proc. IEEE 35th Annual Power Electronics Specialists Conference-2004- PESC-04, 2004, pp. 235 – 241.

- [24] T-T. Ma, "Quantitative Design of Active Anti-Islanding Controllers for Power-Converter-Based Distributed Generators," *IEEE Transactions on Industrial Electronics*, Vol. 57, No. 10, pp. 3448–3455, 2010.
- [25] S-K. Kim, J-H Jeon, H-K. Choi, and J-Y. Kim, "Voltage Shift Acceleration Control for Anti-Islanding of Distributed Generation Inverters," *IEEE Transactions on Power Delivery*, Vol. 26, No. 4, pp. 2223–2234, 2011.
- [26] C. Jeraputra, P.N. Enjeti, "Development of a Robust Anti-Islanding Algorithm for Utility interconnection of Distributed Fuel Cell Powered Generation," *IEEE Transactions on Power Electronics*, Vol. 19, No. 5, pp. 1163–1170, 2004.
- [27] C. Jeraputra, E.C. Aelwizal, P.N. Enjeti, S. Choi, "An Improved Anti-Islanding Algorithm for Utility Interconnection of Multiple Distributed Fuel Cell Powered Generation," in Proc. Twentieth Annual IEEE Applied Power Electronics Conference and Exposition-APEC-2005, 2005, pp. 103 - 108.
- [28] O. Tsukamoto, K. Yamagishi, "Detection of islanding of multiple dispersed photovoltaic power systems," *Solar Energy*, Vol. 58, pp. 9-15, 1996.
- [29] O. Tsukamoto, K. Yamagishi, "Study of dispersed photovoltaic power systems connected to a utility power grid," *Solar Energy*, Vol. 70, No. 60, pp. 505-511, 2001.
- [30] B. Yu, M. Matsui, Y. So, G. Yu, "A high power quality anti-islanding method using effective power variation," *Solar Energy*, Vol. 82, pp. 368-378, 2008.
- [31] M. L. Doumbia, K. Agbossou, D. Tran-Khanh-Viet, "Correlation technique investigation for islanding detection of inverter based distributed generation," in Proc. IEEE Power Electronics Specialists Conference- PESC2008, 2008, pp. 4556-4561.
- [32] M. L. Doumbia, K. Agbossou, D. Tran-Khanh-Viet, "Improved correlation technique for islanding detection of inverter based distributed generation," in Proc. IEEE International Symposium on Industrial Electronics - ISIE 2008, 2008, pp. 2305-2310.
- [33] M. Robitaille, K. Agbossou, M.L. Doumbia and R. Simard "Islanding Detection Method for a Hybrid Renewable Energy System," *International Journal of Renewable Energy Research, IJRER*, Vol. 1, No.1, pp. 41-53, 2011.
- [34] R. Bhandari, S. Gonzalez, M.E. Ropp, "Investigation of two anti-islanding methods in the multi-inverter case", in Proc. IEEE Power and Energy Society General Meeting - Conversion and Delivery of Electrical Energy in the 21st Century, 2008, pp. 1-7.
- [35] M. Barnes, J. Kondoh, H. Asano, J. Oyarzabal, G. Ventakaramanan, R. Lasseter, N. Hatziairgyriou, T. Green, "Real-World MicroGrids : An Overview", in Proc. IEEE International Conference on System of Systems Engineering, 2007. SoSE '07, 2007, pp. 1-8.

- [36] K. De Brabandere, K. Vanthournout, J. Driesen, G. Deconinck, R. Belmans, "Control of Microgrids," in Proc. IEEE Power Engineering Society General Meeting, 2007, pp. 1-7.
- [37] M. Prodanovic, T.C. Green, "High-Quality Power Generation Through Distributed Control of a Power Park Microgrid," *IEEE Transactions on Industrial Electronics*, Vol. 53, No. 5, pp. 1471-148, 2006.
- [38] V. Kaura, V. Blasko, "Operation of a Phase Locked Loop system under distorted utility conditions," *IEEE Transactions on Industry Applications*, Vol. 33, No. 1, pp. 58-63, 1997.
- [39] S.-K. Chung, "Phase-locked loop for grid-connected three-phase power conversion systems," *IEE Proc-Electr. Power Appl.*, Vol. 147, No. 3, pp. 213-219, May 2000.
- [40] A.V. Timbus, R. Teodorescu, F. Blaabjerg, M. Liserre, A. Dell'Aquila "Independent Synchronization and Control of Three Phase Grid Converters," in Proc. Int. Symposium on Power Electronics, Electrical Drives, Automation and Motion-SPEEDAM, 2006, pp. 1246 - 1251.
- [41] S. Shinnaka, "A Robust Single-Phase PLL System With Stable and Fast Tracking," *IEEE Transactions on Industry Applications*, Vol. 44, No. 2, pp. 624-633, 2008.
- [42] E. Robles, S. Ceballos, J. Pou, J. L. Martin, J. Zaragoza, P. Ibanez, "Variable-Frequency Grid-Sequence Detector Based on a Quasi-Ideal Low-Pass Filter Stage and a Phase-Locked Loop," *IEEE Transactions on Power Electronics*, Vol. 25, No. 10, pp. 2552-2563, 2010.
- [43] A.M. Salamah, S.J. Finney and B.W. Williams, "Three-phase phase-lock loop for distorted utilities," *IET Electr. Power Appl.*, Vol. 1, No. 6, pp. 937-945, 2007.
- [44] D. Xu, Y. W. Li, B. Wu, "Direct PWM synchronization using an All Digital Phase-Locked Loop for high power grid-interfacing converters," in Proc. Twenty Second Annual IEEE Applied Power Electronics Conference - APEC 2007, pp. 901 - 906, 2007.
- [45] M. Karimi-Ghartemani, H. Karimi, and M.R. Iravani "A Magnitude/Phase-Locked Loop System Based on Estimation of Frequency and In-Phase/Quadrature-Phase Amplitudes," *IEEE Transactions on Industrial Electronics*, Vol. 51, No. 2, pp. 511-517, 2004.
- [46] M. Karimi-Ghartemani, M. Reza Iravani, "Measurement of Harmonics/Inter-harmonics of Time-Varying Frequencies," *IEEE Transactions on Power Delivery*, vol. 20, No. 1, pp. 23-31, 2005.
- [47] D. Hart, D. Novosel, Yi Hu, B. Smith, M. Egolf, "A new frequency tracking and phasor estimation algorithm for generator protection," *IEEE Transactions on Power Delivery*, Vol. 12, No. 3, pp. 1064-1073, 1997.
- [48] S-H Kang, D-G Lee, S-R Nam, P.A. Crossley, and Y-C Kang, "Fourier Transform-Based Modified Phasor Estimation Method Immune to the Effect of the DC Offsets," *IEEE Transactions on Power Delivery*, Vol. 24, No. 3, pp. 1104-1111, 2009.

- [49] E. Lavopa, P. Zanchetta, M. Sumner, and F. Cupertino, "Real-Time Estimation of Fundamental Frequency and Harmonics for Active Shunt Power Filters in Aircraft Electrical Systems," *IEEE Transactions on Industrial Electronics*, Vol. 56, No. 8, pp. 2875-2884, 2009.
- [50] V.M. Moreno, M. Liserre, A. Pigazo, A. Dell'Aquila, "A Comparative Analysis of Real-Time Algorithms for Power Signal Decomposition in Multiple Synchronous Reference Frames," *IEEE Transactions on Power Electronics*, Vol. 22, No. 4, pp. 1280-1289, 2007.
- [51] P.K. Dash, A.K. Pradhan, G. Panda, "Frequency estimation of distorted power system signals using extended complex Kalman filter," *IEEE Transactions on Power Delivery*, Vol 14, No 3, pp.761-766, 1999.
- [52] C-H. Huang, C-H. Lee, K-J. Shih, Y-J. Wang, "Frequency Estimation of Distorted Power System Signals Using a Robust Algorithm," *IEEE Transactions on Power Delivery*, Vol. 23, No. 1, pp. 41-51, 2008.
- [53] R.A. Zadeh, A. Ghosh, G. Ledwich,, "Combination of Kalman Filter and Least-Error Square Techniques in Power System," *IEEE Transactions on Power Delivery*, Vol. 25, No. 4, pp. 2868-2880, 2010.
- [54] F.J. Rodriguez, E. Bueno, M. Aredes, L.G.B. Rolin, F.A.S. Neves, M.C. Cavalcanti, "Discrete-Time implementation of second order generalized integrators for grid converters," in Proc. 34th Annual Conference of IEEE Industrial Electronics - IECON 2008, pp. 176-181.
- [55] M. Ciobotaru, R. Teodorescu, V. G. Agelidis, "Offset rejection for PLL based synchronization in grid-connected converters," in Proc. Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition - APEC 2008, pp. 1611 – 1617.
- [56] M.J. Díaz, E. Bueno, R. Mateos, F.J. Rodríguez, E. Monmasson "FPGA Implementation of Harmonic Detector based on Second Order Generalized Integrators", in Proc. 34th Annual Conference of IEEE Industrial Electronics - IECON 2008. pp. 2453 - 2458.
- [57] P. Rodríguez, A. Luna, I. Candela, R. Mújal, R. Teodorescu, F. Blaabjerg, "Multi-resonant Frequency-locked Loop for Grid Synchronization of Power Converters under Distorted Grid Conditions," *IEEE Transactions on Industrial Electronics*, Vol. 58, No. 1, pp. 127-138, 2010.
- [58] G. Fedele, C. Picardi, and D. Sgrò, "A Power Electrical Signal Tracking Strategy Based on the Modulating Functions Method," *IEEE Transactions on Industrial Electronics*, Vol. 56, No. 10, pp. 4079-4087, October 2009.
- [59] H.J Jeon, T.G. Chang, "Interactive Frequency Estimation Based on MVDR Spectrum," *IEEE Transactions on Power Delivery*, Vol. 25, No. 2, pp. 621-630, 2010.
- [60] R.G. McKilliam, B.G. Quin, I.V.L. Clarkson, and B. Moran, "Frequency estimation by Phase Unwrapping," *IEEE Transactions on Signal Processing*, Vol. 58, No. 6, pp. 2953-2963, 2010.

- [61] S.H. Kia, H. Henao, and G-A. Capolino, "A High-Resolution Frequency Estimation Method for Three-Phase Induction Machine Fault Detection," *IEEE Transactions on Industrial Electronics*, Vol. 54, No. 4, pp. 2305-2314, 2007.
- [62] P.J. Binduhewa, A.C. Renfrew, M. Barnes, "MicroGrid power electronics interface for photovoltaics," in Proc. 4th IET Conference on Power Electronics, Machines and Drives, 2008. PEMD 2008, 2008, pp. 260-264.
- [63] J.L. Duarte, M. Hendrix, M. Godoy, "Three-port bidirectional converter for hybrid fuel cell system," *IEEE Transactions on Power Electronics*, Vol. 22, No. 2, pp. 480-487, 2008.
- [64] Z. Chen, E. Spooner, "Voltage source inverters for high-power, variable-voltage DC power sources," *IEE Proceedings Generation, Transmission and Distribution*, Vol. 148, No. 5, pp. 439-447, 2001.
- [65] S.H. Ko, S.R. Lee, H. Dehbonei, C. V. Nayar, "Application of Voltage-and Current-Controlled Voltage Source Inverters for Distributed Generation Systems," *IEEE Transactions on Energy Conversion*, Vol. 21, No. 3, pp. 782-792, 2006.
- [66] Q. Zeng, L. Chang, "Study of Advanced Current Control Strategies for Three-Phase Grid-Connected PWM Inverters for Distributed Generation," in Proc. IEEE Conference on Control Applications Toronto, Canada, 2005, pp. 1311 - 1316.
- [67] M.H. Rashid, Power Electronics, circuits, devices and applications. Third edition. Upper Saddle River, New Jersey: Pearson-Prentice Hall, 2004, 880 p. ISBN 0-13-101140-5.
- [68] N. Mohan, T.M. Underland, W.P. Robbins, Power Electronics: Converters, Applications and design. New York: John Wiley & Sons, Inc. 1989.
- [69] H. Shiji, K. Harada, Y. Ishiharat, T. Todaka, G. Alzamora, "A Zero-Voltage-Switching Bidirectional Converter for PV Systems," in Proc. IEEE International Telecommunications Energy Conference - INTELEC'03, 2003, pp. 14-19.
- [70] R.W. De Doncker, D.M. Divan, M.H. Kheraluwala, "A Three-phase Soft-Switched High-Power-Density dc /dc Converter for High-Power Applications," in Proc. IEEE Industry Applications Society Annual Meeting, 1988, pp. 796-805.
- [71] B. Kroposki, T. Basso, R. DeBlasio, "Microgrid Standards and Technologies," in Proc. IEEE Power and Energy Society General Meeting - Conversion and Delivery of Electrical Energy in the 21st Century, 2008 pp. 1-4.
- [72] E. Santacana, G. Rackliffe, L. Tang, X. Feng, "Getting Smart: With a clear vision of the intelligent grid, control emerges from chaos", *IEEE Power and Energy Magazine*, Vol. 8, No. 2, pp. 41-48, 2010.
- [73] TransÉnergie-HydroQuébec, "Characteristics and target values of the voltage supplied by Hydro-Québec transmission system", Original in French dated June 15, 1999. Translated July 5, 2001. Available: http://www.hydroquebec.com/transenergie/en/publications/pdf/cib_tesec.pdf.
- [74] Hydro-Québec, "Caractéristiques et cibles de qualité de la tension fournie par les réseaux moyenne et basse tension d'Hydro-Québec", Rapport no. : 30012-01-02,

Dossier : 1003-02/0077, February 2001.
 Available: http://www.hydroquebec.com/distribution/fr/publications/pdf/qualite_tension_fr.pdf

- [75] E. Santana, G. Rackliffe, L. Tang, and X. Feng, "Getting Smart," *IEEE Power and Energy Magazine*, Vol. 8, No. 2, pp. 41-48, 2010.
- [76] D.M. Brod, D.W. Novotny, "Current Control of VSI-PWM Inverters," *IEEE Transactions on Industry Applications*, Vol. 1A-21, No. 3, pp. 562-570, 1985.
- [77] S-H. Ko, S.R. Lee, H. Dehbonei, and C.V. Nayar, "Application of Voltage- and Current-Controlled Voltage Source Inverters for Distributed Generation Systems," *IEEE Transactions on Energy Conversion*, Vol. 21, No. 3, pp. 782-792, 2006.
- [78] P.K. Dash, D.P. Swain, A.C. Liew and S. Rahman, "An adaptive linear combiner for on-line tracking of power system harmonics," *IEEE Transactions on Power Systems*, Vol. 11, No. 4, pp. 1730-1735, 1996.
- [79] F. J. Alcántara and P. Salmerón, "A New Technique for Unbalance Current and Voltage Estimation With Neural Networks," *IEEE Transactions on Power Systems*, Vol. 20, No. 2, pp. 852-858, 2005.
- [80] H.J. Nanga Ndjana, P. Sicard, S. Lahaie, É. Ngandui. "Auxiliary Voltage Sag Ride-Through System for Adjustable - Speed Drives," in Proc. 2005 IEEE International Conf. On Electric Machines and Drives, San Antonio, Texas, 2005, pp. 450 - 457.
- [81] A. Cardenas, P. Sicard, A. Chériti, "Multi-drive management system to mitigate voltage sags," *Mathematics and Computers in Simulation*, Vol. 81, No. 2, pp. 171-179, 2010.
- [82] M.I. Marei, E.F. El-Saadany, and M. M. A. Salama, "Envelope Tracking Techniques for Flicker Mitigation and Voltage Regulation," *IEEE Transactions on Power Delivery*, Vol. 19, No. 4, pp. 1854-1861, 2004.
- [83] S. He, and X. Xu, "Hardware/Software Co-design approach for an ADALINE Based Adaptive Control System," *Journal of Computers*, Vol. 3, No. 2, pp. 29-36, 2008.
- [84] B. Widrow, and M.A. Lehr, "30 years of adaptive neural networks: perceptrons, madaline and backpropagation," *Proc. IEEE*, Vol.78, pp. 1415-1442, 1990.
- [85] J. Vankka, "Methods of Mapping from Phase to Sine Amplitude in Direct Digital Synthesis," *IEEE Transactions on Ultrasonics, Ferroelectrics, and Frequency Control*, Vol. 44, No. 2, pp. 526-534, 1997.
- [86] L. Cordesses, "Direct Digital Synthesis: A Tool for Periodic Wave Generation (Part 1)," *IEEE Signal Processing Magazine*, Vol. 21 No. 4, pp. 50-54, 2004.
- [87] IEEE Std 1149.1™-2001 (R2008), IEEE Standard Test Access Port and Boundary-Scan Architecture. IEEE Computer Society.
- [88] W. Stefanutti, P. Mattavelli, "Fully Digital Hysteresis Modulation with Switching-Time Prediction," *IEEE Transactions on Industry Applications*, Vol. 42, No. 3, pp. 763-769, 2006.

- [89] P.A. Dahono, "New hysteresis current controller for single-phase full-bridge inverters," *IET Power Electronics*, Vol. 2, No. 5, pp.585-594, 2009.
- [90] G.W. Chang, C.I. Chen and Y.F. Teng, "Radial –Basis Function Neural Network for Harmonic detection," *IEEE Transactions on Industrial Electronics*, Vol. 57, No. 6, pp. 2171.2179, 2010.
- [91] V.M. Moreno Saiz, J. Barros Guadalupe, "Application of Kalman filtering for continuous real-time tracking of power system harmonics," *IEE Proceedings on Generation, Transmission and Distribution*, Vol. 144, No. 1, pp. 13-20, 1997.
- [92] A. Cardenas, K. Agbossou, M.L. Doumbia, "An Active Anti-Islanding Algorithm for Inverter Based Multi-Source DER Systems," in Proc. IEEE Asia-Pacific Power and Energy Engineering Conference - APPEEC 2009, March 27-31 2009, pp. 1-6.
- [93] A. Cardenas, K. Agbossou, M.L. Doumbia, "Islanding Detection Method for Multi-Inverter Distributed Generation," *Journal of Electromagnetic Analysis and Applications*, Vol. 1, No. 3, pp. 170-180, 2009. (doi: 10.4236/jemaa.2009.13026).
- [94] A. Cardenas, K. Agbossou, M.L. Doumbia, "Performance evaluation of active anti-islanding scheme for multi-inverter DG systems," in Proc. 2010 9th International Conference on Environment and Electrical Engineering (EEEIC 2010), Prague, Czech Republic, May 16-19, 2010, pp. 218 - 221.
- [95] A. Cardenas, C. Guzman, K. Agbossou, "Real-time evaluation of power quality using FPGA based measurement system," in Proc. IEEE International Symposium on Industrial Electronics (ISIE-2010), Bari, Italy, July 4-7, 2010, pp. 2777 - 2782.
- [96] A. Cardenas, C. Guzman, K. Agbossou, "FPGA implementation of fixed and variable frequency ADALINE schemes for grid-connected VSI synchronization," in Proc. IEEE International Symposium on Industrial Electronics (ISIE-2011), Gdansk, Poland, June 27-30, 2011, pp. 1587 - 1594.
- [97] A. Cardenas, C. Guzman, K. Agbossou, "Development of a FPGA Based Real-Time Power Analysis and Control for Distributed Generation Interface", *IEEE Transactions on Power Systems*, Vol. PP, No. 99, pp. 1-1, 2012. (Paper accepted for publication), doi: 10.1109/TPWRS.2012.2186468.
- [98] A. Cardenas, K. Agbossou, "Experimental Evaluation of Voltage Positive Feedback Based Anti-Islanding Algorithm: Multi-inverter Case", *IEEE Transactions on Energy Conversion*, Vol. PP, No. 99, pp. 1-1, 2012. (Paper accepted for publication), doi: 10.1109/TEC.2012.2188529.